

大规模太赫兹相控阵技术的瓶颈与进展*

张季聪¹ 戴炳礼¹ 丰益年¹ 牛中乾¹ 王成¹ 张波^{2**}(¹ 电子科技大学 电子科学与工程学院, 成都, 611731) (² 电子科技大学 深圳高等研究院, 广东, 深圳, 518038)

2024-09-03 收稿, 2024-09-25 收改稿

摘要: 大规模相控阵系统是太赫兹无线传输技术走向灵活应用的核心与关键之一。本文介绍了大规模太赫兹相控阵技术的发展瓶颈与研究进展, 重点介绍了采用瓦片式拼接的方案, 将16个CMOS芯片通过金丝键合互联, 构成了最大规模64阵元(8×8)的太赫兹相控阵发射机。通过平衡式直流供电网络和“前向辐射+背部散热”的架构实现良好的直流供给和热量处理, 保证阵列的工作性能。峰值等效全向辐射功率(Effective isotropic radiation power, EIRP)可达35 dBm, 本振信号泄漏抑制度和镜频信号抑制度均大于35 dB, 水平和垂直方向均实现±60°的波束覆盖。本文还推出了国际上最远距离52 m的太赫兹相控阵实时无线通信链路, 系统传输速率达1.6 Gbit/s。

关键词: 太赫兹; 大规模相控阵; CMOS; 实时无线通信; 低生产成本; 散热处理

中图分类号: TN47 **文献标识码:** A **文章编号:** 1000-3819(2024)05-0401-05

Bottlenecks and Progress of Large-scale Terahertz Phased Array Technology

ZHANG Jicong¹ DAI Bingli¹ FENG Yinian¹ NIU Zhongqian¹ WANG Cheng¹ ZHANG Bo²(¹ School of Electronic Science and Engineering, University of Electronic Science and Technology of China, Chengdu, 611731, CHN) (² Shenzhen Institute for Advanced Study, University of Electronic Science and Technology of China, Shenzhen, Guangdong, 518038, CHN)

Abstract: Large-scale phased array systems are one of the core and key factors for the flexible application of terahertz wireless transmission technology. This article introduces the development bottleneck of large-scale terahertz phased array technology and the research progress. The paper focused on introducing the tile-type splicing solution, which interconnected 16 CMOS chips through gold wire bonding to form the largest-scale terahertz phased array transmitter with 64 elements (8×8). Through the balanced direct current power supply network and the "forward radiation + back heat dissipation" architecture, good direct current supply and heat treatment was achieved to ensure working performance of array. The peak effective isotropic radiation power (EIRP) can reach 35 dBm, the local oscillator signal leakage suppression and the image frequency signal suppression are both greater than 35 dB, and the horizontal and vertical directions achieve ±60° beam coverage. This article also introduces the world's longest distance 52 m terahertz phased array real-time wireless communication link, and the system transmission rate can reach 1.6 Gbit/s.

Key words: terahertz; large-scale phased array; CMOS; real-time wireless communication; low production cost; heat dissipation

* 基金项目: 国家自然科学基金资助项目(62101107, 62301126); 深圳市重大专项项目(KJZD20231023094659001); 深圳市优秀科技创新人才项目(RCJC20221008092806008); 中国博士后科学基金项目(2023M730497)

** 联系作者: E-mail: zhangboueste@yeah.net

引言

近年来,无线数据流量经历了前所未有的爆炸式增长。未来的无线数据传输形式将更加多元化和智能化,人工智能(Artificial intelligence, AI)、增强/虚拟现实(Augmented reality/Virtual reality, AR/VR)和物联网(Internet of things, IoT)等要求更高传输速率^[1-4]的应用场景,传输速率将达到100 bit/s的量级。目前广泛使用的Sub-6 GHz和低频毫米波频谱已经得到充分部署,可用的带宽资源十分有限,无法支撑未来的超高传输速率需求。而100 GHz以上的太赫兹频谱尚未被完全开发利用,拥有大量的可用带宽资源,可以很好地实现超高速的数据传输^[5-7]。

然而,在太赫兹频段,数据的无线传输面临如图1所示的几个难题:(1)天线的有效口径随频率升高呈平方律下降^[8],空间的路径损耗随频率的升高和路径的增加而增大^[9];(2)多个用户之间可能发生严重串扰;(3)信道中不可避免地存在路径遮挡和衰落;(4)多径效应不可用,导致无线信道的多样化减弱,信道的冗余性和抗干扰性下降。



图1 太赫兹无线通信面临的瓶颈

Fig.1 Bottlenecks of terahertz wireless communications

采用大规模的太赫兹相控阵技术可以较好地解决上述难题。通过多个阵元组成大规模阵列来增加整体的发射功率和阵列增益,解决信号能量衰减大的问题。通过合理设置不同阵元辐射信号的幅度和相位,实现对阵列波束指向的控制,增加系统的抗干扰能力,应用场景更加灵活。

目前,国际上广泛开展了针对太赫兹频段的CMOS相控阵研究^[10-22],尤其是在D波段^[11-14,16-17]。但是,目前报道的工作仍存在一些问題,主要包括以下几点:

(1) 规模拓展与成本问题

采用晶圆级的大规模单片集成可以保证各个

阵元保持良好的一致性,但是单个芯片的面积往往高达几十平方毫米^[11,16,21-22],单次流片成本高昂。而采用瓦片式拼接的方式,利用多个芯片组成所需的阵列规模,单次的流片面积往往仅为几个平方毫米^[10,13-15,17-18],大幅缩减芯片流片的生产成本。该方案需要片上的信号分配网络实现信号在不同芯片之间的连接,目前广泛使用的二进制信号分配网络^[11-14,16-17,20-22]难以实现阵列的二维拓展,导致阵列规模十分受限。因此,需要设计二维可拓展的信号分配网络来解决阵列拓展性的问题,实现低成本的大规模相控阵。

(2) 直流压降与散热问题

随着阵列规模的扩大,相控阵系统工作时的直流功耗增加,较大的电流会在芯片间的连接处引入直流压降,造成阵列外围阵元和内部阵元的直流电压差异,进而导致阵元的工作状态不同,影响阵列整体的工作效果。同时,阵列规模的扩大会导致相控阵系统的温度升高,造成电路性能下降,从而产生严重的射频(Radio frequency, RF)能量衰减。因此,需要合理设置直流(Direct current, DC)供电网络和散热架构来减少大规模阵列工作时的直流压降和热量分布不均。

针对上述问题,本文介绍了研究团队在大规模太赫兹相控阵技术的研究进展。在课题组已发表工作^[23]的基础上,进一步采用瓦片式拼接的方案,将16个CMOS芯片通过金丝键合互联,构成了最大规模64阵元(8×8)的太赫兹相控阵发射机,生产成本大幅缩减。峰值有效全向辐射功率(Effective isotropic radiated power, EIRP)可达35 dBm,本振信号泄漏和镜频信号抑制制度大于35 dB,水平和垂直方向均实现±60°的波束覆盖。本文还推出了国际上最远距离52 m的太赫兹相控阵实时无线通信链路,系统传输速率达1.6 Gbit/s。

1 多方位综合的系统架构

综合考量系统架构中的各个方面(包括生产成本、热量处理以及供电一致性),实现低成本、高性能的大规模太赫兹相控阵,这是复杂且困难的。本文将瓦片式拼接方案、平衡式供电网络以及背部散热结构同时运用到了太赫兹频段相控阵中,实现了阵列在规模、成本和性能等多方面优势的兼顾。

1.1 低成本的瓦片式拼接方案

为了降低生产成本,该相控阵采用了瓦片式拼接的方案,将每个瓦片设计为小规模(2×2)的芯片,单个芯片的面积为 4 mm^2 ,采用 65 nm Bulk CMOS 工艺生产加工。将 16 个芯片平铺,通过金丝键合方式构建一个 64 阵元(8×8)阵列,如图 2 所示。本振(Local oscillator, LO)信号和中频(Intermediate frequency, IF)信号通过差分行波传输线从水平方向和垂直方向分别输入到阵列中,驱动多个芯片,直至被末端的 100Ω 负载吸收。

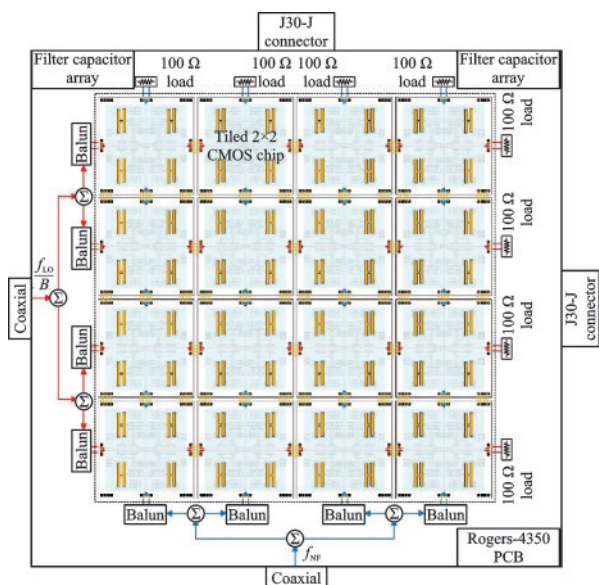


图2 64阵元相控阵发射模块整体架构

Fig.2 Architecture of 64-element phased array transmitter

1.2 平衡式供电网络与背部散热结构

需要指出的是,前期工作^[23]由 4 个芯片组成,每个芯片都直接与 PCB 键合,供电情况完全一致。对于本文的 64 阵元阵列,如图 3 所示,阵列四角处(红色框内)的芯片有两条边的焊盘与 PCB 板直接键合,阵列中心处(蓝色框内)的芯片无法与 PCB 直接键合,需要通过与周围芯片键合实现供电,阵列其他位置(绿色框内)的芯片有一条边的焊盘与 PCB 板直接键合,这就造成阵列中不同阵元供电不一致。对此,采用了平衡式直流供电网络,从水平方向和垂直方向同时进行直流供电,使得电流对称且均衡地分布在两个方向上。仿真得到阵列四角处的直流电流为 696 mA,其他位置处的直流电流为 1 240 mA。通过上述措施,阵列内部阵元的直流供给为 0.95 V,相较于阵列四角的 1 V,直流压降仅 50 mV。

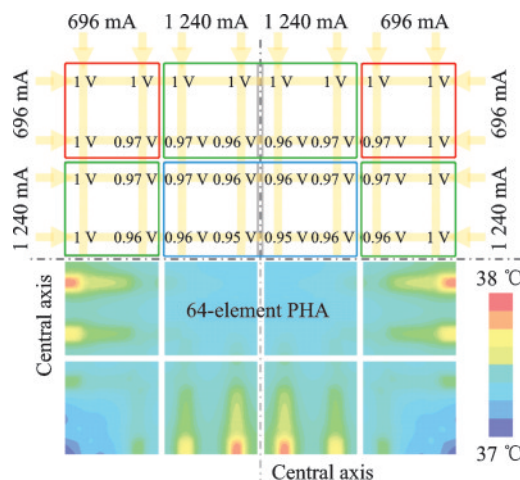


图3 平衡式直流供电网络

Fig.3 Balanced DC power supply network

通过导电胶将各个芯片的背部与金属腔体连接,实现良好的背部散热。通过绝缘胶将石英覆盖层粘在芯片顶部,将片上天线耦合的信号二次辐射,提高正向辐射效率,结构如图 4 所示。整个阵列的热量分布良好,相控阵核心的芯片部分最高温度为 38°C ,整体温度变化小于 1°C 。

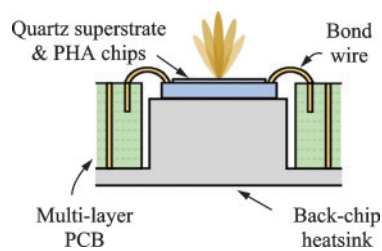


图4 前向辐射与背部散热结构

Fig.4 Forward radiation and back heat dissipation structure

2 测试与应用

相控阵芯片采用标准 65 nm Bulk CMOS 工艺制造,芯片上的 LO 六倍频链路驱动正交镜频抑制上变频混频器,将 IF 移相器产生的信号上变频至太赫兹频段并通过 RF 放大器放大后,由片上天线和石英二次辐射至空间中。片上数字控制电路实现各级栅压控制和数模转换,实现太赫兹信号的幅相控制。搭建了如图 5 所示的无线距离(L_{os})为 0.1 m 的测试平台,进行芯片性能的测试。通过观察接收机下变频后的信号功率 P_{IF_RX} ,按照公式:

$$EIRP = P_{IF_RX} + G_{RX} + L_e \quad (1)$$

可以计算出相控阵发射机在对应频率的 EIRP。其中: G_{RX} 为接收机增益; L_e 为 RF 信号的路径损耗,

满足:

$$L_e = 32.45(\text{dB}) + 20\lg f_{\text{RF}} + 20\lg L_{\text{os}} \quad (2)$$

再按照仿真得到的对应频率下的天线增益 G_{Ant} , 根据公式:

$$P_{\text{RFout}} = \text{EIRP} - 20\lg 64 - G_{\text{Ant}} \quad (3)$$

计算对应的发射机单通道输出功率 P_{RFout} 。

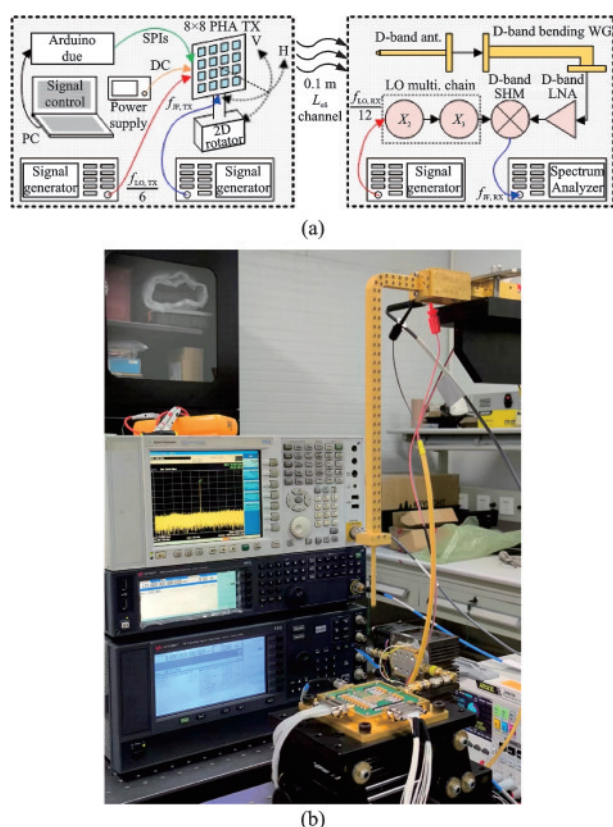


图5 相控阵芯片测试:(a)测试原理;(b)实验场景
Fig.5 Phased array chip testing:(a)Testing principle;(b)Scene

为了保证链路计算结果的准确性,使用D波段的射频源、标准增益喇叭天线和商用PM-5功率计对接收端的天线与接收机增益进行了精确的校准和标定。测试结果显示,发射机在RF频率为138 GHz时的峰值EIRP可达35 dBm,对应的单通道输出功率达到峰值-2 dBm。阵列总共产生了约40 mW的射频功率,根据40%的天线效率,实际为16 mW的有效辐射功率,实现了高效率的射频信号产生与辐射。同时测试了阵列对于本振泄漏信号和镜频信号的抑制效果,结果显示本振泄漏信号的抑制度为37 dB,镜频信号抑制度为41 dB,实现了良好的杂散信号抑制。随后测试阵列的波束扫描方向图,测得在水平方向和垂直方向上阵列均实现了 $\pm 60^\circ$ 的波束扫描范围,主瓣宽度为 14° 。当波束垂直于阵列平面时,旁瓣抑制度大于10 dB;当波束

扫描至 60° 方向时,主瓣增益下降约4 dB,旁瓣抑制度大于5 dB,证明64阵元相控阵具有良好的波束扫描能力。

基于课题组研制的相控阵发射机,搭建了如图6所示的52 m无线传输链路,进行实时无线通信实验。这是目前利用太赫兹相控阵实现的最远距离无线通信。在相控阵发射端,自主研制的高速实时数字基带平台生成调制的IF数据流。接收端采用45 dBi高增益盘式天线,模拟未来大规模的接收阵列。



图6 52 m距离无线数据传输实验场景
Fig.6 52 m wireless data transmission scene

发射端发送中心频率为138 GHz的高速无线信号,采用正交相移编码(Quadrature phase shift keying, QPSK)调制方式,解调信号的信息如图7、8所示。传输52 m的距离后,记录到接收信号的信道积分功率为-9.68 dBm,信噪比为28.76 dB,误码率小于 10^{-7} ,系统传输速率可达1.6 Gbit/s,实时业务速率35 Mbit/s,实现无压缩传输高清视频。

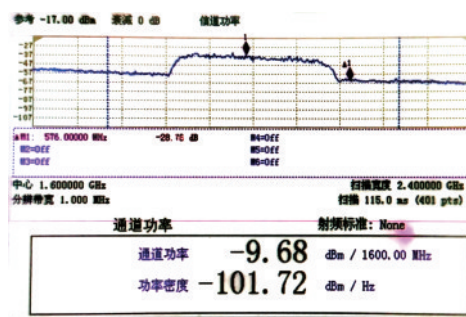


图7 接收后中频信号功率频谱
Fig.7 Received IF signal power spectrum

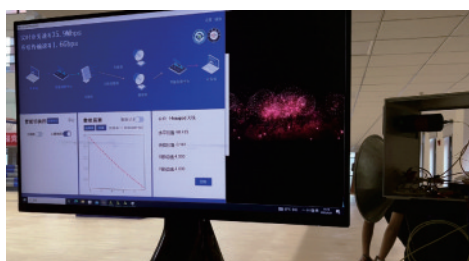


图8 无线通信性能
Fig.8 Wireless communication performance

3 结 论

本文介绍了二维可拓展的半波长布局太赫兹相控阵技术研究进展,展示了最大规模64阵元(8×8)的太赫兹相控阵发射模块。该阵列实现了高达35 dBm的辐射功率,本振信号泄漏抑制度和镜频信号抑制度均大于35 dB,实现了高性能的信号辐射与杂散抑制。此外,该阵列还具有宽波束转向角,在水平方向和垂直方向上均实现了 $\pm 60^\circ$ 的波束范围,是目前在两方向达到的最大波束扫描覆盖的太赫兹相控阵。本文还推出了一种远距离实时无线数据传输链路,采用QPSK调制方式,可在52 m距离实现1.6 Gbit/s的传输速率,这是目前太赫兹相控阵实现的最远距离的无线数据传输链路。需要指出的是,该相控阵发射模块通过多个 2×2 芯片在二维拓展拼接组成,采用低成本的65 nm CMOS工艺生产加工,可以为后续更大规模(10^3 阵元)的太赫兹相控阵的低成本应用提供参考。

参 考 文 献

- [1] He D, Guan K, Yan D, et al. Physics and AI-based digital twin of multi-spectrum propagation characteristics for communication and sensing in 6G and beyond [J]. *IEEE Journal on Selected Areas in Communications*, 2023, 41(11): 3461-3473.
- [2] He S, Zhang Y, Wang J, et al. A survey of millimeter-wave communication: physical-layer technology specifications and enabling transmission technologies[J]. *Proceedings of the IEEE*, 2021, 109(10): 1666-1705.
- [3] Giordani M, Polese M, Mezzavilla M, et al. Toward 6G networks: use cases and technologies[J]. *IEEE Communications Magazine*, 2020, 58(3): 55-61.
- [4] Zhang Z, Xiao Y, Ma Z, et al. 6G wireless networks: vision, requirements, architecture, and key technologies[J]. *IEEE Vehicular Technology Magazine*, 2019, 14(3): 28-41.
- [5] Shehata M, Wang Y, He J, et al. Optical and terahertz wireless technologies: the race to 6G communications [J]. *IEEE Wireless Communications*, 2023, 30(5): 10-18.
- [6] Carlowitz C, Dietz M. Integrated front-end approaches for wireless 100 Gb/s and beyond: enabling efficient ultra-high speed wireless communication systems[J]. *IEEE Microwave Magazine*, 2023, 24(8): 16-34.
- [7] Petrov V, Kurner T, Hosako I. IEEE 802.15.3d: first standardization efforts for sub-terahertz band communications toward 6G[J]. *IEEE Communications Magazine*, 2020, 58(11): 28-33.
- [8] Friis H T. A note on a simple transmission formula[J]. *Proceedings of the IRE*, 1946, 34(5): 254-256.
- [9] Xing Y, Rappaport T S. Propagation measurement system and approach at 140 GHz-moving to 6G and above 100 GHz[C]. 2018 IEEE Global Communications Conference. Abu Dhabi, United Arab Emirates: IEEE, 2018: 1-6.
- [10] Wang C, Abdo I, Liu C, et al. A sub-THz full-duplex phased-array transceiver with self-interference cancellation and LO feedthrough suppression[J]. *IEEE Journal of Solid-state Circuits*, 2024, 59(4): 978-992.
- [11] Ahmed A, Li L, Jung M, et al. 140-GHz 2-D scalable on-grid 8×8 -element transmit-receive phased arrays with up/down converters demonstrating a 5.2-m link at 16 Gbps[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2024, 72(5): 2852-2868.
- [12] Karakuzulu A, Ahmad W A, Kissinger D, et al. A four-channel bidirectional D-band phased-array transceiver for 200 Gb/s 6G wireless communications in a 130-nm BiCMOS technology[J]. *IEEE Journal of Solid-state Circuits*, 2023, 58(5): 1310-1322.
- [13] Dong S, Sharma N, Li S, et al. A 140 GHz RF beam-forming phased-array receiver supporting >20 dB IRR with 8 GHz channel bandwidth at low IF in 22 nm FD-SOI CMOS[C]. 2023 IEEE Radio Frequency Integrated Circuits Symposium. San Diego, CA, USA: IEEE, 2023: 293-296.
- [14] Rio D D, Sevillano J F, Torres R, et al. A D-band 16-element phased-array transceiver in 55-nm BiCMOS [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2023, 71(2): 854-869.
- [15] Abdo I, Jyo T, Pander A, et al. 300-GHz-band four-element CMOS-InP hybrid phased-array transmitter with 36 degrees steering range [J]. *IEEE Microwave and Wireless Technology Letters*, 2023, 33(6): 887-890.
- [16] Li S, Zhang Z, Rebeiz G M. An eight-element 136-147 GHz wafer-scale phased-array transmitter with 32 dBm peak EIRP and >16 Gbps 16QAM and 64QAM operation[J]. *IEEE Journal of Solid-state Circuits*, 2022, 57(6): 1635-1648.
- [17] Elkhoully M, Ha J, Holyoak M J, et al. Fully integrated 2D scalable TX/RX chipset for D-band phased-array-on-glass modules[C]. 2022 IEEE International Solid-State Circuits Conference. San Francisco: IEEE, 2022: 76-78.

(下转第 460 页)