

# 截止频率 1.2 THz 的 GaN 肖特基二极管及其三倍频单片集成电路\*

代鲲鹏 纪东峰 李俊峰 李传皓 张凯\*\* 吴少兵 章军云

(南京电子器件研究所, 南京, 210016)

2024-09-02 收稿, 2024-09-22 收改稿

**摘要:**通过设计不同掺杂浓度和厚度的 GaN 低掺杂外延层, 制造了两款 SiC 基 GaN 肖特基势垒二极管 (Schottky barrier diode, SBD)。结果显示在低掺杂层厚度为 80 nm, 掺杂浓度为  $8 \times 10^{17} \text{ cm}^{-3}$  条件下制备的 GaN SBD 截止频率高达 1.2 THz。基于该 SBD 管芯制备了平衡式三倍频单片集成电路, 室温下三倍频电路在 305~330 GHz 频段内连续波饱和输出功率大于 10 mW, 带内最大输出功率达 25 mW, 最高倍频效率达到 3.3%。

**关键词:** GaN 肖特基势垒二极管; 三倍频; 单片集成电路; 太赫兹; 梁式引线

中图分类号: TN312 文献标识码: A 文章编号: 1000-3819(2024)05-0384-06

## GaN Schottky Barrier Diode with 1.2 THz Cut-off Frequency and Its Frequency Tripler Monolithic Integrated Circuit

DAI Kunpeng JI Dongfeng LI Junfeng LI Chuanhao ZHANG Kai WU Saobing

ZHANG Junyun

(Nanjing Electronic Devices Institute, Nanjing, 210016, CHN)

**Abstract:** Two GaN Schottky barrier diodes (SBDs) on SiC were fabricated with different doping concentration and thickness of low doped GaN epitaxial layer. The results show that the SBD prepared with epitaxial layer thickness of 80 nm and doping concentration of  $8 \times 10^{17} \text{ cm}^{-3}$ , which has a cut-off frequency up to 1.2 THz. Based on this SBD, a balanced frequency tripler terahertz monolithic integrated circuit (TMIC) was fabricated. At room temperature, the output power of this frequency tripler reaches 10 mW to 25 mW in the range of 305 GHz to 330 GHz with max efficiency of 3.3% in continuous wave mode.

**Key words:** GaN SBDs; frequency tripler; monolithic integrated circuits; terahertz; beam-lead

### 引言

SiC 基 GaN 外延材料拥有优异的散热性能和较高的禁带宽度 (3.45 eV), 以其制备的 HEMT 器件已经在大功率高频微波射频领域得到广泛应用。

使用 SiC 基 GaN 材料制备的肖特基势垒二极管 (Schottky barrier diode, SBD) 近年来也逐渐在检波、整流和倍频方面引起人们的重视。与 Si SBD 相比, GaN SBD 的截止频率和耐功率性能都有优势; 与 GaAs SBD 相比, GaN SBD 的截止频率低, 但是 GaN SBD 拥有势垒高度容易小范围内调整及耐功

\* 基金项目: 国家重点研发计划资助项目 (2023YFB3609600)

\*\* 联系作者: E-mail: haigui.34@163.com

率能力突出的优点。这些使得 GaN SBD 在频率较低的太赫兹频段或者毫米波频段都有较高的潜在使用价值。近年来特别是在 170、220 和 340 GHz 频段附近,以 GaN SBD 制备的倍频电路输出功率获得了长足进步。此外该类频段内基于 GaN SBD 的倍频器输出功率也比基于 GaN HEMT 器件设计的功率放大器有优势<sup>[1-4]</sup>。

随着射频芯片频率越来越高,基于微带传输线模型要求,其衬底厚度也要越来越薄<sup>[5]</sup>。频率进入太赫兹频段,传统的介质微带结构在性能上已经无法满足电路对高传输品质的需求。基于 GaAs 衬底的 SBD 单片集成薄膜电路,以其超薄衬底结合悬置微带传输线结构,非常便于和波导传输的信号之间进行耦合,而且传输损耗低,该类薄膜电路已经在太赫兹倍频和混频领域得到广泛应用<sup>[6-8]</sup>。但是 GaAs 材料禁带宽度小,热导率低,不利于大功率条件下使用。而基于 SiC 基的 GaN SBD 单片集成薄膜电路具有禁带宽度大、热导率高的优点,非常适合大功率情况下使用。但是由于 SiC 基的 GaN SBD 薄膜电路加工难度大和资源投入不足等原因,报道较少。

本文将从 SiC 基 GaN SBD 器件性能提升、器件以及薄膜电路工艺等几个方面展开叙述,分析影响 GaN SBD 的截止频率、击穿电压和电容变化的因素,同时基于性能更优异的器件制备出一款单片集成平衡式三倍频薄膜电路,并对其倍频效果进行测试分析。

## 1 器件的整体设计

在外延材料确定的情况下,SBD 器件的关键指标包括截止频率( $f_c$ )、反向击穿电压( $V_{br}$ )、理想因子( $n$ )。虽然任何应用场景下对这些指标的要求都是尽可能高,但在不改变材料和工艺的前提下,器件的各个指标之间总是互相制约,因此需根据具体的使用场景加以取舍。在之前的研究中我们通过器件设计提升了 SBD 器件的截止频率 $f_c$ <sup>[9]</sup>,本文将着重从材料结构设计方面对管芯性能加以优化提升。

根据 SBD 器件的物理模型,SBD 材料的低掺杂势垒层( $n^-$ 层)通常是影响器件各性能指标的关键,有必要对  $n^-$  层进行相关优化以提升器件的关键指标。图 1 为 GaN SBD 结构图, $n^-$  层的厚度( $d$ )和掺杂浓度( $N^-$ )都会对器件的串联电阻( $R_s$ )、反向击穿电压( $V_{br}$ )以及结电容的变容比有影响。当  $d$  越薄、

$N^-$  越高时,器件的  $R_s$  越小,截止频率  $f_c$  越高,但同时势垒高度和  $V_{br}$  会降低。

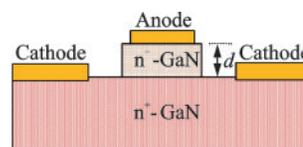


图1 GaN SBD 结构图

Fig.1 Structure of GaN SBD

在  $n^-$  层足够厚且掺杂浓度均匀时,理想模型下 SBD 的本征结电容  $C_j$  和偏置电压  $V$  满足式(1)中的关系,其中  $S$  是阳极的面积, $\epsilon$  是 GaN 的介电常数, $q$  是电子的电荷量, $V_{bi}$  是肖特基结的内建电势差。经过变换,式(1)也可用式(2)来表示,其中  $C_{j0}$  表示二极管零偏置时的结电容。可知理想情况下掺杂浓度仅影响零偏置时的结电容大小,外加偏置下的电容电压关系是恒定的,不随掺杂浓度的变化而变化。

$$C_j = S \sqrt{\epsilon q N^- / [2(V_{bi} - V)]} \quad (1)$$

$$C_j = C_{j0} / \sqrt{1 - V/V_{bi}} \quad (2)$$

根据以上推论,设计了如图 2 所示的两种基于 SiC 衬底的 GaN SBD 器件。SBD\_a 的结构参数为: $n^-$  层的  $N^- = 4 \times 10^{17} \text{ cm}^{-3}$ 、 $d = 200 \text{ nm}$ 、 $n^+$  层掺杂浓度  $N^+ = 1 \times 10^{19} \text{ cm}^{-3}$ 、 $d = 1500 \text{ nm}$ 、阳极直径  $3 \mu\text{m}$ ; SBD\_b 的结构参数为: $n^-$  层的  $N^- = 8 \times 10^{17} \text{ cm}^{-3}$ 、 $d = 100 \text{ nm}$ 、 $n^+$  层的  $N^+ = 1 \times 10^{19} \text{ cm}^{-3}$ 、 $d = 1500 \text{ nm}$ 、阳极直径  $3 \mu\text{m}$ ,在  $n^-$  层上方生长了一层  $5 \text{ nm}$  厚的非故意掺杂 GaN 层。

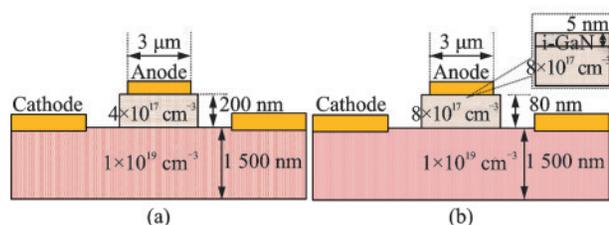


图2 器件设计参数:(a) SBD\_a; (b) SBD\_b

Fig.2 Parameters of the devices: (a) SBD\_a; (b) SBD\_b

## 2 器件芯片的制造工艺

本文器件及芯片都是基于  $101.6 \text{ mm}$  (4 英寸) SiC 基 GaN 外延材料制备,主要制造工艺如下:

首先是阴极欧姆接触的制备,在阴极区域通过电子束蒸发工艺形成 Ti/Al/Ni/Au 欧姆接触。经过  $800^\circ\text{C}$  热退火后使欧姆接触金属和高掺杂 GaN 外延层之间形成良好的欧姆接触,经测试制备的欧姆接触的比接触电阻率达到  $1 \times 10^{-7} \Omega \cdot \text{cm}^{-2}$  量级。

其次是“Y”型阳极的制备,阳极采用W/Au耐高温合金作为肖特基势垒金属,以提升二极管大功率下的稳定性。阳极形貌为悬空的“Y”型结构,可以降低阳极的寄生电容。SBD阳极的剖面结构如图3所示。

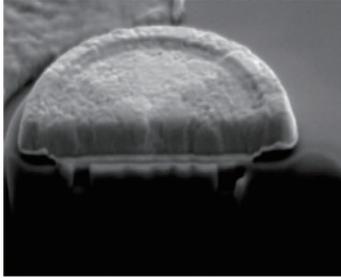


图3 二极管阳极截面图

Fig.3 Cross-section view of the SBD

接着是二极管阴极阳极引线的制备和微带线连接。通过电感耦合等离子体(Inductively coupled plasma, ICP)刻蚀工艺去除管芯区以外的所有GaN外延层材料,再通过电镀工艺电镀Au形成微带传输线,同时通过电镀工艺将阴极和阳极以跨桥的形式引出连接到微带线,此步骤后整个正面工艺结束。

最后是对做完正面工艺的圆片进行减薄并制备出带悬空梁式引线的薄膜电路,在芯片四周悬出的梁式引线金属块结构可用于微波耦合、直流偏置接入或固定芯片等。最终通过蚀刻工艺结合圆片整体转移工艺制备出了带梁式引线结构的SiC基GaN SBD单片式薄膜电路。整个制造工艺完成后形成的单片式倍频电路如图4所示。

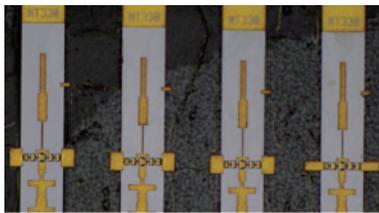


图4 GaN SBD梁式引线三倍频电路的显微镜照片

Fig.4 Optical photo of the frequency tripler with beam-lead based on GaN SBD

### 3 器件电性能测试

SBD器件的电性能参数采用直流和微波小信号测试两种方案提取,主要参数包括截止频率 $f_c$ 、击穿电压 $V_b$ 、势垒高度 $\phi_{B0}$ 、理想因子 $n$ 和变容比 $C_{max}/C_{min}$ ,其中 $f_c$ 是通过串联电阻 $R_s$ 和零偏结电容 $C_{j0}$ 两个参数联合计算得到的。

#### (1) 直流相关参数的提取

除结电容 $C_j$ 参数外,其他参数都通过直流测试提取。通过直流测试获得的两种器件的正、反向 $I-V$ 关系分别如图5(a)、(b)所示,在势垒开启前,SBD\_b的电流小于SBD\_a,表明SBD\_b的势垒高度较高;势垒开启后SBD\_b的正向电流( $I_f$ )明显大于SBD\_a,说明SBD\_b的串联电阻更小;从反向电流( $I_r$ )看,SBD\_b的反向电流明显大于SBD\_a,其击穿电压小于SBD\_a,结果符合设计预期。

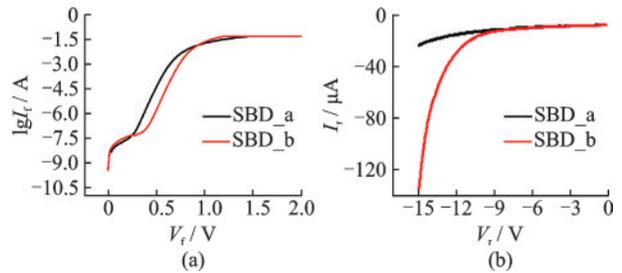


图5 SBD\_a和SBD\_b的 $I-V$ 曲线:(a)正向;(b)反向  
Fig.5  $I-V$  curves of the SBD\_a and SBD\_b:(a) Forward;(b) Reverse

对于除结电容 $C_j$ 以外的各项参数,本文采用基于直流测试数据的线性拟合方式来提取。理论上肖特基二极管的 $I-V$ 关系如式(3)所示,其中 $R_s$ 为测量过程中包含了寄生电阻后的总串联电阻, $I_s$ 是反向饱和电流, $q$ 是电子的电荷量, $n$ 是二极管理想因子, $k_0$ 是波尔兹曼常数, $T$ 是热力学温度。而 $I_s$ 的计算公式如式(4)所示,其中 $S$ 为肖特基二极管的结面积, $A^*$ 为热电子发射的有效理查森常数, $\phi_B$ 为肖特基势垒高度。

$$I = I_s \exp \left[ \frac{q(V - IR_s)}{nk_0T} \right] \quad (3)$$

$$I_s = SA^* T^2 \exp \left[ -\frac{q\phi_B}{k_0T} \right] \quad (4)$$

式(3)中,在二极管正向电压小于势垒高度时,二极管正向不导通,此时串联电阻 $R_s$ 对电压电流的影响可以忽略。忽略 $R_s$ 后等式两侧取10为底的对数可得式(5),由式(5)知 $V-\lg I$ 成一次函数关系。通过对测试所得的数据拟合,得出一次函数关系式的斜率为 $k = q \lg(e)/(nk_0T)$ ,截距为 $b = \lg I_s$ 。由于 $k, b, S, A^*, q, \lg(e), k_0, T$ 都为已知,可以很方便地求出器件的 $n$ 值和势垒高度 $\phi_B$ 。

$$\lg I = \lg I_s + \frac{q \times \lg(e)}{nk_0T} V \quad (5)$$

对SBD\_a和SBD\_b的 $I-V$ 数据做如上处理后分别得到两种器件的 $V-\lg I$ 关系如图6所示,根据拟合结果和计算得出SBD\_a的理想因子 $n$ 为1.38,势垒高度为0.58 eV;SBD\_b的理想因子 $n$ 为1.36,势

垒高度为 0.66 eV。SBD\_b 的理想因子和势垒高度均优于 SBD\_a。

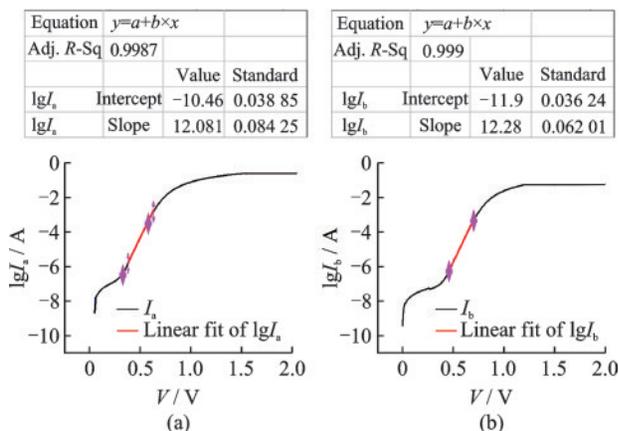


图6 两种器件在势垒开启过程中的  $V$ - $\lg I$  线性拟合结果: (a) SBD\_a; (b) SBD\_b

Fig.6  $V$ - $\lg I$  linear fit results for SBDs during Schottky barrier opening: (a) SBD\_a; (b) SBD\_b

串联电阻的提取同样采用电流电压线性拟合的方式。对式(3)取自然对数  $\ln$  得到式(6), 式(6)中  $V$  对  $\ln I$  求导得式(7)。由式(7)知  $I$ - $dV/d(\ln I)$  满足一次函数关系, 其斜率为  $R_s$ 、截距为  $nk_0T/q$ , 如此可以很方便地求出串联电阻。

$$\ln I = \ln I_s + \frac{q}{nk_0T} V - \frac{q}{nk_0T} R_s I \quad (6)$$

$$\frac{dV}{d(\ln I)} = \frac{nk_0T}{q} + R_s I \quad (7)$$

对 SBD\_a 和 SBD\_b 的电流电压关系作上述处理后, 线性拟合的结果如图 7 所示, SBD\_a 的测试串联电阻为 12.5  $\Omega$ , SBD\_b 的测试串联电阻为 5.9  $\Omega$ 。考虑到测试探针的电阻为 0.5  $\Omega$ , 最后实际得到 SBD\_a 的串联电阻  $R_{s,a}$  为 12.0  $\Omega$ , SBD\_b 的测试串联电阻  $R_{s,b}$  为 5.4  $\Omega$ 。整理汇总后 SBD 器件的相关直流参数如表 1 所示, 除反向击穿电压外, SBD\_b 的各项指标都优于 SBD\_a。

#### (2) 小信号 S 参数测试及结电容提取

器件小信号测试主要用来提取 SBD 的结电容  $C_j$ , 在获得 SBD 的  $C_j$ - $V$  关系后可获得二极管结电容随电压变化的变容比  $C_{\max}/C_{\min}$ 。同时根据公式(1)可知, 当二极管结电压  $V$  等于内建电势差  $V_{bi}$  时, 理论上二极管的结电容趋于无穷大, 当  $V > V_{bi}$  时, 肖特基结完全开启等效于一个电阻, 此时的电容特性消失。根据  $V_{bi} = \phi_b - \phi_n$  可知, 当结电容取最大时,  $V = V_{bi}$ , 由于  $\phi_n$  是  $n^-$  层 GaN 的费米能级和导带间的能级差, 在较高的掺杂下  $\phi_n$  远小于  $V_{bi}$ , 所以可以使用  $V_{bi}$  来近似表征 SBD 的势垒高度  $\phi_b$ 。

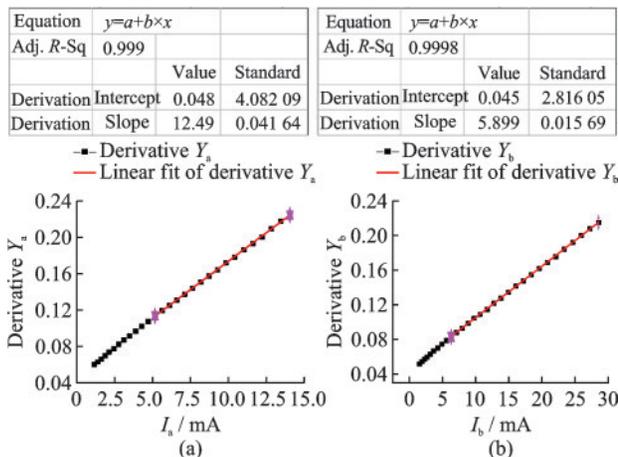


图7  $I$ - $dV/d(\ln I)$  线性拟合提取 SBD\_a 和 SBD\_b 的串联电阻: (a) SBD\_a; (b) SBD\_b

Fig.7 Series resistance of SBD\_a and SBD\_b extracted using  $I$ - $dV/d(\ln I)$  linear fitting method: (a) SBD\_a; (b) SBD\_b

表 1 SBD\_a 和 SBD\_b 的各项直流测试数据

Tab.1 The data of SBD\_a and SBD\_b obtained from DC test

Param.	$n$	$\phi_b/eV$	$R_s/\Omega$	$V_b(I_r = -10 \mu A)/V$
SBD_a	1.38	0.58	12.0	-14
SBD_b	1.36	0.66	5.4	-11

图 8 为 SBD 器件零偏置下的本征器件等效电路图, 其中  $R_j$  是耗尽区的结电阻,  $C_j$  为结电容,  $R_s$  为串联电阻,  $L_b$  为电极引出线的电感。在零偏置电压下  $R_j$  的阻值可用  $dV_r/dI_r$  简单计算, 其大小为  $M\Omega$  以上量级, 远远大于  $R_s$  和  $C_j$  的阻抗, 此时该支路可等效于断路。因此实际零偏置下的 SBD 等效电路即为  $L_b$ 、 $R_s$  和  $C_j$  串联。在测量获得器件的小信号 S 参数后, 将 S 参数转化为 Y 参数, Y 参数中的虚部数值由  $L_b$  和  $C_j$  贡献。当测试的信号源频率足够低时,  $L_b$  所占比例可以忽略不计, 此时的 Y 参数虚部可等效为完全由  $C_j$  贡献。通过  $C_j = -\text{Imag}(Y_{12}) \times \omega$  即可求出不同偏置电压下  $C_j$  的大小。

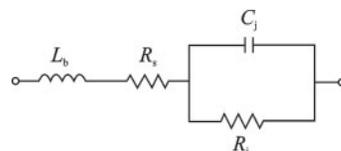


图8 零偏置电压时 SBD 本征等效电路图

Fig.8 Equipment circuit of the SBD with bias voltage is 0 V

为验证直流和小信号测试的准确度, 将  $C$ - $V$  法近似测得 SBD\_b 的势垒高度与直流条件测得的加以对比。  $C$ - $V$  法近似测势垒高度的方法为: 当偏置

电压  $V$  超过势垒电压后,测试得如图9所示的  $C_j$ - $V$  关系,  $C_j$  最大值对应的电压值即为势垒高度。SBD\_b 的  $C_j$  最大值在 0.6~0.7 V 之间取得,由表1知直流提取的 SBD\_b 势垒高度也在 0.6~0.7 V 范围内,表明直流和小信号测试提取参数的方案是准确的。

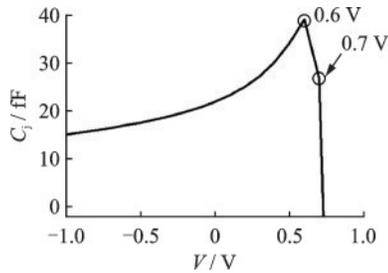


图9 偏置电压超过势垒高度后 SBD\_b 的  $C_j$ - $V$  特性曲线  
Fig.9  $C_j$ - $V$  curve of SBD\_b when the bias voltage is higher than the barrier height

为了便于对比两种器件的  $C_j$ - $V$  关系,  $V$  统一取  $-10.0 \sim 0.6$  V 之间,测量两种 SBD 器件的  $C_j$ - $V$  关系如图10所示。取  $V=0.6$  V 时的  $C_j$  为  $C_{max}$ ,取  $V=-10$  V 时的  $C_j$  为  $C_{min}$ 。根据二极管的截止频率  $f_c$  的计算公式  $f_c=1/(2\pi R_s C_{j0})$ ,带入直流测试获得的串联电阻  $R_s$  即可求得两种器件的  $f_c$ 。通过计算整理得到 SBD\_a 和 SBD\_b 的各项电容相关参数以及  $f_c$  如表2所示。

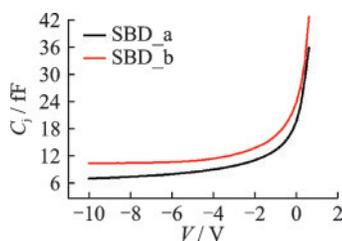


图10 SBD\_a 和 SBD\_b 的  $C_j$ - $V$  特性曲线  
Fig.10  $C_j$ - $V$  curves of SBD\_a and SBD\_b

表2 SBD\_a 和 SBD\_b 的结电容和截止频率

Tab.2 Junction capacitance and cut-off frequency of SBD\_a and SBD\_b

Parm.	$C_{j0}/\text{fF}$	$C_{max}/C_{min}$	$f_c/\text{GHz}$
SBD_a	19.6	5.3	677
SBD_b	23.6	4.2	1 249

由表2中的测试结果可知, SBD\_a 的  $C_{j0}$  略微比 SBD\_b 小,但是 SBD\_a 的  $C_{max}/C_{min}$  要比器件 b 大。根据公式(1)易见, SBD\_a 的  $C_{j0}$  略小与其  $n^-$  层掺杂浓度低有关。但是根据公式(1)可知电容  $C_j$  与  $\sqrt{1/(V_{bi}-V)}$  成正相关,因此  $C_{max}/C_{min}$  应当正比于

$\sqrt{(V_{bi}+10)/(V_{bi}-0.6)}$ ,而实际情况是 SBD\_a 的  $C_{max}/C_{min}$  比 SBD\_b 的大不少。推测 SBD\_a 的  $C_{max}/C_{min}$  比 SBD\_b 的大是由于 SBD\_b 的  $n^-$  层较薄,在  $-10$  V 测试时其  $n^-$  层中的载流子已经完全耗尽。为了避免  $n^-$  层载流子耗尽,重新测了  $-5$  V 时的电容  $C_{-5V}$ 。最后计算得出 SBD\_a 和 SBD\_b 的  $C_{max}/C_{-5V}$  分别为 4.3 和 4.0,两者非常接近。由此可知想要在反向高电压下获得较大的变容比 ( $C_{max}/C_{min}$ ) 需要增加  $n^-$  层的厚度。

此外根据测试结果可知, SBD\_a 的截止频率远低于 SBD\_b, SBD\_a 只在击穿电压和变容比上有一定优势。在倍频电路的设计中,器件的截止频率  $f_c$  和器件的变容比通常是影响倍频效率的两大因素。考虑到  $V=-5.0 \sim 0.6$  V 时两种器件的变容比接近,而 SBD\_b 的截止频率远超 SBD\_a,且在倍频电路中管芯通常为多管芯串联使用,此时管芯上实际动态负向偏置电压达不到  $-10$  V,因此本文选用 SBD\_b 来制备倍频电路。

## 4 电路的测试结果

基于 SBD\_b 制备平衡式三倍频电路,将同向串联的4个肖特基二极管制作在具有屏蔽腔的悬置微带线上,实现了一个工作频率为 305~330 GHz 的平衡三倍频器。在三倍频电路中,输入输出信号均从4管芯二极管对中心进入,两侧的管芯呈现反向并联连接,此种结构会对输入信号的偶次谐波分量形成虚拟回路,只有奇次谐波分量输出二极管对,从而实现输入信号偶次谐波的抑制和对奇次谐波的增强。

三倍频芯片封装到由黄铜材料铣成的波导屏蔽腔体中来形成完整的具有屏蔽腔的悬置微带电路,如图11所示。

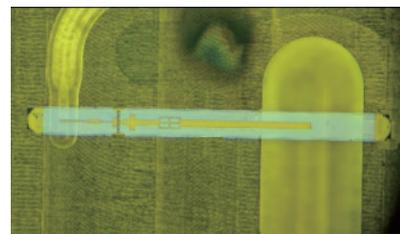


图11 GaN SBD三倍频器封装实物图

Fig.11 Image of the frequency tripler based on GaN SBD

图12(a)为三倍频器输出功率和倍频效率随输入功率变化的测试结果。结果显示,在输入频率为

107 GHz, 输入功率( $P_{in}$ )从 15 dBm 变化到 29 dBm 时, 随着输入功率的增大, 输出功率( $P_{out}$ )不断增大。可以看出, 三倍频器能承受 29 dBm 的注入功率, 且在输入功率为 25 dBm 左右时有 3.3% 的峰值效率( $\eta$ )。当输入功率超过 25 dBm 时, 倍频效率会随着输入功率的增大而下降, 这和两个因素有关: 第一是大功率下 SBD 管芯的变容比降低; 第二是未加反向偏置导致 SBD 管芯正向电流引起的管芯热功耗增加。图 12(b) 为输入功率一定时, 输出功率随输入频率( $f_{in}$ )变化的测试结果, 可以看出, 当输入功率为 29 dBm 时, 在 305~330 GHz 频率范围内, 三倍频器的饱和输出功率优于 10 dBm, 并在 330 GHz 处有 14 dBm 的峰值输出功率。

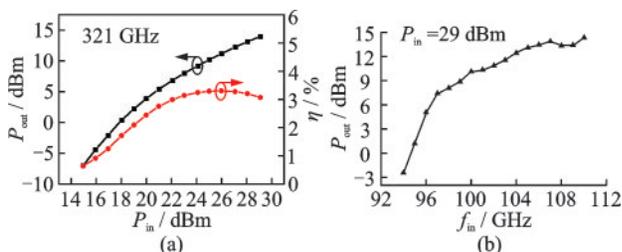


图 12 GaN SBD 三倍频器测试结果: (a) 输入频率为 107 GHz 时输出功率和倍频效率与输入功率之间的关系; (b) 输入功率为 29 dBm 时输出功率与输入频率之间的关系

Fig.12 Test results of the frequency tripler based on GaN SBD: (a) Relationship between the output power/efficiency and the input power when the input frequency is 107 GHz; (b) Relationship between output power and the input frequency when the input power is 29 dBm

## 5 结束语

采用更薄  $n^-$  层和更高掺杂浓度的设计可以有效提高 GaN SBD 的截止频率, 但是击穿电压和大反向偏置电压下的变容比均会变小。采用 SBD<sub>b</sub> 制备的梁式引线倍频电路在 305~330 GHz 频段内最大连续波输出功率 25 mW, 全频段输出功率大于 10 mW, 相对于 GaAs SBD 倍频电路具有更高耐输入功率和更高输出功率的优势。但是最高倍频效率 3.3% 相对于同类型 GaAs SBD 倍频电路效率偏低。

本文采用梁式引线单片式薄膜电路形式, 这不仅对太赫兹频段内 SiC 基的 GaN SBD 倍频电路意义重大, 也给 SiC 基 GaN 的其他高频电路设计提供

了新的思路。

## 参 考 文 献

- [1] Cwiklinski M, Brückner P, Leone S, et al. D-band and G-band high performance GaN power amplifier MMICs [J]. IEEE Microwave Theory and techniques, 2019, 67(12): 5080-5089.
- [2] Zheng Y Y, Zhang K, Dai K P, et al. A 170 GHz GaN-based frequency doubler with over 500 mW output power [C]. 2023 International Conference on Microwave and Millimeter Wave Technology (ICMMT). Qingdao, China: IEEE, 2023: 1-3.
- [3] Zhang L S, Liang S X, Lv Y J, et al. High power 300 GHz solid-state source chain based on GaN doublers [J]. IEEE Electron Device Letters, 2021, 42(11): 1588-1591.
- [4] Zheng Y Y, Zhang K, Dai K P, et al. Design of a 340 GHz GaN-based frequency doubler with high output power [C]. 2022 IEEE 10th Asia-Pacific Conference on Antennas and Propagation (APCAP). Xiamen, China: IEEE, 2022: 1-2.
- [5] 李征帆. 微带电路 [M]. 北京: 清华大学出版社, 2017: 9.
- [6] Ji D F, Wang D S, Dai K P, et al. A terahertz broadband tripler using Schottky diode and monolithic integrated technology [C]. 2023 IEEE MTT-S International Microwave Workshop Series on Advance Materials and Processes for RF and THz Applications (IMWS-AMP). Chengdu: IEEE, 2023: 1-3.
- [7] Ding J Q, Maestrini A, Gatilova L, et al. High efficiency and wideband 300 GHz frequency doubler based on six Schottky diodes [J]. Journal of Infrared, Millimeter, and Terahertz Waves, 2017, 38: 1331-1341.
- [8] Liu Y, Zhang B, Feng Y N, et al. Development of 340 GHz transceiver front end based on GaAs monolithic integration technology for Thz active imaging array [J]. Applied Sciences, 2020, 10(21): 7924.
- [9] 代鲲鹏, 张凯, 李传皓, 等. 截止频率 0.8 THz 的 GaN 肖特基二极管及其设计 [J]. 固体电子学研究与进展, 2022, 42(1): 10-15.



代鲲鹏 (DAI Kunpeng) 男, 1990 年生, 贵州毕节人, 硕士, 主要从事微波毫米波与太赫兹频段内肖特基二极管器件设计和工艺方面的研究。