

# 探地雷达信号实时显示处理器的开发研制

张立东

(交通部公路科学研究所 北京 100088)

**提要** 本文介绍了探地雷达信号实时显示处理器的硬件设计及软件开发。以 MCS-51 单片机为 CPU 的智能处理器,完成地下目标雷达回波信号的 A/D 转换、暂存、处理、传输及 D/A 转换,利用示波器实时显示地下目标结构的变化。

**关键词** MCS-51 迭加平均 探地雷达

## Development of the Real-Time Display Processor Used in Ground-Penetrating Radar

Zhang Lidong

(Research Institute of Highway, Beijing)

**Abstract** This paper introduces the design of hardware and software of the real-time display processor used in ground-penetrating radar (GPR). A/D conversion, temporary storage, processing, transmission and D/A conversion are accomplished by an intelligent processor, which uses a MCS-51 single chip computer as CPU. The structure change of underground objects can be visualized through an oscillograph.

**Key words** MCS-51 Normalized average Gound penetrating radar

### 0 引言

探地雷达是一种无损地下目标探测设备,利用物质的不同介电常数及地下物体对脉冲雷达波反射强度的不同来探测地下目标和结构。探地雷达使用时间域脉冲系统,通过对脉冲回波信号的记录、处理和解释,来分析地下目标和结构变化。如待测的某段地域,地下结构相对均匀时,回波信号则具有某种稳定的形式和幅度;当地下结构突然变化或出现管线、沟等大构造物时,回波信号的形式和幅度即出现较大的变化,示波器迅速显示这一变化,据此确定结构变化或管线、沟等大构造物的地点。这就是探地雷达实时显示处理器的工作原理。

### 1 硬件设计

探地雷达接收器记录的信号是模拟信号,首先将它进行 A/D (模数)转换,进行暂存处理,然后再进行 D/A (数模)转换,送示波器显示,工作原理如图 1 所示。

处理器的工作过程为:

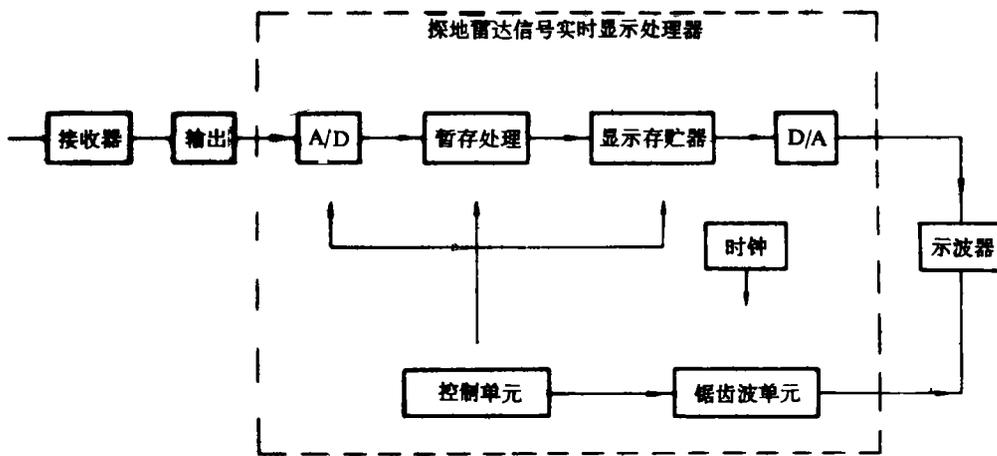


图1 处理器原理框图

- ①接收器输出雷达模拟回波信号经 A/D 转换成数字信号；
- ②进行数字信号处理，包括迭加平均、削波处理、低通和高通滤波等；
- ③将处理完的数字信号由暂存区送至显示存贮器；
- ④控制单元和锯齿波单元输出地址信号并产生锯齿波信号，送示波器扫描通道；
- ⑤显示存贮器中的数据，经 D/A 转换，送示波器信号通道，在示波器上循环显示；
- ⑥在显示存贮数据的同时，对下组模拟信号进行 A/D 转换，重复①~⑤步骤。

本处理器采用 MCS-51 型 8 位单片机，它将微处理器、存储器、并行、串行 I/O 接口均集成在一块芯片上，具有抗干扰性能强、I/O 使用灵活、可靠性高、功能全、速度快、适合实时控制等优点。

由接收器输出的雷达回波信号为单极性信号，其幅度  $< 5$  伏，带宽  $< 2\text{kHz}$ ，周期为  $100\text{ms}$ 。对它进行 A/D 转换，采用芯片 AD574 进行 A/D 转换，分辨率为 12bit，转换速度为  $35\mu\text{s}$ ，转换路数为一路。在 A/D 转换期间，AD574 的输入信号应保持稳定，用 LF398 作为采样保持电路，用一句数据传送指令启动 A/D 转换，转换状态由 MCS-51 的 P1.0 进行控制。AD574 连接图如图 2 所示。

用一片 2764 作为程序存贮器，二片 6264 作为数据暂存处理存贮器。

用一片 6116 作为显示存贮器。平时显示存贮器中的数据自动依次进行 D/A 转换，送入示波器进行周期循环显示，显示器显示波形与 A/D 转换并行进行，显示过程无需 CPU 直接参与。用 12 位串行计数器 CD4040 的输出作为 6116 的地址信号，并且将递增的地址信号进行 D/A 转换，生成锯齿波，作为示波器的扫描信号，时钟由 CPU 时钟分频而得，使其显示数据信号与锯齿波扫描信号严格同步，示波器上显示波形保持平滑稳定。

由 CPU 控制，更换显示存贮器 6116 中的数据，当暂存存贮器中的数据处理完毕后，CPU 使 P1.2 输出低电平，将暂存存贮器的数据传送到显示存贮器。6116 芯片的数据和地址总线应具有双向缓冲，由 P1.2 控制 74LS245 的使能端，完成数据及地址总线的双向切换。6116 芯片的片选信号也是由 P1.2 进行双向控制的。转送至显示存贮器 6116 中的数据，是 A/D 转换后得到的 12bit 数据中的前 8 位，因此所用 D/A 器件为 DAC0830，锯齿波的地址信号是 12 位，因此选用 D/A 器件为 DAC1210。与 6116 电路连接示意图如图 3 所示。

为保障处理器的稳定性和减小系统误差，在电路结构和排列方面要求避免模拟电路和数

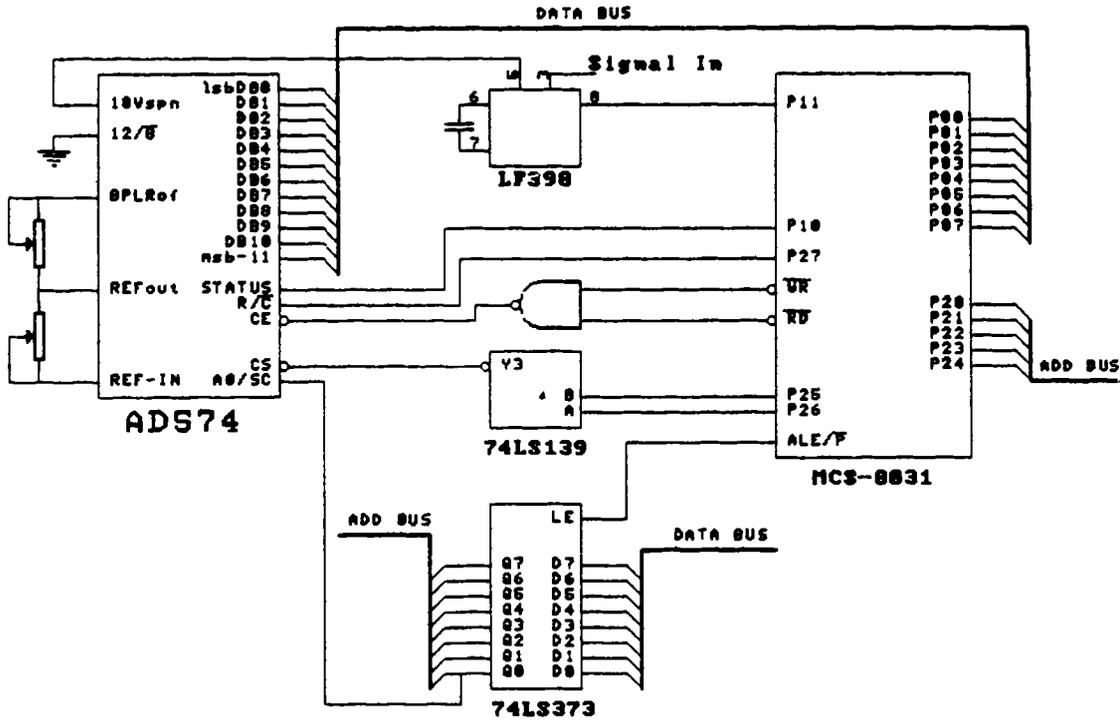


图2 AD574 电路连接图

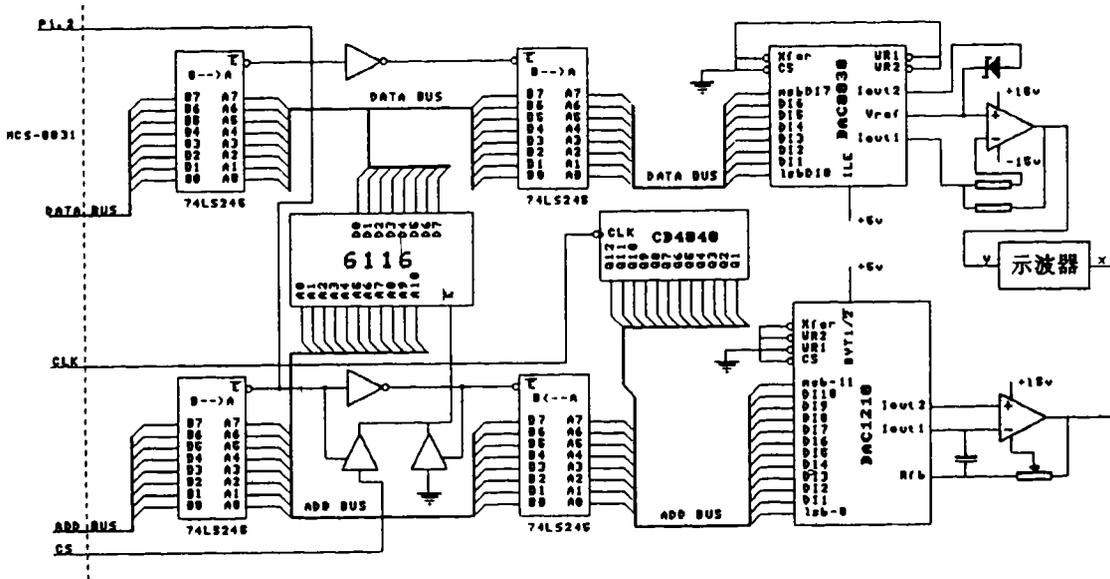


图3 显示存储器有关电路连接图

字电路混合走线，模拟电路尽可能集中在一起；避免迂回交叠，尽量使其走直线；信号地、模拟地、数字地严格遵守“单点接地”原则，最后接至总的系统地上。

## 2 软件设计

脉冲雷达回波周期性信号和经整形后的脉冲序列，如图4(a)和(b)所示。

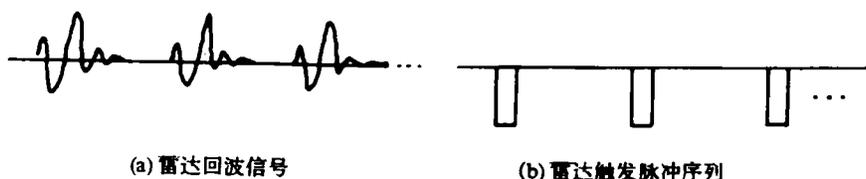


图4

将触发脉冲序列加在8031的RXD端，利用8031的串行口中断启动A/D转换，控制程序流程图如图5所示。

通过8031的P1口及两个外部中断INT0、INT1的状态来确定入口参数。例如，选用迭加平均处理、削波处理及选用平均次数等。

雷达回波信号是周期信号，利用迭加平均法将各个周期的信号与噪声同时迭加后再加以平均。噪声是随机的，在迭加过程中相互抵消，信号是有规律的，迭加平均幅值不变，从而提高了信噪比。

平均信号值  $a_N$ ，如式(1)所示。

$$a_N = 1/N \sum_{i=1}^N b_i \quad (1)$$

其中  $N$  为平均次数； $b_i$  为各次相应信号值。

每一点的平均值，需要  $N$  个存贮单元，如果  $N$  值较大，需要很多存贮单元，且效率较低。为此做如下定式：

$$a_N = 1/N \sum_{i=1}^N b_i = \frac{b_1 + b_2 + \dots + b_{N-1} + b_N}{N} \quad (2)$$

$$a_{N-1} = 1/(N-1) \sum_{i=1}^{N-1} b_i = \frac{b_1 + b_2 + \dots + b_{N-1}}{N-1} \quad (3)$$

$$a_{N-1} (N-1) = b_1 + b_2 + \dots + b_{N-1} \quad (3)$$

将式(3)代入式(2)，得： $a_N \cdot N = a_{N-1} (N-1) + b_N$

$$a_N = \frac{a_{N-1} (N-1) + b_N}{N} \quad (4)$$

这样，为求得一点均值，只需2个存贮单元，一个用于存贮上一次的平均值，另一个用于存贮当前值。

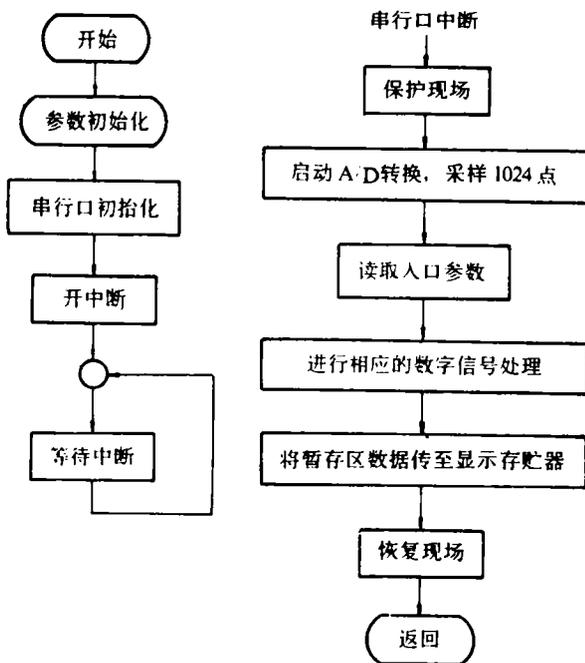


图5 控制程序流程图

消波处理将本次采样值与上次采样值进行比较,求得两次采样结果的差别。消波处理后的波形趋于平缓,接近  $x$  轴,说明两次采样波形一致。消波处理后的波形有明显起伏,说明两次采样波形相差甚远,差别即是由于地下结构发生突变造成的。

### 3 实验结果

本处理器用在 IR-1 型探地雷达上,沿图 6 所示路线进行探测,首先在 A 点取均值做为样本值,然后采用消波法,在示波器上观察波形,同时沿测试路线前进。当示波器上出现一个较为明显的起伏,如图 7 所示,表明探地雷达所在位置下面有一大的构造物,然后将记录下来数据,做进一步处理,所成图像如图 8 所示,证明是一个地下管线或沟道。



图 6 雷达测试路线示意图

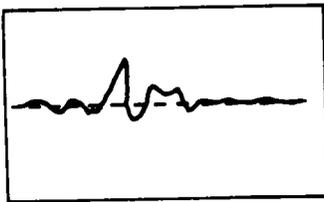


图 7 示波器显示波形

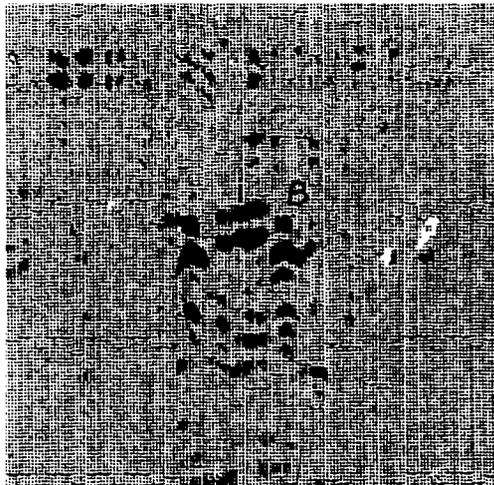


图 8 雷达地下目标测试图像

### 参考文献

- 1 孙涵芳. MCS-51 系列单片机原理及应用. 北京航空航天大学出版社, 1988 年, 2 月.
- 2 沈兰荪. 数据采集与处理. 能源出版社, 1987 年, 10 月.
- 3 LINER DATABOOK. National Semiconductor Corporation.