SOI光波导器件和集成光开关矩阵的研究进展*

余金中** 陈少武 夏金松 王章涛 樊中朝 李艳萍
刘敬伟 杨 笛 陈媛媛

(中国科学院半导体研究所 集成光电子学国家重点实验室, 北京 100083)

摘要 SOI(Silicon-on-insulator, 绝缘衬底上的硅)是一种折射率差大、波导传输损耗小的新型材料, SOI 基光电子器件具有与微电子工艺兼容、能够实现 OEIC 单片集成等优点, 近年来受到越来越多的重视. 文中重点研究了 SOI 波导器件的新进展, 采用高效数值模拟方法研究得出了精确的 SOI 矩形和梯形大截面脊形波导的单模条件, 设计和制作了单模脊形光波导、多模干涉耦合器(MMI)、可变光衰减器(VOA)、马赫-曾德尔干涉型 2×2 热光波导光开关, 在此基础上首次研制出 4×4 和 8×8 SOI 平面集成波导光开关矩阵.

关键词 **SOI(绝缘衬底上的硅)** 光波导 单模条件 **MMI(多模干涉)** 集成光开关矩阵

1 引言

光纤通讯网络中, 波分复用(WDM)是提高传输速率和扩大通讯容量的理想途径: 通过在单根光纤中多个波长的复用, 可以充分利用光纤巨大的带宽资源, 实现不同数据格式信息的大容量并行传输, 同时又可降低对器件的超高速要求. 在 WDM 网络中, 网际间交叉互联(OXC), 光信号上下载路(OADM), 以及波长变换等关键技术的实现使得 WDM 网络具有高度的组网灵活性、经济性和可靠性.

在WDM光网络中, 网际OXC和节点OADM功能是最核心的技术, 光滤波器、光耦合器、光开关、可变光衰减器、波长变换器、复用与解复用器等是最

2004-09-06 收稿, 2004-09-16 收修改稿
* 国家“九七三”计划(批准号: G2000-03-66)、“八六三”计划(批准号: 2002AA312060)、国家自然科学重大基金(批准号: 69896260)和重点基金(批准号: 60336010)资助项目
** E-mail: jzyu@red.semi.ac.cn

关键的器件[1]. 在基于各种材料的光波导器件中, 硅基光波导器件格外引人注目[2~7].

硅基光波导材料有SOI (绝缘体上的硅)、SiO_2/Si和SiGe/Si等多种. 硅基光波导的优势在于: 硅片尺寸大、质量高、价格低; 硅基光波导材料具有较大的折射率差, 便于缩小器件尺寸和实现平面光波回路(PLC)单片集成; 电学性能好, 易于控制, 具备光电混合集成的潜力; 机械性能好, 加工方便, 可以光刻腐蚀成各种三维光波导结构; 硅的热导性和热稳定性好, 可以直接用作集成芯片的热沉, 器件封装结构简单. 最重要的是硅的加工工艺与传统微电子工艺兼容, 适合低成本制作硅基光电子集成(OEIC)芯片.

利用 Si 的热光效应和电光效应, 可以制成热光开关和电光开关. 硅具有较大的热光系数和热传导系数, 通过加热可以改变硅的折射率, 从而利用马赫-曾德干涉器(MZI)实现对光的强度调制, 以此制成 SOI 热光波导开关, 开关速度达到微秒量级. 同时硅具有自由载流子等离子色散效应, 利用这种效应可制成电光开关, 其响应速度由自由载流子的寿命决定, 因此开关速度较快, 可达纳秒量级, 为在硅上实现高速光开关奠定了基础.

单模运作是一切光波导器件的基础. 采用我们研究的模型和自主开发的数值模拟程序, 能够精确地确定 SOI 矩形和梯形截面的脊形波导的单模条件, 在此基础上设计制造出湿法腐蚀和干法刻蚀的 SOI 单模光波导, 多模干涉耦合器、可变光衰减器和 2×2 光开关单元, 进而研制出 4×4 和 8×8 热光型集成光开关矩阵, 并对这些器件特性进行了分析测试.

2 SOI脊形波导的单模条件

单模波导是SOI波导器件的基础, 确定单模波导条件是任何波导器件设计的核心. 在SOI光波导器件中广泛采用矩形波导(图 1(a))和梯形波导(图 1(b)) , 因此有必要研究它们的单模条件. 业以报道过许多单模条件的研究方法, 其中最有代表性的是 Soref的模匹配方法(Mode Matching)[8]和Pogossian等人的有效折射率方法(Effective Index Method, EIM)[9]. 用模匹配方法给出的单模条件为

$$t \leqslant 0.3+\frac{r}{\sqrt{1-r^2}},\quad r>0.5, \tag{1}$$

式中 $t = w/H$, $r = h/H$, w, H 和 h 分别为脊形波导的脊宽、内脊高和外脊高.

用有效折射率方法及数值拟合技术分析实验数据, 获得的单模条件为

$$t \leqslant \frac{r}{\sqrt{1-r^2}},\quad r>0.5. \tag{2}$$

这是一种分析三维波导的近似方法, 只在远离模截止区时具有较好的精度. 当脊形波导的平板波导区支持多个导波模式时, 不适合用来分析脊形波导模式

问题. 特别要指出的是, 这两种方法相差 30%. 此外, 通过实验方法确定单模条件的工作量和难度较大, 也不够准确.

为了更加精确的设计 SOI 波导器件, 有必要确定准确的单模条件. 我们采用非均匀数值离散格式, 用沿虚轴传播的半矢量束传播方法(BPM)方法结合高效率的计算过程对脊形波导单模和多模特性进行研究, 确定了 SOI 矩形和梯形两种截面脊形波导的单模条件.

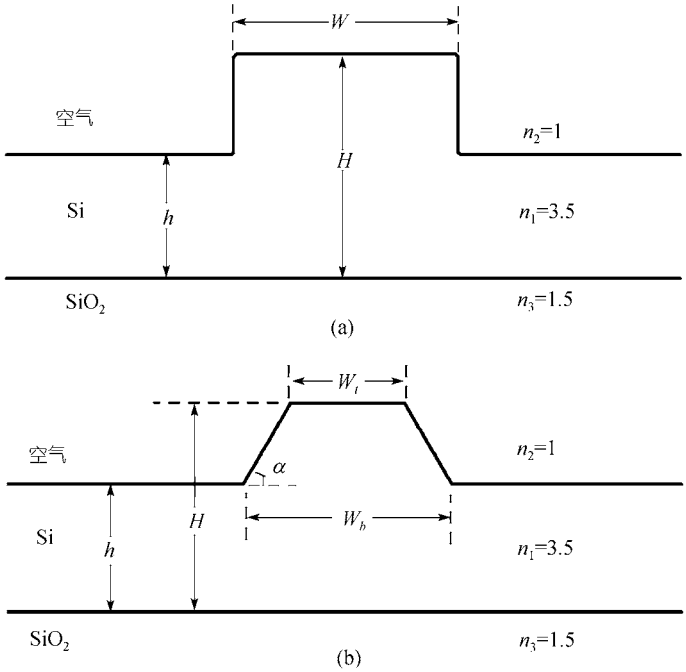

图 1　(a)矩形和(b)梯形截面 SOI 脊形波导截面图

2.1　矩形截面脊形波导的单模条件

当模式接近截止时, 即波导对该模式的限制越来越小时, 模式的场分布急剧弥散. 在 SOI 脊形波导中, 当模式接近截止时, 它会在横向(x 方向)上急剧扩展, 模场深入两侧的平板波导区. 为了减小计算量和提高分析效率, 对物理空间进行数值离散时, 在 x 方向上采用了特定的非均匀离散格式.

接近截止时, 为了求解SOI脊形波导的本征模, 需要解决超长的传输距离问题. 由于传输距离越大时本征模越趋于稳定, 因此我们采用了不断增大的传输步长. 在数值计算实例中, 输入光场为高斯光束, 传输步长从 0.1 μm开始, 每传输

100 步(M = 100), 步长加大为原来的 10 倍(r = 10), 在传输的最后阶段, 传输步长有时能达到 10^6 μm.

在BPM的基础上, 提出了一种基于最小平方展开的高效率显式广角BPM方法, 解决了传统显式广角BPM方法中泰勒展开传播算子时远离展开点精度下降的问题. 在迭代求解BPM方程的过程中引入前向预处理矩阵, 将计算效率提高到原来的 10 倍[10].

应用高效模求解器确定 SOI 脊形波导的单模条件. 当脊形波导是多模波导时, 一阶导模受到脊区的限制, 主要分布于中心区域. 用模求解器得到的是脊形波导的一阶模, 模场最大值处于脊区下面; 当脊形波导是单模波导时, 一阶模不存在, 求解得到的是辐射模, 会向两侧延伸直至到达边界. 模场的最大值也不处在波导的脊区下面, 而处在两侧平板波导深处. 显然, 利用这种明显的差别, 我们可以方便地确定脊形波导是单模或者多模.

不断改变SOI脊形波导的各种参数, 便可以得到图 2 所示的单模曲线. 通过对较严格的TM模的模拟结果进行数值拟合, 矩形截面脊形波导的单模条件可以表达为[10]

$$t \leqslant 0.29 + \frac{r}{\sqrt{1-0.97r^2}}, \quad r > 0.5. \tag{3}$$

为了比较, 图 2 同时给出了文献报道的单模条件. 显然, 我们模拟得到的结果与 Soref 提出的单模条件((1)式)符合得很好, 与等效折射率方法(EIM)得到的单

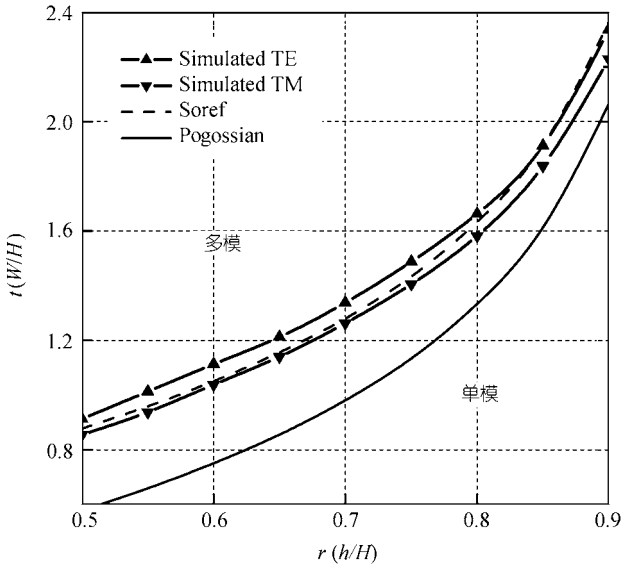

图 2 数值模拟得到的 SOI 脊形波导的单模曲线

模条件((2)式)相差甚远. 这说明 Soref 的单模条件更接近准确值, 因为我们的数值模拟方法更直接, 没有近似, 避免了用实验方法确定单模条件时各种随机因素的影响, 所以结果是准确的, 用于器件设计时精度更高.

2.2　SOI 梯形截面脊形波导的单模条件

利用湿法腐蚀Si的各向异性特性, 可以方便地制作SOI梯形截面. 由于梯形截面波导比矩形截面波导复杂, 所以它的单模条件也比较复杂, 到目前为止, 有关梯形截面波导的单模条件各种文献报道尚没有定论. 为了获得梯形截面SOI脊形波导准确的单模条件, 我们针对倾斜折射率界面发展了一种七点差分格式, 用上述数值方法研究了它的模式特性, 并得到了单模曲线(图 3)[11,12].

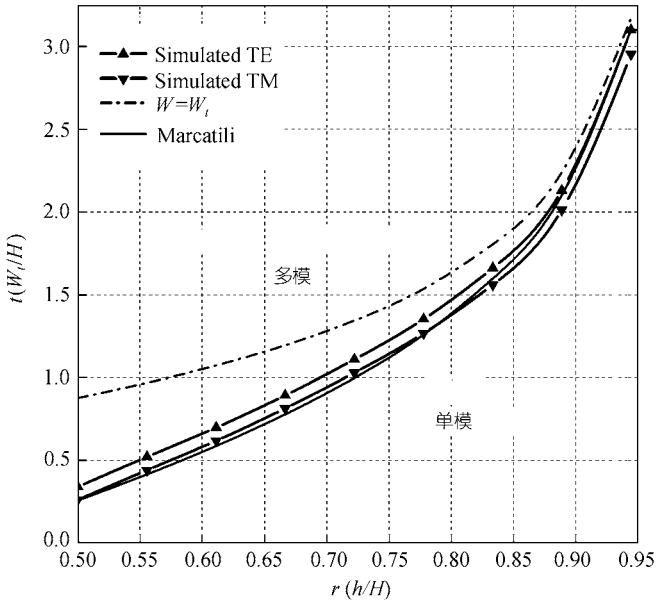

图 3　数值模拟得到的 SOI 梯形波导的单模曲线

通过对较严格的 TM 模的模拟结果进行数值拟合, 可以将结果表达为类似于(1)式的表达式, 梯形截面脊形波导的单模条件为

$$t \leqslant -1.12 + \frac{0.63r}{\sqrt{1-1.03r^2}} + 2.04r, \quad r > 0.5, \tag{4}$$

式中$t = W_t/H$, $r = h/H$, 梯形截面的底角为54.74°. 准确的单模条件为SOI波导器件的设计提供了基础, 我们以后的实验结果证明了这一点.

3 SOI 光波导器件

SOI 光波导器件中，单模波导、Y 分支耦合器、S 形弯曲波导(S-bend)、X 型交叉波导、MMI 耦合器、波导定向耦合器、MZI 干涉器等是构成调制器、衰减器、光开关以及集成光开关矩阵的主要元件.

Y 分支耦合器的两个输出波导间的夹角很小，导致器件过长，不利于缩小器件尺寸，难以提高集成度. MMI 耦合器具有尺寸小、结构紧凑、制作容差大、波长带宽宽、对偏振不敏感等特点，因而逐渐在 SOI 光波导器件设计中得到广泛应用.

MMI 的工作原理基于多模波导中的自映像(Self-Imaging)效应. 以二维平板波导为例，当一束光进入多模波导时，会激发波导的各阶导模，各阶导模在波导中传播时，由于传播常数不一样，导模间产生相位差，相互之间发生干涉，在满足一定关系的特定位置上会出现输入光场的一个或多个映像. 由于相位的周期性，这些映像会重复出现. 如果在映像处设置输出或输入波导，则 MMI 可以实现分束器或者合束器的功能. 以 MZI 结构为基础，便可以形成基于 MMI-MZI 的光调制器或光开关. 通过调节 MMI 输入光场的位置，选择激发不同类型的导模，可以实现三种不同类型的干涉模式，分别为一般干涉、配对干涉和对称干涉.

制备SOI材料的技术比较成熟，主要有隔离氧离子注入(SIMOX) 、硅片键合-背面腐蚀(BE-SOI)、区熔再结晶(ZMR)和智能剥离(Smart-cut)等技术. 我们采用(100)面BE-SOI，直径 4 英寸，Si衬底 350 μm，顶层Si的厚度H为 5 或 8 μm，厚度起伏±0.5 μm，电阻率 1~5 Ω • cm. 埋层SiO_2的厚度是 1 或 0.5 μm.

以SOI材料为基片，以优化的BPM方法为分析设计依据，以标准微电子工艺为加工手段，我们成功地研制出了SOI单模脊形光波导、MMI耦合器、可变光衰减器和 2×2 光开关[13~16]，并以此为基础，进而研制出 4×4[1)]和 8×8 集成光开关矩阵. 就我们所知，国际上至今只报道过SOI 2×2 光开关的实验结果和SOI 4×4 光开关矩阵的数值模拟结果(没有制备器件)，本文中的 4×4 和 8×8 集成光开关矩阵的实验结果报道在国际上尚属首次.

3.1 MMI 3dB 耦合器

我们用湿法腐蚀和干法刻蚀都制作成功了 MMI 3dB 耦合器. 由于湿法腐蚀的各向异性，得到的脊形波导截面为等腰梯形，如图 1(b)所示，梯形底角为α = 54.74°. 耦合器由一个输入单模波导、MMI 和两根在特定位置的输出单模波导组成. 单模脊形波导宽度为 5 μm，其他尺寸依照前一节所述的单模条件设计. MMI

1) Wang Zhangtao, Fan Zhongchao, Xia Jinsong, et al. Design and Fabrication of thermo-optic 4×4 switching matrix in Silicon-on-Insulator. Chinese Journal of Semiconductors, 2004 (待发表)

的宽度仅为 30 μm, 这个宽度不仅会使器件尺寸较短, 而又能保证足够好的映像质量. 采用 BPM 方法分析确定了 MMI 的最佳长度 L = 1330 μm, 长度容差约为 130 μm. 输入和输出波导与 MMI 相连处采用锥形波导连接, 能有效地将单模波导的光输入和输出 MMI, 减少波导连接处的耦合损耗.

测量表明, 两个输出光斑的大小和振幅几乎一样, 输出功率的均衡性为 0.2 dB. 插入损耗为 1.9 dB, 由器件设计误差、制作误差、传输损耗等引起的. 这比以前用二维等效方法设计、干法刻蚀制作的器件的损耗(>10 dB)要小很多. 减小损耗的原因为: 三维 BPM 方法设计提供了更准确的器件尺寸; 湿法腐蚀制作 Si 波导结构具有更规则波导截面, 波导表面和侧面更加光滑, 符合设计要求, 因而传输损耗更小.

3.2　热光可变光衰减器(VOA)

基于MMI和MZI结构设计制造出MZI-MMI型热光可变光衰减器(TO MZI-MMI VOA)[10]. 图4示出了(a)器件结构和(b)调制臂区域的SEM照片. 可以看出, 器件由两个 1×2 的MMI对接而成. 传统的S形弯曲波导的半径很大(30000 μm), 长度也较长(3000 μm). 我们在两个MMI之间改用直波导连接, 大大缩小了器件尺寸. 然而两个直波导调制臂的距离太近时会发生耦合, 增加串扰. 为了杜绝这种耦合, 我们在调制臂之间引入了深刻蚀的隔离槽, 一直刻蚀到埋层SiO_2, 完全避免了两个调制臂间的光耦合. 此外, 隔离槽能够阻止两个调制臂间的热扩散, 有效地降低折射率热光调制所需的功耗, 这在器件特性中得到验证.

通过测量器件特性, 我们可以得到输出光强随加热功率的变化曲线, 如图 5 所示. 有无绝热隔离槽时, 最大衰减的调制功率分别为 210 和 400 mW, 可见绝热槽使功耗降低了很多, 这也是目前相同尺寸的 SOI VOA 中的最小值. 器件的最大衰减值是 14.2 dB, 比现有的机械型 VOA(>30 dB)小, 其原因有: 器件设计和制作过程中的某些误差; SOI 片的厚度起伏(±0.5 μm, 10%)引入了不确定的因素; 两个调制臂中的随机误差; MMI 结构本身的局限性, 自映像不完美. 通过改善 SOI 片的厚度均匀性、提高设计的准确性和制作工艺水平、加强 MMI 对侧向光场的限制以提升自映像质量等手段, 可以将最大衰减提高到 25 dB 以上.

3.3　2×2 热光开关

2×2 光开关是集成光开关矩阵的基础[11], 图 6 示出湿法腐蚀制作的 2×2 SOI MZI型光开关的器件结构, 两个 2×2 的MMI分别作为前后端的 3 dB耦合器, MMI 的最佳自映象长度用BPM数值模拟方法确定. 输入输出两端口间的间距用S形弯曲波导扩大到 127 μm, 以便和光纤阵列耦合. 单模波导的结构参数和上节VOA 中的完全相同. 为了缩小器件尺寸, 两个MMI间也采用了直波导连接, 并

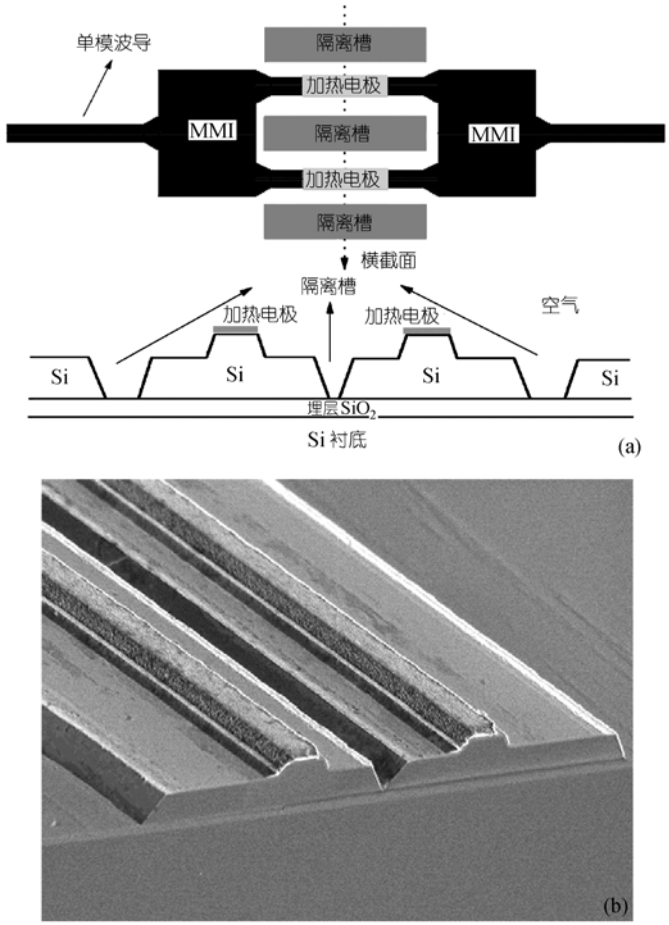

图 4

(a) TO MZI-MMI VOA 的俯视和截面结构图; (b) MZI 结构调制臂 SEM 照片

引入了隔离槽阻止调制臂间的光场耦合.

特别值得指出的是, 除了 z 方向上的隔离槽以外, 还在垂直单模波导的方向(x方向)上引入阻挡槽. 光纤和输入波导耦合时有可能激发辐射模, 它们逃逸出波导后便成为弥散光在平板波导区继续向前传播. 同时由于波导界面有一定的粗糙度, 会引起散射光. 弥散光和散射光在布满波导回路的芯片内继续传播过程中有可能重新耦合到某根波导内, 导致信道间串扰上升、消光比下降等不利效果. 因此引入阻挡槽可以阻档弥散光和散射光.

图 7 给出的是两个端口的输出功率随加热功率的变化曲线. 从图中可以看到, 开关的消光比为 17.1 dB, 串扰也为 17.1 dB. 用截断法测量的插入损耗为 12 dB. 通过提高工艺水平, 改善 SOI 厚度均匀性, 增加 MMI 宽度, 提高 MMI 限制强度, 开

关的消光比可达 25 dB. 器件的开关功耗是 235 mW, 这个数值比没有引入绝热槽时的开关功耗(430 mW)下降了一半, 说明绝热槽对减小开关功耗有明显的作用.

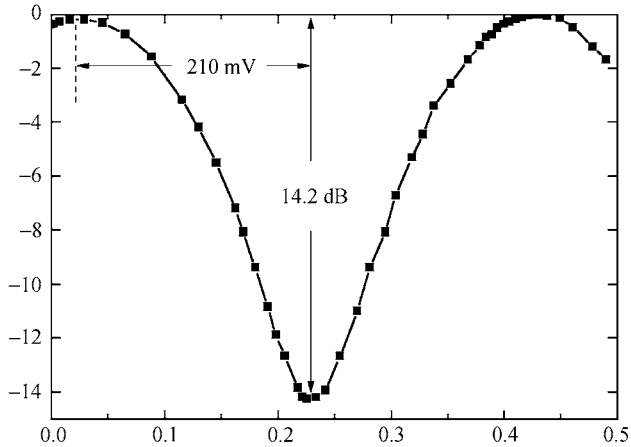

图 5　光强衰减与加热功率的关系

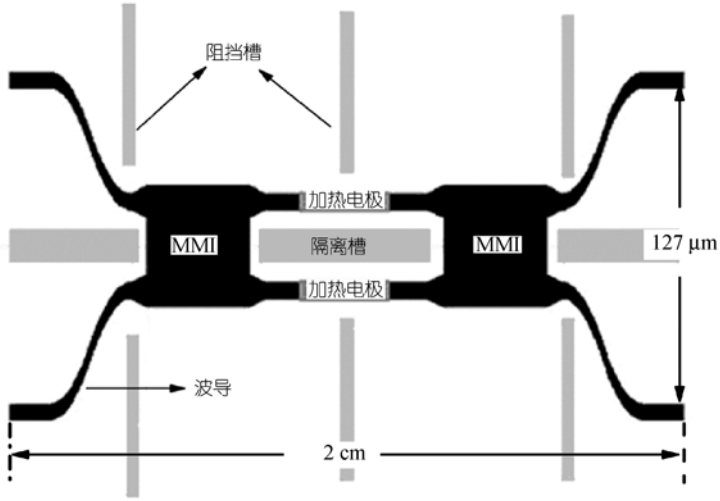

图 6　基于梯形截面 SOI 脊形波导的 2×2 光开关的结构

进一步优化器件参数, 将上包层的厚度从 380 nm降到了 120 nm, 利用Si的导热性能比SiO_2好的优势, 降低功耗和缩短开关时间, 改进了器件性能. 测量表明, 这种光开关的主要性能为: 串扰小于 20 dB, 开关功耗 150 mW, 开关的上升时间最快达 8 μs. 由此可知, 减薄上包层SiO_2的厚度不但能降低器件的功耗, 提高开关速度, 还能降低开关信道间的串扰.

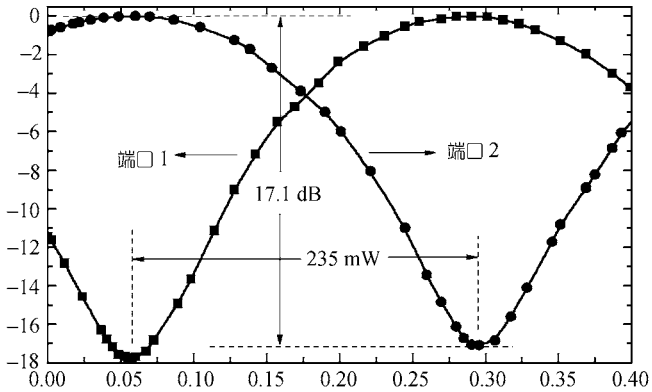

图 7 光开关输出功率与加热功率之间的关系

3.4 4×4 和 8×8 热光集成光开关矩阵

虽然湿法腐蚀制作波导器件有许多优点，但也存在如下的缺点：它只能沿着(100)面上的〈011〉方向制作，这对加工自由度有了限制，因此用湿法腐蚀工艺难于制作出复杂的器件结构，不利于制作大规模集成光开关矩阵．因此我们采用电感耦合等离子体(ICP)干法刻蚀来制作 4×4 和 8×8 光开关矩阵．为了提高输入输出波导与单模光纤的耦合效率，需要增加脊形波导的截面尺寸，因此采用顶层硅的厚度 H 为 8 μm 的 SOI 片．

光开矩阵有完全无阻塞型、重排无阻塞型和阻塞型三种拓扑结构．完全无阻塞型开关矩阵需要的 2×2 光开关单元数最多，重排无阻塞型次之，而阻塞型最少．图 8 示出了重排无阻塞型 4×4 开关矩阵和阻塞型 8×8 开关矩阵的结构，它们分别由 5 个和 12 个 2×2 开关单元相互连接组成，相对于完全无阻塞型开关矩阵，单元器件数量减少了很多，降低了制作难度．为了进一步缩小器件尺寸，在开关矩阵中我们采用配对干涉的 MMI，配对干涉的长度只有相同宽度一般干涉 MMI 的 1/3．为了改善 MMI 自映像质量，MMI 的宽度增加到 W = 40 μm．为了减小器件的功耗和降低串扰，我们同样在 4×4 和 8×8 开关矩阵中也引入了隔离槽和阻挡槽．

4×4 开关矩阵中，通过给不同 2×2 开关单元的调制电极通电加热，可以实现输出光在不同端口的切换．实验测得铝电极的电阻为 5.1 Ω，开关功耗为 320 mW，开关时间为 10 μs 量级．开关功耗和开关时间均有所增大是因为采用了顶层硅更厚的 SOI 片．依次从端口 1 至 4 入射时，对应端口的插入损耗是 19.5，15.7，15.8，20 dB．从端口 1 至 4 入射时，另外三个输出端口的串扰中最大值分别 16.2，13.1，16.7，15.6dB．分析表明，从 1，4 端口入射时，输出光要经过 3 级光开关，而从端口 2，3 入射时只经过 2 级光开关．多经过一级意味着多经过 2 个弯曲波导、2 个 MMI 及其他结构，会产生相应的附加损耗．因此，同 2，3 端口入射相比，从 1，4

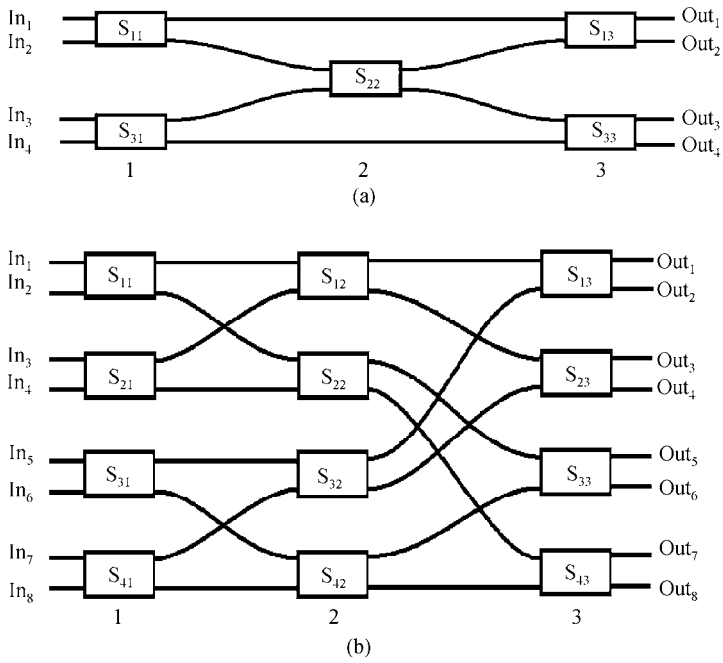

图 8　重排无阻塞型 4×4 开关矩阵(a)和阻塞型 8×8 开关矩阵(b)的结构拓扑图

端口入射时的插入损耗要大 5 dB 左右. 重排无阻塞型光开关矩阵的光传输损耗与路径相关, 不同路径的损耗不同, 所以在开关矩阵设计中应尽量采用损耗与路径无关的布局. 实验表明, 通过对光开关单元加静态偏置可在一定程度上改善串扰特性.

图 9 示出了 8×8 开关矩阵的动态响应特性曲线, 可以看出, 光开关上升和下

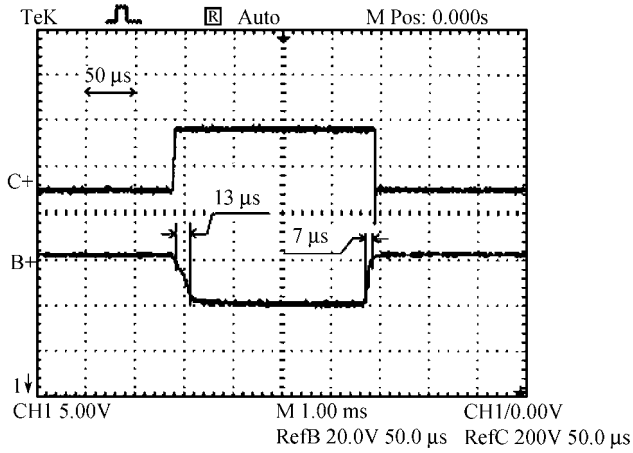

图 9　8×8 开关矩阵的动态特性曲线

降时间分别为 13 和 7 μs. 同时还测得, 平均附加损耗为 25 dB. 虽然这还只是一种阻塞型开关矩阵, 尚有待通过增加 2×2 光开关单元数拓展为完全或重排无阻塞结构, 但就我们所知, 本文关于 SOI 8×8 开关矩阵的实验结果报道在国际上尚属首次. 通过优化结构设计和改善工艺精度, 应该能降低插入损耗和串扰, 提高各种性能指标.

在 1550 ~ 1600 nm 范围内改变输入光的波长, 测得输出光斑没有明显变化. 说明开关矩阵的波长带宽>50 nm, 能满足常规的 WDM 系统的要求.

4 结论

近年来 SOI 光波导的研究成为新的研究热点. 我们为此进行了一系列的研究, 并得出如下的主要结果:

1. 基于 BPM 数值模拟方法, 采用高效率模求解器确定了矩形和梯形两种截面的 SOI 脊形波导的单模条件. 数值模拟结果说明: 采用等效折射率方法得到的单模条件是不准确的, 而采用模匹配方法得到的单模条件更为精确, 为 SOI 波导器件的准确设计奠定了理论基础.

2. 在 SOI 光波导器件中, 平行波导方向上的深刻蚀隔离槽能阻止热量的侧向扩散, 降低开关功耗, 同时阻止相邻波导之间的耦合, 减小串扰. 垂直波导方向上的深刻蚀阻挡槽能阻挡器件芯片里的弥散光, 减小输出信道间的相互串扰. 因此, 引入隔离槽和阻挡槽是降低开关功耗和减小串扰的有效途径.

3. 2×2 光开关是集成光开关矩阵的基本单元. 采用化学湿法腐蚀和 ICP 干法刻蚀制成了梯形和矩形两种截面的 SOI 2×2 热光开关. 首次利用 Si 的各向异性湿法腐蚀在 SOI 上制作了基于梯形截面脊形波导的 MMI 耦合器、可变热光衰减器和 2×2 热光开关. 其中 2×2 热光开关的消光比为 17.1 dB, 功耗 235 mW, 开关上升时间 15 μs, 插入损耗 12 dB. 改进后的 2×2 热光开关的消光比达到 20 dB, 功耗下降到 150 mW, 光开关上升时间最快达到 8 μs.

4. 采用 ICP 干法刻蚀, 我们首次在 SOI 材料上研制出 4×4 和 8×8 集成光开关矩阵. 其中重排无阻塞型 4×4 热光开关矩阵由 5 个 2×2 开关单元组成, 开关矩阵的静态串扰最大为 13.1 dB, 最小为 16.7 dB. 8×8 光开关矩阵由 12 个 2×2 开关单元组成, 属于阻塞型, 平均附加损耗为 25 dB, 光开关上升和下降时间分别为 13 和 7 μs. 这是目前报道的规模最大的 SOI 波导光开关矩阵.

在以后的工作中, 将采用无阻塞型拓扑结构, 集成光开关矩阵所需的 2×2 开关单元数会增加, 器件尺寸随之加大, 因此工艺难度也会增大. 基于目前所取得的光开关单元和集成光开关矩阵的研究进展, 进一步优化结构设计, 改善工艺条件, 选用质量更高的 SOI 片, SOI 光波导器件的性能将会进一步得到改善, 并逐步形成实用器件, 将在未来全光通讯网络中发挥更大的作用.

参　考　文　献

1 王启明. 光网络中关键性光子集成器件的研究进展. 中国科学, E辑, 2002, 32(4): 516~522[摘要] [PDF]

2 余金中, 严清峰, 夏金松, 等. SOI 光电子集成. 功能材料与器件学报, 2003, 9(1): 1~7

3 Goh T, Himeno A, Okuno M, et al. High-extinction ratio and low-loss silica-based 8×8 strictly nonblocking thermooptic matrix switch. J Lightwave Tech, 1999, 17(7): 1192~1199[DOI]

4 Kasahara R, Yanagisawa M, Sugita A, et al. Low-power consumption silica-based 2×2 thermooptic switch using trenched silicon substrate.IEEE Photon Tech Lett, 1999, 11(9): 1132~1134[DOI]

5 Lai Q, Hunziker W, Melchior H. Low-power compact 2×2 thermooptic silica-on-silicon waveguide switch with fast response. IEEE Photo Tech Lett, 1998, 10(5): 681~683[DOI]

6 House A, Whiteman R, Kling L, et al. Silicon waveguide integrated optical switching with microsecond switching speed. OFC, 2003, 2: 449~450

7 Wei Hongzhen, Yu Jinzhong, Zhang Xiaofeng. Compact 3-dB tapered multimode interference coupler in silicon-on-insulator. Opt Lett, 2001, 26(12): 878~880

8 Soref R A, Schmidtchen J, Petermann K. Large single mode rib waveguides in GeSi-Si and Si-on-SiO_2. IEEE J Quantum Electro, 1991, 27(8): 1971~1974[DOI]

9 Pogossian S P, Vescan L, Vonsovici A.The single-mode condition for semiconductor rib waveguides with large cross section. J Lightwave Technol, 1998, 16(10): 1851~1853[DOI]

10 Xia Jinsong, Yu Jinzhong, Li Yanping, et al. Single-mode condition for silicon rib waveguides with large cross-sections. Optical Engineering/OE Letters, 2004, 43(9): 1953~1954

11 Xia Jinsong, Yu Jinzhong. New finite-difference scheme for simulations of step-index waveguides with Tilt interfaces. IEEE Photonics Technology Letters, 2003, 15(9): 1237~1239 [DOI]

12 Xia Jinsong, Yu Jinzhong . Single-mode condition for silicon rib waveguides with trapezoidal cross section. Optics Communications, 2004, 230(3-6): 253~257[DOI]

13 Xia Jin-Song, Yu Jin-Zhong, Fan Zhong-Chao, et al. Multimode interference 3-dB coupler in silicon-on-Insulator based on silicon Rib waveguides with trapezoidal cross section. Chinese Physics Letters, 2004, 21(1): 104~106[DOI]

14 Xia Jinsong, Yu Jinzhong, Fan Zhongcao, et al. Thermo-optic variable optical attenuator with low power consumption fabricated on SOI by anisotropic chemical etching.Optical Engineering/OE Letters, 2004, 43(4): 789~790

15 Xia Jinsong,Yu Jinzhong, Wang Zhangtao, et al. Low power 2×2 thermo-optic SOI waveguide switch fabricated by anisotropic chemical etching. Optics Communications, 2004, 232(1-6): 223~228 [DOI]

16 Chen Shaowu ,Yu Jinzhong , Liu Jingwei,et al. Silicon-on-insulator based optical waveguide and integrated switch matrix. In: published in the proceeding of the first international conference on group IV photonics, be held on 29 September—1 October 2004, Hong Kong