

掺杂技术对阻变存储器电学性能的改进

王艳^{①②}, 刘琦^②, 吕杭炳^②, 龙世兵^②, 王慰^②, 李颖弢^{①②}, 张森^②, 连文泰^②, 杨建红^①, 刘明^{②*}

① 兰州大学物理科学与技术学院, 兰州 730000;

② 中国科学院微电子研究所纳米加工与新器件集成技术研究室, 北京 100029

* 联系人, E-mail: liuming@ime.ac.cn

2011-07-07 收稿, 2011-11-21 接受

国家重点基础研究发展计划(2010CB934200, 2008CB925002)、国家自然科学基金(60825403, 50972160)和国家高技术研究发展计划(2008AA031403, 2009AA03Z306)资助

摘要 本文总结和分析了掺杂技术对阻变存储器性能的改善. 实验上, 以 Cu/ZrO₂/Pt 器件为基础, 分别使用 Ti 离子、Cu、Cu 纳米晶对器件进行掺杂. 将掺杂过的器件与未掺杂的器件进行对比, 发现掺杂的作用集中在四点: 消除电形成过程、降低操作电压、提升电学参数的均一性和提高器件良率. 除此之外, 使用掺杂还可以提升器件高阻态的稳定性和保持特性. 结果表明, 掺杂技术是优化 RRAM 电学性能的有效方法.

关键词

非易失性存储器
阻变存储器(RRAM)
掺杂技术

基于浮栅的存储器能走多远? 下一代存储器未来的方向是什么? 这是目前引起广泛关注的两个问题. 为了弥补传统存储器的缺点, 出现了许多作为下一代存储器候选者的新型存储器, 包括磁性存储器(MRAM)、铁电存储器(FeRAM)、相变存储器(PcRAM)、阻变存储器(RRAM)^[1]. 其中, 基于二元金属氧化物(binary metal oxide, BMO)的 RRAM 由于具有结构简单、密度高、可缩小性好、速度快、功耗低、与 CMOS 兼容等优点而备受关注^[2].

一般来说, RRAM 为金属-氧化物-金属的三明治结构. 这里的“金属”代表具有良好导电性的材料^[3], Cu, Ag, Pt, Ti 和 TiN 都是这种电容结构中最常用的电极材料^[4-8]. 许多 BMO 都被用作 RRAM 的绝缘层, 如 ZrO₂^[9], HfO₂^[4,8], TiO_x^[10], ZnO₂^[5], NiO^[11], CeO_x^[12], Ta₂O₅^[13], CuO_x^[14]和 WO_x^[15]. 在适当的电激励下, 绝缘层的电阻可以在高阻态(HRS)和低阻态(LRS)之间进行转变. 存储器的存储功能正是由不同的电阻状态来实现的. 虽然不同材料中电阻转变的机理仍然没有定论, 缺陷和杂质在电阻转变中的关键作用却已经得到公认. 但是, BMO 薄膜中的本征缺陷(比

如位错、晶界、离子或者空位)是不同种类的, 分布也不均匀, 难以控制. 纯 BMO 薄膜 RRAM 器件的性能通常并不理想, 良率低、操作电压高、均一性和稳定性差等缺点阻碍了器件的产业化发展^[16].

许多研究小组采取掺杂作为解决这些问题的有效方法. 事实证明, 通过在 BMO 薄膜中掺入均一的杂质可以极大地改善 RRAM 器件的性能^[16-24]. 本文中, 主要讨论掺杂对于 RRAM 器件电阻转变性能的作用. 使用未掺杂的 Cu/ZrO₂/Pt 器件用作对比, 采用 Ti, Cu 和 Cu 纳米晶(nano crystal, NC)三种杂质对 Cu/ZrO₂/Pt 器件进行掺杂.

Ti 掺杂采用离子注入的方式, Cu 和 Cu 纳米晶则使用热扩散的方法. Cu/ZrO₂:Ti/Pt, Cu/ZrO₂:Cu/Pt 和 Cu/ZrO₂:Cu NC/Pt 器件的具体制作工艺已经在以前的文章中进行过描述^[17,23,24]. 未掺杂的样品 Cu/ZrO₂/Pt 与掺杂的样品同时制作, 以确定掺杂对电阻转变的影响. 器件的电学参数采用 Keithley 4200 半导体特性分析仪和 Agilent 81110A 脉冲发生仪进行测试, 电学测试中, 电压的极性是相对于 Pt 下电极而言的.

1 未掺杂 RRAM 的特性

图 1 所示为直流电压扫描下 $\text{Cu}/\text{ZrO}_2/\text{Pt}$ 器件 10 次操作的电流-电压 (I - V) 图线, 未掺杂 RRAM 的阻变现象表现出两个缺点: (1) 需要一个较高电压 (~ 10 V) 来触发电阻转变现象, 这个过程被称为电形成过程. 在这一过程中, 用 1 mA 的限制电流保护器件不发生硬击穿. (2) 未掺杂器件阻变现象的电学参数呈现出较大的分布. V_{Set} 和 V_{Reset} 表示器件在高低阻态之间转变的阈值电压. R_{HRS} 和 R_{LRS} 表示器件高低阻态的电阻值. 对于未掺杂的 $\text{Cu}/\text{ZrO}_2/\text{Pt}$ 器件, V_{Set} 和 R_{HRS} 的分布范围都很广. 在其他未掺杂的 RRAM 如 $\text{TiN}/\text{HfO}_2/\text{Pt}$, $\text{Pt}/\text{TiO}_2/\text{Pt}$ 和 $\text{Pt}/\text{NiO}/\text{Pt}$ 中^[25-27], 也需要高电压的电形成过程, 并且电学均一性也比较差.

除此之外, 低良率也是未掺杂 RRAM 的一个问题, 比如在 $\text{Cu}/\text{ZrO}_2/\text{Pt}$ 器件中只有 40% 的器件有可重复的电阻转变现象. 对于实际应用来说, 必须很好地控制未掺杂 RRAM 器件的这些缺点.

2 使用掺杂改进电阻转变现象

在讨论掺杂作用之前, 我们首先了解基于 BMO 的 RRAM 的电阻转变机理. 最近的研究表明, 基于 BMO 的 RRAM 器件的阻变现象主要由 BMO 薄膜中导电细丝的形成和破灭来控制^[18]. 而导电细丝是由缺陷形成的, 比如金属离子的扩散或者氧空位在薄膜中渗透都可能形成导电细丝^[3]. 这些缺陷可能是由功能材料自身分解形成的, 或者是电极材料扩散形成的. 然而, 在纯 BMO 薄膜中, 形成缺陷需要较高

的电压. 在高电压激励下, 薄膜的质量会退化, 从而导致上面所提到的很差的阻变性能. 根据分析, 如果在 BMO 薄膜合适的位置处引入合理的缺陷, 将不再需要高电压对器件进行电形成, 并且转变性能也可以得到提高.

2.1 消除电形成过程、降低操作电压

由于具有很高的电压, 电形成操作可以在二元金属氧化物薄膜中产生足够的缺陷(电荷陷阱、可移动离子或空位), 这个过程与氧化物中的软击穿类似^[28]. 在电场下, 引入的缺陷在上下电极间形成局部的导电细丝, 于是电阻从高阻态变化到低阻态. 高电压不仅会使材料退化, 更使 RRAM 的电路设计变得复杂. 因此, 需要高电压是一个不利因素.

通过掺入合适的杂质, 可以消除电形成过程、降低操作电压. Ti 掺杂的 ZrO_2 器件的 I - V 图线如图 2 所示. 第一次 Set 过程所需的电压与之后的 Set 过程一样. 而且, 通过掺杂 Ti 杂质, $\text{Cu}/\text{ZrO}_2/\text{Pt}$ 器件操作电压的最大值从 10 V 减小到 3 V. 值得注意的一点是, $\text{Cu}/\text{ZrO}_2:\text{Cu}/\text{Pt}$ 和 $\text{Cu}/\text{ZrO}_2:\text{Cu NC}/\text{Pt}$ 器件也表现出类似的现象^[17,23]. 其他研究者在别的 BMO 的 RRAM 中也观察到了这样的现象: 掺杂可以消除电形成过程. 比如 Gao 等人^[28]在 HfO_2 薄膜中掺杂 Al, 使得 $\text{TiN}/\text{HfO}_2/\text{Pt}$ 器件的平均形成电压从 7.82 V 减小到 2.71 V.

图 3 (a) 和 (b) 分别为 $\text{Cu}/\text{ZrO}_2:\text{Cu}/\text{Pt}$ 和 $\text{Cu}/\text{ZrO}_2:\text{Cu NC}/\text{Pt}$ 器件典型的 I - V 图线. 两种器件都展现出奇特的无极性电阻转变特性 (器件在正负电压下都可

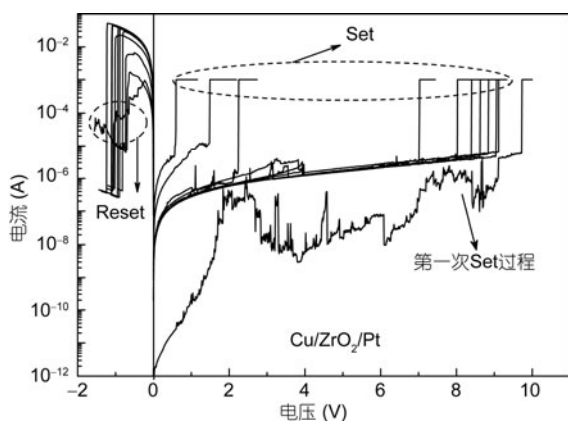


图 1 直流电压扫描下 $\text{Cu}/\text{ZrO}_2/\text{Pt}$ 器件的可重复电阻转变 (10 次).

器件面积为 $100\ \mu\text{m} \times 100\ \mu\text{m}$, ZrO_2 厚度为 70 nm

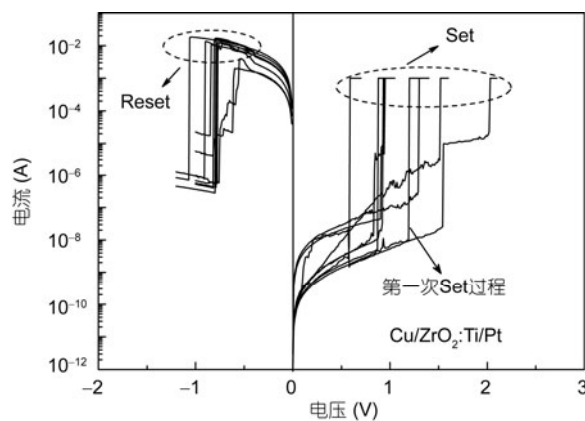


图 2 直流电压扫描下 $\text{Cu}/\text{ZrO}_2:\text{Ti}/\text{Pt}$ 器件的可重复电阻转变 (10 次).

器件面积为 $100\ \mu\text{m} \times 100\ \mu\text{m}$, ZrO_2 厚度为 70 nm

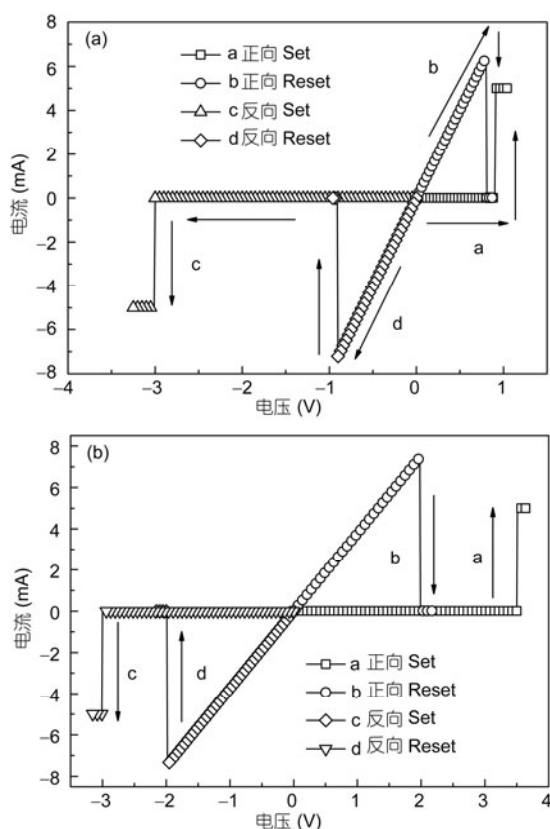


图3 (a) $\text{Cu/ZrO}_2\text{:Cu NC/Pt}$ 器件中典型的无极性不对称 I - V 图线; (b) $\text{Cu/ZrO}_2\text{:Cu/Pt}$ 器件中典型的无极性对称 I - V 图线

以发生 Set 和 Reset). 与 $\text{Cu/ZrO}_2\text{:Cu/Pt}$ 器件不同的是, $\text{Cu/ZrO}_2\text{:Cu NC/Pt}$ 的正向 Set 电压更低(V_{Set} 从 ~ 3 V 减小到 ~ 1 V). 两种器件的差别可能是由于掺杂工艺的不同. Cu 纳米晶的掺杂工艺不仅提供了更多金属离子, 而且会使 Cu 纳米晶附近的电场增强. 更强的电场可以加快 Cu 离子的迁移速度, 并且减小形成导电细丝所需的电压^[25].

2.2 改善均一性

一般来说, 未掺杂 RRAM 的转变电压和电阻态的变化范围会很大, 如图 1 所示. 较差的均一性不仅仅会降低器件的稳定性, 而且会使外围读写电路设计更加复杂. 转变参数不均匀是由于导电细丝的生长是一个随机的过程^[3]. 这使得导电细丝很难在不同循环中都沿着相同路径生长.

与 $\text{Cu/ZrO}_2\text{/Pt}$ 的器件相比, Ti 掺杂的器件表现出更稳定的 Set 过程, 如图 2 所示. 统计的数据进一步证实了这个结论. 图 4 中, $\text{Cu/ZrO}_2\text{:Ti/Pt}$ 器件 V_{Set} 和 V_{Reset} 的平均值分别为 1.43 和 -0.66 V, 比 $\text{Cu/ZrO}_2\text{/Pt}$

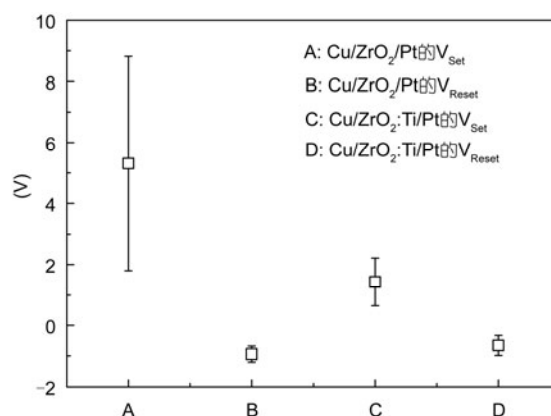


图4 $\text{Cu/ZrO}_2\text{/Pt}$ 和 $\text{Cu/ZrO}_2\text{:Ti/Pt}$ 器件操作电压的分布

器件的 V_{Set} 和 V_{Reset} 值(5.31 和 -0.94 V)要低很多. 而且, 掺杂了 Ti 杂质之后, V_{Set} 的标准离散值从 3.45 减小到 0.78 V. 这表明, $\text{Cu/ZrO}_2\text{:Ti/Pt}$ 器件 V_{Set} 的离散性明显比 $\text{Cu/ZrO}_2\text{/Pt}$ 器件降低了很多. $\text{Cu/ZrO}_2\text{/Pt}$ 和 $\text{Cu/ZrO}_2\text{:Ti/Pt}$ 器件 50 次循环的电阻值如图 5 所示. 通过掺杂 Ti 离子, R_{HRS} 的波动从 10^4 倍降低到 10 倍. 这说明, $\text{Cu/ZrO}_2\text{:Ti/Pt}$ 器件的 R_{HRS} 值比 $\text{Cu/ZrO}_2\text{/Pt}$ 器件更稳定. $\text{Cu/ZrO}_2\text{:Cu/Pt}$ 和 $\text{Cu/ZrO}_2\text{:Cu NC/Pt}$ 器件的电阻转变参数同样表现出更加紧密的分布^[17,23].

目前, 在 RRAM 中掺杂杂质对电学均一性的改进作用已经在很多研究中得到证实^[17~30]. 然而, 为什么掺杂可以改进 RRAM 器件的均一性目前并不清楚. 一个普遍的假设是这样的: 导电细丝更容易在杂质掺杂的位置处生长和断裂, 这降低了导电细丝形成/断裂过程的随机性, 从而改善了阻变性能的均一性. 在之前的工作中^[18], 我们获取了 $\text{Ag/ZrO}_2\text{/Cu NC/Pt}$ 器件导电细丝的高分辨率的透射电子显微镜照片. 这些照片显示导电细丝的生长位置和方向可以通过掺杂 Cu 纳米晶来进行控制. 根据电场模拟, Cu 纳米晶对增加局部电场起到了关键作用. 在 Set 过程中, 在更高的局部电压下, 更多的金属离子围绕在 Cu 纳米晶周围. 所以导电细丝更容易在纳米晶位置生长. 因此, 在重复循环中细丝更容易沿着相同的路径生长、破灭和重新形成, 使器件的电学参数更均一. 对于其他掺杂, 则需要进一步研究.

2.3 提高器件良率

对于实际应用, 器件的良率(可以工作的器件所占比率) 是存储器阵列中的关键参数. 可惜的是在未掺杂的 RRAM 器件中良率一般都比较低^[16,24]. 原

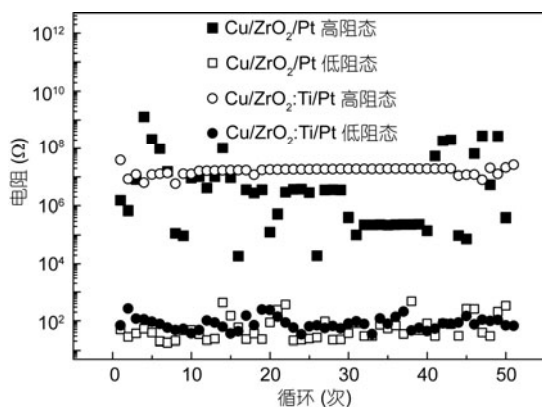


图5 Cu/ZrO₂/Pt 和 Cu/ZrO₂:Ti/Pt 器件的高低阻态的分布

因可能有两个,一是电形成过程,在未掺杂的器件中需要这个过程来激发电阻转变.但在电形成过程中,BMO 薄膜的局部区域可能会在高电压下发生击穿;另一个原因是在未掺杂 BMO 薄膜中固有缺陷的出现是随机的.由于固有缺陷并不均匀、有很大差异,导致阻变现象不稳定.通过使用同类杂质进行均匀地掺杂,可以很好控制 BMO 薄膜中的缺陷,提高器件的良率.如图 6 所示,通过掺杂 Ti, Cu 和 Cu 纳米晶, Cu/ZrO₂/Pt 器件的良率的得到很大提高.进行掺杂后,RRAM 器件的良率几乎达到 100%.类似结果也出现在 Lee 等人^[29]报道的 Al 掺杂的 ZnO, Cu 掺杂的 MoO_x 和 Cu 掺杂的 Al₂O₃ 器件中.

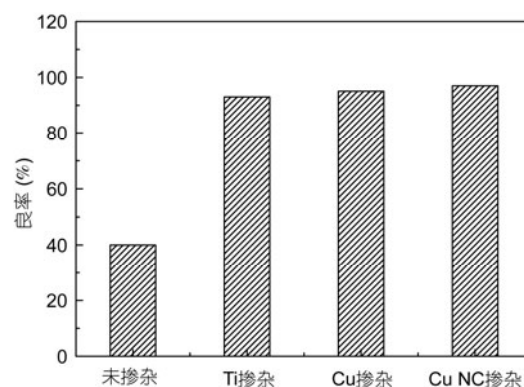


图6 Cu/ZrO₂/Pt, Cu/ZrO₂:Ti/Pt, Cu/ZrO₂:Cu/Pt 和 Cu/ZrO₂:Cu NC/Pt 器件的良率

2.4 改善存储器的其他性能

未掺杂 RRAM 器件的其他重要特性也可以通过掺杂杂质进行调节.最近 Jung 等人证实 Li 掺杂的 NiO 可以改进器件高阻态的热稳定性. Li 掺杂的器件表现出更好地保持特性和更稳定的操作^[31]. Wang 等人报道了基于 CuO_x 的 RRAM 高低阻态的保持特性可以通过掺杂 Si 杂质得到很大提高.通过第一性原理计算,认为 Cu_xSi_yO 中 Cu 空位发生迁移的激活能比 Cu_xO 中高得多^[32].在我们之前的工作中,则发现通过注入 Zr 离子,可以大幅提高 ZrO₂ 薄膜的存储窗口 (R_{HRS}/R_{LRS} 的比率)^[20].

表1 未掺杂和掺杂器件的阻变特性

器件结构	良率(%)	电形成过程	V_{Set} (V)	V_{Reset} (V)	存储窗口	保持特性(s)	极性
Cu/ZrO ₂ /Pt	<40	有	0.5~10	-0.5~-1.5	$>10^4$	—	双极
Cu/ZrO ₂ :Cu/Pt ^[9]	~100	无	2.1~3.6	0.8~1.5	$\sim 10^6$	$>10^4$	无极
Cu/ZrO ₂ :Au/Pt ^[33]	~100	无	2~5	0.5~1.2	$>10^4$	$>10^6$	无极
Cu/ZrO ₂ :Ti/Pt ^[24]	~100	无	1~4	-0.5~-1.5	$>10^4$	$>10^7$	双极
Au/ZrO ₂ :Au/Pt ^[16]	~5	—	—	—	—	—	双极
Au/ZrO ₂ :Au NC/Pt	~75	—	—	—	51	1000	双极
TiN/ZrO ₂ /Pt ^{[28] a)}	—	有	—	—	100	—	双极
TiN/ZrO ₂ :Al/Pt ^{[28] a)}	—	无	0.5~1.5	-0.6~-0.8	100	—	双极
TiN/HfO ₂ /Pt ^{[25] a)}	—	—	0.7~2.7	-0.9~-1.5	~3	—	双极
TiN/HfO ₂ :Gd/Pt ^[25]	—	—	0.8~1.0	-0.6~-0.9	~30	10^4	双极
Pt/TiO ₂ /Pt ^{[33] a)}	—	—	0.25~1.75	-0.25~-0.5	5	1000	双极
Pt/TiO ₂ :Pt NC/Pt ^{a)}	—	—	0.5~1.0	-0.5~-0.75	2	10^4	双极
Cu/NiO _x /Pt ^{[34] a)}	—	有	-2.6~-8.6	-1~-1.8	1000	—	单极
Cu/Cu:NiO _x /Pt ^{a)}	—	无	-2.1~-3	-0.6~-1	>10	—	单极
W/ZrO ₂ /Pt ^{[35] a)}	25	—	—	—	—	—	单极
W/ZrO ₂ :Ag/Pt ^{a)}	85	有	—	—	10	—	单极

a) 数据从文献的图表中取得

3 总结

在表 1 中总结了使用掺杂技术的各种器件的阻变特性. 与未掺杂的器件相比, 掺杂带来的改变是很明显的. 总的来说, 掺杂工艺是调节和改善 RRAM

性能的有效方法. 掺杂的 BMO 薄膜表现出更好的存储器性能, 包括不需要电形成过程、低操作电压、更加均一、更高的器件良率. 为使掺杂方法更有效地改善器件性能, 在物理机理和内在规律方面还需要进行探索.

参考文献

- Meijer G I. Who wins the nonvolatile memory race? *Science*, 2008, 319: 1625–1626
- Baek I G, Lee M S, Seo S, et al. Highly scalable nonvolatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses. *IEDM Tech Dig*, 2004, 587–590
- Waser R, Aono M. Nanoionics-based resistive switching memories. *Nat Mater*, 2007, 6: 833–840
- Wang Y, Liu Q, Long S, et al. Investigation of resistive switching in Cu-doped HfO_2 thin film for multilevel non-volatile memory applications. *Nanotechnology*, 2010, 21: 045202
- Yang Y C, Pan F, Liu Q, et al. Fully room-temperature-fabricated nonvolatile resistive memory for ultrafast and high-density memory application. *Nano Lett*, 2009, 9: 1636–1643
- Li Y, Long S, Zhang M, et al. Resistive switching properties of $\text{Au/ZrO}_2/\text{Pt}$ structure for low-voltage nonvolatile memory applications. *IEEE Electron Device Lett*, 2010, 31: 117–119
- Xu N, Liu L, Sun X, et al. Characteristics and mechanism of conduction/set process in TiN/ZnO/Pt resistance switching random access memories. *Appl Phys Lett*, 2008, 92: 232112
- Lee H Y, Chen P S, Wu T Y, et al. Low power and high speed bipolar switching with a thin reactive Ti buffer layer in robust HfO_2 based RRAM. *IEDM Tech Dig*, 2008: 279–281
- Guan W, Liu M, Long S, et al. On the resistive switching mechanisms of $\text{Cu/ZrO}_2/\text{Cu/Pt}$. *Appl Phys Lett*, 2008, 93: 223506
- Wu L, Song Z, Liu B, et al. Remarkable resistance change in plasma oxidized $\text{TiO}_x/\text{TiN}_x$ film for memory application. *Chin Phys Lett*, 2007, 24: 1103–1105
- Seo S, Lee M J, Seo D H, et al. Reproducible resistance switching in polycrystalline NiO films. *Appl Phys Lett*, 2004, 85: 5655
- Sun X, Sun B, Liu L, et al. Resistive switching in CeO_2 films for nonvolatile memory application. *IEEE Electron Device Lett*, 2009, 30: 334–336
- Banno N, Sakamoto I, Sunamura H, et al. Diffusivity of Cu ions in solid electrolyte and its effect on the performance of nanometer-scale switch. *IEEE Trans Electron Device*, 2008, 55: 3283–3287
- Lv H, Wang M, Wan H, et al. Endurance enhancement of Cu-oxide based resistive switching memory with Al top electrode. *Appl Phys Lett*, 2009, 94: 213502
- Li Y, Long S, Liu Q, et al. Nonvolatile multilevel memory effect in $\text{Cu/WO}_3/\text{Pt}$ device structures. *Phys Status Solid RRL*, 2010, 4: 124–126
- Guan W, Long S, Jia R, et al. Nonvolatile resistive switching memory utilizing gold nanocrystals embedded in zirconium oxide. *Appl Phys Lett*, 2007, 91: 062111
- Liu Q, Long S B, Wang W, et al. Low-power and highly uniform switching in ZrO_2 -based ReRAM with a Cu nanocrystal insertion layer. *IEEE Electron Device Lett*, 2010, 31: 1299–1301
- Liu Q, Long S, Lü H, et al. Controllable growth of nanoscale conductive filaments in solid-electrolyte-based ReRAM by using a metal nanocrystal covered bottom electrode. *ACS Nano*, 2010, 4: 6162–6168
- Yoon J H, Kim K M, Lee M H, et al. Role of Ru nano-dots embedded in TiO_2 thin films for improving the resistive switching behavior. *Appl Phys Lett*, 2010, 97: 232904
- Liu Q, Guan W H, Long S B, et al. Resistive switching memory effect of ZrO_2 films with Zr^+ implanted. *Appl Phys Lett*, 2008, 92: 012117
- Wong M F, Herng T S, Zhang Z, et al. Stable bipolar surface potential behavior of copper-doped zinc oxide films studied by Kelvin probe force microscopy. *Appl Phys Lett*, 2010, 97: 232103
- Liu Q, Guan W H, Long S B, et al. Resistive switching of Au-implanted- ZrO_2 film for nonvolatile memory application. *J Appl Phys*, 2008, 104: 114514
- Guan W, Long S, Liu Q, et al. Nonpolar nonvolatile resistive switching in Cu doped ZrO_2 . *IEEE Electron Device Lett*, 2008, 29: 434–437

- 24 Liu Q, Long S B, Wang W, et al. Improvement of resistive switching properties in ZrO_2 -based ReRAM with implanted Ti Ions. *IEEE Electron Device Lett*, 2009, 30: 1335–1337
- 25 Zhang H, Liu L, Gao B, et al. Gd-doping effect on performance of HfO_2 based resistive switching memory devices using implantation approach. *Appl Phys Lett*, 2011, 98: 042105
- 26 Zhang H, Gao B, Sun B, et al. Ionic doping effect in ZrO_2 resistive switching memory. *Appl Phys Lett*, 2011, 96: 123502
- 27 Dearnaley G, Stoneham A M, Morgan D V. Electrical phenomena in amorphous oxide films. *Rep Prog Phys*, 1970, 33: 1129
- 28 Gao B, Zhang H, Yu S, et al. Oxide-based RRAM: Uniformity improvement using a new material-oriented methodology. *VLSI Tech Dig*, 2009: 30–31
- 29 Lee D, Seong D, Choi H, et al. Excellent uniformity and reproducible resistance switching characteristics of doped binary metal oxides for non-volatile resistance memory applications. *IEDM Tech Dig*, 2006: 797
- 30 Jung K, Choi J, Kim Y, et al. Resistance switching characteristics in Li-doped NiO. *J Appl Phys*, 2008, 103: 034504
- 31 Wang M, Luo W J, Wang Y, et al. A novel $\text{Cu}_x\text{Si}_3\text{O}$ resistive memory in logic technology with excellent data retention and resistance distribution for embedded applications. *VLSI Tech Dig*, 2010: 89–90
- 32 Liu Q, Liu M, Long S B, et al. Improvement of resistive switching properties in ZrO_2 -based ReRAM with implanted metal ions. In: *Proceeding of the European Solid-state Device Research Conference*, 2009 Sept 14–18, Athens, 221–224
- 33 Chang W, Cheng K, Tsai J, et al. Improvement of resistive switching characteristics in TiO_2 thin films with embedded Pt nanocrystals. *Appl Phys Lett*, 2009, 95: 042104
- 34 Liu C, Lin X, Wang H, et al. Improved resistive switching dispersion of NiO_x thin film by Cu-doping method. *Jpn J Appl Phys Lett*, 2010, 49: 056507
- 35 Sun B, Liu L, Han D, et al. Improved resistive switching characteristics of Ag-doped ZrO_2 films fabricated by sol-gel process. *Chin Phys Lett*, 2008, 25: 2