

电子线路噪声的割集谱分析法

罗 涛 戴逸松

(吉林工业大学, 长春 130022)

关键词 电子线路噪声、割集谱

电子线路的噪声分析是了解器件和电路噪声性能、研制低噪声器件、合理设计低噪声电路的基础。目前能够计算电路噪声的程序,如著名的 SPICE 程序^[1],专门计算噪声的 NOISE 程序^[2]以及文献[3]给出的程序等,它们都是借用小信号分析部分,即采用正弦符号相量法。噪声是振幅、相位都是随机的时间函数,即是随机过程,因此,电路总噪声计算(如输出噪声、等效输入噪声)必须首先对每个噪声源的贡献单独进行计算,然后,把所有噪声贡献求平方和再开方(rms 和)才能得到总噪声,由于每个元件(如双极晶体管)就有多个噪声源,那么,由几个元件构成的电路噪声分析的计算量是惊人的。另外,采用上面的独立分析方法,噪声相关性无法考虑进去而忽略,会造成最大 30% 的计算误差^[4],使采用这种方法的噪声计算与低噪声设计精度大大下降。

本文为解决上述问题,推导出了割集谱分析方法,该方法同时考虑所有噪声源及噪声相关性,使噪声计算的效率与精度有明显提高。

设电路具有 b 条支路、 n 个割集,为推导割集谱方程给出如下定义:

定义 1 割集电压噪声谱矩阵 $S_v(f)$, 这是一个 $n \times n$ 矩阵,第 i 行第 j 列元素表示:当 $i = j$ 时,为第 i (或 j) 个割集电压噪声(自)谱密度;当 $i \neq j$ 时,为第 i 和第 j 个割集电压噪声互谱密度。

定义 2 电流噪声源谱矩阵 $S_{ii}(f)$, 这是一个 $b \times b$ 矩阵,第 i 行第 j 列元素表示:当 $i = j$ 时,为第 i (或 j) 支路上电流噪声源(自)谱密度;当 $i \neq j$ 时,为第 i 与第 j 支路间电流噪声源互谱密度。

定义 3 电压噪声源谱矩阵 $S_{vv}(f)$, 这是一个 $b \times b$ 矩阵,第 i 行第 j 列元素表示:当 $i = j$ 时,为第 i (或 j) 支路上电压噪声源(自)谱密度;当 $i \neq j$ 时,为第 i 与第 j 支路间电压噪声源互谱密度。

定义 4 电压噪声源与电流噪声源互谱矩阵 $S_{vii}(f)$, 这是一个 $b \times b$ 矩阵,第 i 行第 j 列元素表示第 i 支路上电压噪声源与第 j 支路上电流噪声源的互谱密度。

定义 5 支路电压噪声谱矩阵 $S_b(f)$, 这是一个 $b \times b$ 矩阵,第 i 行第 j 列元素表示:当 $i = j$ 时,为第 i (或 j) 支路上电压噪声(自)谱密度;当 $i \neq j$ 时,为第 i 与第 j 支路上电压噪声互谱密度。

求解电网络的割集导纳方程为

$$Y_c \dot{U}_c = C(I_s - Y \dot{U}_s), \quad \dot{U}_s = C^T \dot{U}_c, \quad (1)$$

本文 1989 年 6 月 19 日收到。1989 年 8 月 31 日收到修改稿。

其中 $I_s, \dot{U}_s$ 分别为电路中电流源与电压源; Y, Y_c 分别为支路导纳矩阵与割集导纳矩阵; C 为割集矩阵; $\dot{U}_c, \dot{U}_s$ 分别为割集电压和支路电压。

设(1)式中的电流源 I_s 和电压源 $\dot{U}_s$ 分别表示电流噪声源和电压噪声源的 n 次谐波分量, 记为 $I_s^{(n)}, \dot{U}_s^{(n)}$, 则(1)式中结果量 $\dot{U}_c, \dot{U}_s$ 将分别表示由噪声源 ($I_s^{(n)}, \dot{U}_s^{(n)}$) 形成的割集电压噪声和支路电压噪声的 n 次谐波分量, 记为 $\dot{U}_c^{(n)}$ 和 $\dot{U}_s^{(n)}$, 则(1)式为

$$\dot{U}_c^{(n)} = Y_c^{-1} C [I_s^{(n)} - Y \dot{U}_s^{(n)}], \quad (2')$$

$$\dot{U}_s^{(n)} = C^T \dot{U}_c^{(n)}. \quad (2'')$$

将(2')式等号两边表达式分别求共轭转置有

$$\dot{U}_c^{(n)*} = [I_s^{(n)*} - \dot{U}_s^{(n)*} Y] C^T Y_c^{-1}, \quad (3)$$

其中符号 $*$ 表示共轭转置, T 表示求转置。根据随机过程理论^[4], 设 $S_x(f), S_y(f)$ 及 $S_{xy}(f)$ 分别表示广义平稳随机过程 $x(t), y(t)$ 的自谱密度及其互谱密度, 则有

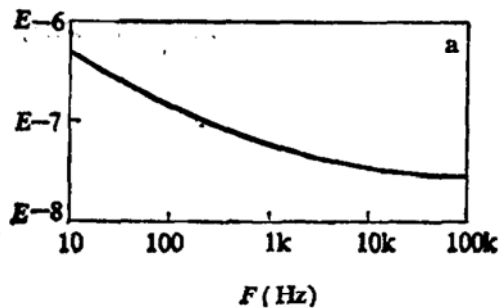
$$S_x(f) = \lim_{T \rightarrow \infty} 2T \overline{x(t) x^*(t)},$$

$$S_y(f) = \lim_{T \rightarrow \infty} 2T \overline{y(t) y^*(t)}, \quad (4)$$

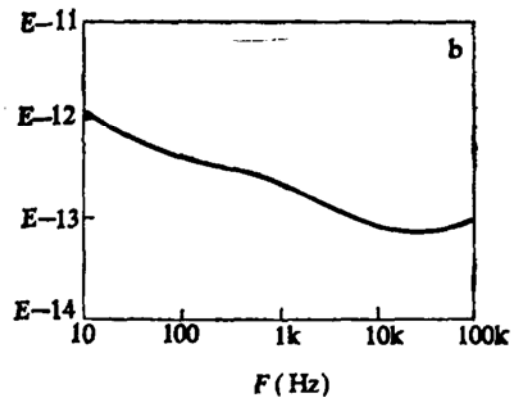
$$S_{xy}(f) = \lim_{T \rightarrow \infty} 2T \overline{x(t) y^*(t)} = S_{yx}^*(f).$$

因此, 将(3)式等号两边表达式分别右乘到(2')式等号两边表达式, 应用(4)式, 并注意定义 1—5, 整理得下式:

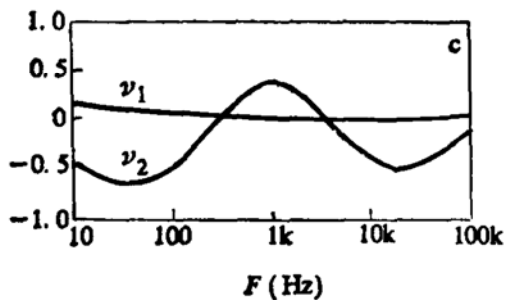
$$S_c(f) = Y_c^{-1} C \{ S_{ii}(f) + Y S_{ss}(f) Y^* - 2 \operatorname{Re} [Y S_{sis}(f)] \} C^T Y_c^{-1}. \quad (5)$$



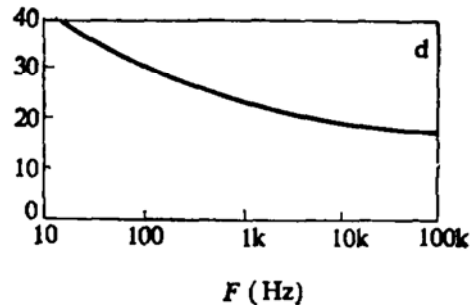
a. 等效输入噪声电压 E_n (V/ $\sqrt{\text{Hz}}$)



b. 等效输入噪声电流 I_n (A/ $\sqrt{\text{Hz}}$)



c. E_n 与 I_n 间谱相关系数



d. 集成运放 $\mu A741$ 噪声系数 NF (dB) 此时, $R_i = 10k\Omega$

图 1 集成运放 $\mu A741$ 噪声分析的计算机处理结果

采用同样的办法对(2'')式进行变换得到下式:

$$S_s(f) = C^T S_e(f) C. \quad (6)$$

(5)、(6)式联合起来就构成了割集谱(密度)方程。采用此方程计算噪声的步骤如下:

(1) 将所求电路画出其等效噪声电路,各种元器件的噪声电路见文献[5,3]等。

(2) 对等效电路依据支路编号及网络图树,分别形成矩阵 C 、 Y 、 Y_e ,同时,还要形成 $S_{ii}(f)$ 、 $S_{ee}(f)$ 、 $S_{eii}(f)$ 噪声源矩阵。

(3) 利用(5)、(6)式求得各割集电压噪声谱密度及其相关谱密度,各支路电压噪声谱密度及其相关谱密度。

(4) 若求宽带内噪声,只要在感兴趣频段内积分,即可求得所求量。

作为典型应用实例,利用作者编制并调试成功的基于割集谱的电路噪声性能分析程序,对 $\mu A741$ 集成运放噪声做了分析,所采用的电路及电路各参数源于文献[3,6,5],结果示于图1。其中图1c的集成运放噪声谱相关系数首次计算得到, v_1 为实部, v_2 为虚部。

综上所述,对(5)、(6)式分析及实例都表明,噪声割集谱方法使得电子线路的噪声计算同时处理所有噪声源,并且相关性在此也得到充分考虑,因而噪声计算的精度和效率具有令人满意的提高。

参 考 文 献

- [1] Nagel, L. W., *Spice 2: A Computer Program to Simulate Semiconductor Circuits*, Memorandum No. ERL M520 College of Engineering University of California, Berkeley, 1975.
- [2] Mothenbachen, C. D., Fitchen, F. C., *Low-Noise Electronic Design*, John Wiley & Sons, Inc., 1973.
- [3] Rother, R., *IEEE J. Solid-State Circuits*, SC-6(1971), 4: 204—213.
- [4] 戴逸松, *电子科学学刊*, 2(1980), 4: 158—168.
- [5] Van Der Ziel, A., *Noise Sources, Characterization, Measurement*, Prentice-Hall, Inc., 1970.
- [6] Gary, P. R., Meyer, R. G., *Analysis and Design of Analog Integrated Circuits*, John Wiley & Sons, 1977.