中国科学（A辑）
第24卷 第2期 SCIENCE IN CHINA (Series A) 1994年2月

$BaTiO_3$半导体陶瓷从PTC特性向边界层电容效应过渡问题探讨
——晶界势垒模型

郑振华 缪容之 陈 羽
(宁波大学物理系，宁波 315211)

摘 要

本文分析了$BaTiO_3$半导体陶瓷的Daniels模型存在的问题，提出了从PTC特性向边界层电容效应过渡的晶界势垒模型，解决了Daniels模型的缺陷，使$BaTiO_3$半导瓷及其有关器件的物理性能的定量计算成为可能.

关键词 $BaTiO_3$半导体陶瓷、PTC特性、边界层电容效应、晶界势垒模型

1 引 言

$BaTiO_3$陶瓷的半导体化研究，导致了1955年半导体化$BaTiO_3$陶瓷的PTC特性的发现[1]. 之后在60和70年代又成功地研究出了半导体化$BaTiO_3$陶瓷边界层电容器[2]和$SrTiO_3$边界层电容器[3]，由于它的优越性能，已经有了广泛的应用. 对半导体化$BaTiO_3$陶瓷有关性能的理论解释，60年代初，Heywang[4]提出了PTC特性的晶界势垒模型，而后Jonker[5]对Heywang模型增加了铁电补偿修正，Heywang和Jonker等人的理论较好地解释了部分实验现象，但仍存在许多问题. 在Heywang模型的基础上，1976年Daniels等人[6]通过详细的缺陷理论研究，提出了钡缺位模型，试图将半导体化$BaTiO_3$陶瓷的PTC特性和边界层电容效应统一于一个模型，这一模型的提出解决了许多半导体化$BaTiO_3$陶瓷的遗留问题，得到了人们的重视.

然而，根据我们在本文的探讨，Daniels等人的钡缺位模型在解释半导体化$BaTiO_3$陶瓷从PTC特性向边界层电容效应过渡的电阻率巨变问题和高介电常数引起的载流子耗尽层厚度问题时存在困难，并且从Daniels模型不能定量计算出PTC特性向边界层电容效应过渡的有关物性参数，说明Daniels等人的钡缺位模型需要补充或修正.

本文首先探讨Daniels等人的钡缺位模型存在的问题，在详细的晶界受主态的形成和本质的探讨基础上，提出了同时存在晶界受主态和钡缺位扩散层下的势垒模型.

1992-07-06收稿，1992-12-20收修改稿.

2 Daniels 模型存在的问题

2.1 晶界势垒的宽度问题

图 1 为 Daniels 等人[6, 7]在解释 $BaTiO_3$ 半导瓷从 PTC 特性向边界层电容效应过渡时提出的钡缺位模型的示意图，其中(a)为 PTC 特性，(d)为边界层电容效应，(b)，(c)为两者的过渡状态，图中的势垒高度约为 1.0eV. 然而由于铁电性 $BaTiO_3$ 半导瓷具有很高的介电常数，图 1 所示的势垒模型将受严重影响，由晶界的双 Schottky 模型，得到耗尽层近似下晶界势垒的表达式为[4]

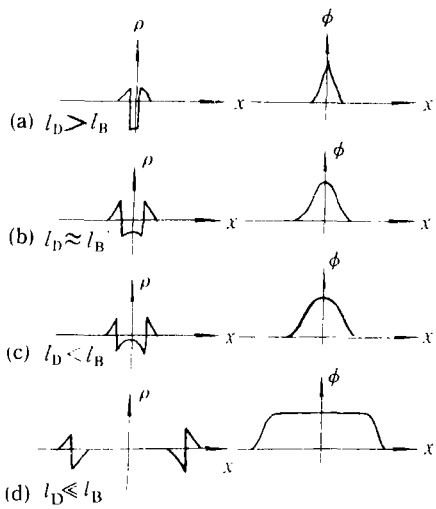

图 1　Daniels 模型的电荷分布(左)和势垒(右)[6, 7]

l_D 为载流子耗尽层厚度，l_B 为钡缺位扩散层厚度

$$\varphi = \frac{e^2 N_s^2}{8\varepsilon_0 \varepsilon_{eff} N_D} = \frac{e^2 N_s l_D}{4\varepsilon_0 \varepsilon_{eff}} = \frac{e^2 N_D l_D^2}{2\varepsilon_0 \varepsilon_{eff}}, \tag{1}$$

式中 N_S 为晶界受主态密度，N_D 为晶粒的施主浓度，l_D 为施主耗尽层厚度，ε_{eff} 为有效介电常数，e 为电子电荷，ε_0 为真空介电常数. 在 $BaTiO_3$ 半导瓷中 ε_{eff} 达 10^4，N_S 达 $10^{18}m^{-2}$[5]，由此可求得 $\varphi = 1.0eV$ 时，$l_D = 2.2 \times 10^{-6}m$.

对于介电常数达 10^5 数量级的边界层电容器，晶粒大小在数十微米量级，相应的晶界高阻层在微米量级，而每个晶粒有两个 nn^+ 结或 Schottky 结，结区的总厚度在 5—10μm 范围，这样晶界高阻层全部都是载流子耗尽层. 图 1 中(d)的情况不存在，其它情况不准确甚至不成立.

2.2 电阻率变化问题

$BaTiO_3$ 半导瓷是多晶材料，应满足多晶材料的电阻率和介电常数的色散关系，根据 Koops 等人的结果[8, 9]，直流情况电阻率的表达式为

$$\rho \doteq \rho_G + \alpha\rho_B \doteq \alpha\rho_B = d\rho_B/D, \tag{2}$$

式中 ρ_G 和 ρ_B 分别为晶粒和晶界高阻层的电阻率，d 为晶界高阻层的总厚度，D 为晶粒尺寸，$\alpha = d/D$ 为晶界高阻层的厚度分数.

如果根据 Daniels 模型，在不同厚度的钡缺位扩散层时具有相同的势垒高度，亦即晶界高阻层具有相同的电阻率，则由(2)式可知此时的电阻率和晶界高阻层的厚度分数成正比. 对于一般情况，在 PTC 特性时高阻层的厚度为 10^2—10^3 Å，而在边界层电容效应时厚度为 10^3—10^4 Å，晶界高阻层的厚度增加 10^1—10^2 倍，而实际情况从 PTC 特性向边界层电容效应过渡时的电阻率变化在 10^8—10^{10} 倍. 两者的差距如此之大，不可能从图 1 所示的势垒模型中按 nn^+ 结或双 Schottky 结对电阻率的贡献得到解释.

2.3 定量计算问题

Daniels 等人的钡缺位模型，虽然清楚地描述了半导体化 $BaTiO_3$ 陶瓷从 PTC 特性向边界层电容效应过渡的物理图象，但这一模型对 $BaTiO_3$ 半导瓷从 PTC 特性向边界层电容效应过渡只能作出定性的解释，不能由此模型定量计算出 PTC 特性和边界层电容效应特别是两者的

中间状态的有关物理性能参数. 但定量的结果无论对理论模型本身还是对有关性能的器件的设计和制造都是很重要的,并且根据上述对 Daniels 模型不足的分析,表明 Daniels 等人的钡缺位模型需要进一步的完善.

3 晶界受主态及其本质探讨

对 $BaTiO_3$ 半导体陶瓷,晶界受主态是 PTC 特性是否存在和特性强弱的关键因素. 对边界层电容效应,如果根据 Daniels 等人的模型,不但晶界受主态已经从 PTC 特性时的二维晶界扩展成三维空间,而且由于 nn^+ 结的存在使晶界受主态失去了作用. 然而,根据上一节的分析,实际的钡缺位扩散层厚度不能达到 Daniels 等人认为的厚度,说明晶界受主态在边界层电容效应情况仍有作用,下面先对此进行探讨.

根据 Tamm 和 Shockley 的表面态理论[10], 当原子的周期规则排列在固体表面消失后,固体在原有的能带上出现了新的许可能级—— 表面电子态,对于半导体和绝缘体,表面电子态的能级位于禁带中.

对于多晶材料的晶粒间界,由于原子周期排列的消失,在晶界也应出现新的许可能级,即晶界电子态. 但由于在晶界出现的只是化学组分和原子结构等的变化,晶界电子态应具有和表面不同的特点,这些特点必然和晶界的化学组分,原子或离子的状态和结构、缺陷及其分布等因素有关.

根据热力学和统计物理理论,由于杂质原子和缺陷在晶粒内部和晶界具有不同的自由能,使得杂质和缺陷在晶界偏析,从而导致晶粒内部和晶界具有不同的化学组分. 化学组分的差别又导致原子或离子结构的不同,结构和化学组分的差别使得晶界电子态也不相同. 对于半导体陶瓷,由上述化学组分和无序结构形成的晶界电子态位于禁带中,相应的能级低于晶粒内部的 Fermi能级.

由于陶瓷烧结的冷却过程是一个非平衡热力学过程,冷却过程中的新状态首先在原子结构比较松散,原子扩散比较容易的晶界建立,然后逐渐向晶粒内部移动. 因此,晶界的化学组分和原子结构与冷却速度和冷却气氛密切相关. 对于通常较高氧分压气氛的冷却过程,高温烧结时的氧平衡状态被破坏后,通过氧离子的扩散首先在晶界形成过氧化状态,晶界的氧离子浓度增加导致晶界形成正离子缺位、过氧化态离子特别是过氧化态杂质离子以及直接的吸附氧离子. 在继续的冷却过程中,晶界进一步被氧化,形成更大数量的正离子缺位、过氧化态离子和吸附氧离子,并且,这些过氧化态缺陷逐步向晶粒内部扩散,在有限的冷却速度下在晶粒表面形成正离子缺位和吸附或间隙氧离子为主的(由于偏析,杂质离子更难进入晶粒)扩散层或过氧化状态层. 晶界附近的过氧化状态及其在晶粒表面的扩散层在冷却过程中不断增长,直至降温到离子很难移动,结构被冻结的温度. 对于 $BaTiO_3$ 半导体陶瓷,晶粒表面的过氧化状态层就是 Daniels 等人指出的钡缺位扩散层[6, 7],尽管扩散层中也有少量的间隙氧离子和钛离子缺位等其它过氧化态缺陷.

晶界电子态的性质很大程度上是由晶界中离子所处的状态尤其是氧化或还原程度决定的. 从定性上说明,当晶界处于过氧状态时,晶界形成的正离子缺位、过氧化状态离子和吸附氧离子都表现为受主特性,相应的能级位于能带中禁带的下半部分,并且氧化程度越高,所处的能级越低或者能态密度越高,相反,当晶界处于还原或缺氧状态时,晶界中缺陷和离子都表

现为施主特性，相应的能级位于禁带的上半部分，并且还原程度越高，所处的能级越高．晶界电子态的能级高低决定了 $BaTiO_3$ 半导瓷 PTC 特性的强弱，这也就是还原气氛烧成的 $BaTiO_3$ 半导瓷没有或只有很弱的 PTC 特性的原因．

因此，晶界受主态不但是因周期性原子排列消失而形成的、能级低于晶粒的 Fermi 能级的、相对于晶粒的 Fermi 能级表现为受主特性的晶界电子态；而且更重要的是晶界中由正离子缺位、过氧化态离子和吸附氧离子决定的，表现为受主性质的深能级晶界电子态．在非平衡的冷却过程中，虽然首先在晶界形成的过氧化状态不断向晶粒内部扩散而形成过氧化状态扩散层，作为扩散的源，晶界的氧化状态肯定比扩散层的高或者晶界的正离子缺位，过氧化态离子和吸附氧离子的浓度肯定高于扩散层中的浓度．因此，在任何冷却条件得到的半导瓷，晶界受主态总是存在的，其能级低于扩散层的能级，其能态密度高于扩散层的能态密度．

晶界受主态的能级和密度与冷却速度的关系，冷却速度快时妨碍氧离子扩散进入陶瓷内部的晶界，也妨碍晶界的过氧化状态扩散进入晶粒，故只有表面附近的晶界受主态能级低和密度高，陶瓷内部难以形成低能级高密度的晶界受主态．冷却速度慢时晶界的过氧化态扩散进入晶粒的多，晶界受主态因此而能级上升密度降低．晶粒表面的过氧化状态扩散层($BaTiO_3$ 中的钡缺位扩散层)的厚度由冷却速度决定，冷却速度越慢，扩散层的厚度越厚．扩散层中过氧化态缺陷的浓度和载流子的浓度中冷却气氛决定，气氛中氧分压越高，扩散层中的缺陷浓度越高相应的载流子浓度越低或扩散层中的能级越低．

对于还原气氛烧成的半导瓷作氧化气氛的热处理的情况，晶界受主态和过氧化态扩散层的形成和性质有与上述讨论相似的结果，在此不再作详细的讨论．

4　势 垒 模 型

根据 Heywang 的讨论[4]，晶界高阻层的电阻率和它的势垒的关系为

$$\rho_B=\rho_0\exp(\varphi/kT), \tag{3}$$

式中 ρ_0 为势垒 $\varphi=0$ 时高阻层的电阻率，φ 为高阻层的势垒高度，T 为温度，k 为 Boltzmann 常数．

由 (3) 式可知，当 $BaTiO_3$ 半导瓷从 PTC 特性向边界层电容效应过渡时，晶界势垒必定增加了 1.0eV 左右，这一势垒高度的增加是由钡缺位扩散层厚度的增加引起的．同时，根据上一节的探讨，钡缺位扩散层形成后晶界受主态仍然存在．因此，必须在同时存在晶界受主态和钡缺位扩散层的条件下建立从 PTC 特性向边界层电容效应过渡的势垒模型．

4.1　势垒模型

图 2 为同时存在晶界受主态和钡缺位扩散层时的晶界势垒模型的示意图，其中图 2(a)—(c) 表示钡缺位扩散层的厚度增加使得晶界势垒高度增加．当势垒高度增加到 (E_F-E_b) (E_b 为晶界受主态的能级) 时，势垒高度不再增加，但势垒形状发生变化．对于不同的晶界受主态能级，示意图为图 2(d) 和 (e)，其中 (d) 为晶界受主态的能级等于或高于钡缺位扩散层的能级的情况，(e) 为晶界受主态的能级低于钡缺位扩散层的能级的情况．

对于晶界势垒小于饱和值或极限值 (E_F-E_b) 的情况，可求得耗尽层近似下图 2 的势垒模型的晶界势垒的表达式为

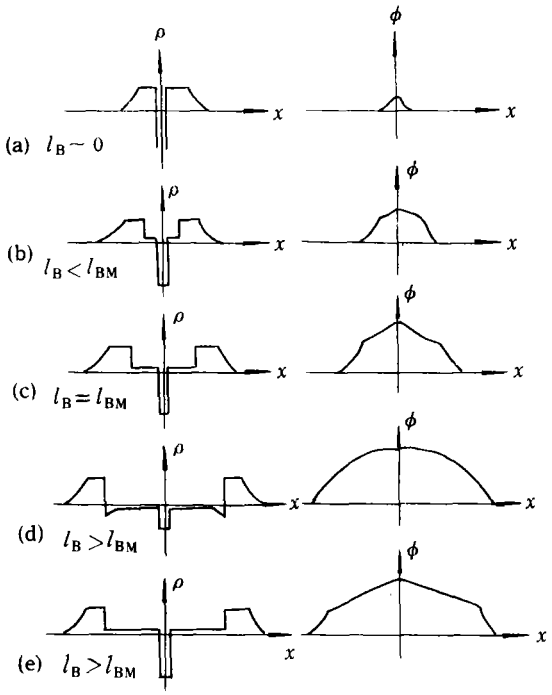

图 2 晶界势垒模型

左图为电荷分布，右图为势垒；l_B 为钡缺位扩散层的厚度，l_{BM} 为势垒刚达到饱和时的 l_B

$$\varphi = \frac{e^2}{2\varepsilon_0\varepsilon_{eff}}(N_D l_D^2 + 2N_D l_D l_B + N_B l_B^2), \quad (4)$$

式中 N_B 为钡缺位扩散层中形成势垒后的正电荷密度，l_B 为钡缺位扩散层的厚度.

根据电荷守恒关系式:

$$N_S = 2(N_D l_D + N_B l_B), \quad (5)$$

代入(4)式得

$$\varphi = \frac{e^2}{4\varepsilon_0\varepsilon_{eff}}[N_S(l_D + 2l_B) - 2N_B l_B(l_D + l_B)]$$

$$= \frac{e^2}{4\varepsilon_0\varepsilon_{eff}}[N_S l_B + 2N_D l_D(l_D + l_B)]. \quad (6)$$

由于晶界受主态的能级的限制，(4)和(6)式的势垒高度的极限值或饱和值为 $(E_F - E_b)$. 由(6)式可求得晶界势垒达到饱和值时的钡缺位扩散层的厚度 l_{BM} 为

$$l_{BM} = \frac{4(E_F - E_b)\varepsilon_0\varepsilon_{eff}/e^2 - 2N_D l_D^2}{N_S + 2N_D l_D}. \quad (7)$$

当钡缺位扩散层的厚度增加到大于 l_{BM} 时，为使晶界势垒的高度保持不变，晶界受主态的填充率下降以平衡由于钡缺位扩散层厚度增加引起的电场区的增宽，这样也导致了晶界势垒形状的变化. 对图 2(d) 的晶界受主态的能级高于或等于钡缺位扩散层的能级的情况，晶界势垒将逐渐转变为双 n^+n 结. 对图 2(e) 的晶界受主态的能级低于钡缺位扩散层的能级的情况，晶界受主态的作用不会消失，晶界势垒由图 2(c) 的较尖的形状逐渐变得平坦.

4.2 钡缺位扩散层中的电荷及其对势垒的影响

根据(6)式，钡缺位扩散层中的电荷降低晶界势垒和电阻率，而钡缺位扩散层中的电荷分布是由晶界受主态和钡缺位扩散层的相对能级决定的，晶界受主态和钡缺位扩散的能级是由冷却速度和冷却气氛决定的，因此有必要结合具体的能带结构和冷却条件分析钡缺位扩散层中可能出现的电荷分布.

根据图 3 所示的能带图[11]，对不同的氧分压气氛形成的钡缺位扩散层的电荷分布主要有两种情况：第一种情况为晶界受主态的能级和钡缺位扩散层的能级均介于 $La^{\cdot}_{Ba}$ 和 V''_{Ba} 的能级之间(一般氧分压情况)，由于 $La^{\cdot}_{Ba}$ 和 V''_{Ba} 之间没有能级，钡缺位扩散层中没有高于晶界受主态能级的载流子去填充晶界受主态，故此时钡缺位扩散层中没有净电荷分布. 第二种情况为钡缺位扩散层中的能级高于或等于 V''_{Ba} 的能级，而晶界受主态的能级低于 V''_{Ba} 的能级(高氧分压气氛情况)，由于只有 V''_{Ba} 能级上的载流子可以填充晶界受主态，使得钡缺位扩散层有密度

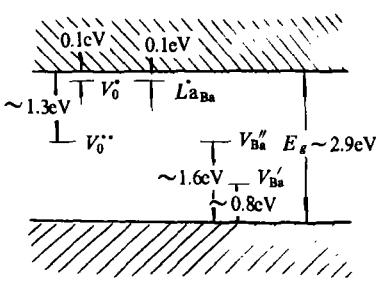

图 3 $BaTiO_3$ 的能带略图

恒为 V''_{Ba} 能级密度的电荷分布．对于更深的能级，也可以得到相应的电荷分布，但一般不可能出现．事实上，对晶界势垒高度 $\varphi=0$—1.2eV ($La^{\cdot}_{Ba}$ 和 V''_{Ba} 的能级差）都在上述第一种情况的范围，实验上也未见有势垒高度大于 1.2eV 的报道．

对于上述的第一种情况，有 $N_B \sim 0$，此时(6)式的晶界势垒表达式化为

$$\varphi=\frac{e^2N_D}{2\varepsilon_0\varepsilon_{eff}}\ l_D\cdot(l_D+2l_B)=\frac{e^2N_S}{4\varepsilon_0\varepsilon_{eff}}\ (l_D+2l_B)$$
$$=\frac{e^2N_S^2}{8\varepsilon_0\varepsilon_{eff}N_D}\ (1+2\frac{l_B}{l_D}\ ). \tag{8}$$

而(7)式化为

$$l_{BM}=\frac{2\varepsilon_0\varepsilon_{eff}(E_F-E_b)}{e^2N_S}\ -\frac{l_D}{2}\ =\frac{\varepsilon_0\varepsilon_{eff}(E_F-E_b)}{e^2N_Dl_D}\ -\frac{l_D}{2}\ . \tag{9}$$

4.3 物理性能参数的计算公式

由多晶材料的电阻率和介电常数的色散关系的结果[8, 9]得到电阻率和介电常数的色散关系为

$$\rho=\rho_G+\alpha\rho_B/(1+\omega^2\tau_\rho^2), \tag{10}$$

$$\varepsilon=\varepsilon_G+(\frac{\varepsilon_B}{\alpha}\ -\varepsilon_G)/(1+\omega^2\tau_\varepsilon^2), \tag{11}$$

式中 ε_G 和 ε_B 分别为晶粒和晶界高阻层的介电常数，ω 为角频率，弛豫时间 $\tau_\rho=\varepsilon_0\varepsilon_B(\rho_G\rho_B/\alpha)^{1/2}$，$\tau_\varepsilon=\varepsilon_0\varepsilon_B\rho_G/\alpha$．对于一般情况恒有 $\alpha\ll1$，$\rho_B\gg\rho_G$ 以及 $\alpha\rho_B\gg\rho_G$．

由(11)式可得到直流或低频情况的介电常数为

$$\varepsilon=\varepsilon_B/\alpha=D\varepsilon_B/d. \tag{12}$$

根据前面的讨论，低频或直流情况的电阻率表达式分别为(2)和(3)式，其中势垒高度对不同的情况分别为(6)和(8)式，势垒的上限为 $\varphi=E_F-E_b$．由(10)和(11)式结合(3)式的电阻率和介电常数可以得到介电损耗因子 $tg\delta$ 为

$$tg\delta=(\omega CR)^{-1}=(\omega\varepsilon_0\varepsilon\rho)^{-1}, \tag{13}$$

式中 C 和 R 分别为被测样品的电容和电阻．

此外，由电阻率的表达式还可以求得 PTC 特性有关的升阻比和电阻率温度系数等参数．

5 结　论

本文建立了 $BaTiO_3$ 半导体陶瓷从 PTC 特性向边界层电容效应过渡的晶界势垒模型，由该模型可以得到 $BaTiO_3$ 半导瓷的 PTC 特性和边界层电容效应及其任何中间状态的物理性能参数的定量结果．本文的模型解决了 Daniels 等人提出的钡缺位模型存在的问题，也为 $BaTiO_3$ 半导瓷及其有关器件的设计提供了理论基础．模型的详细结果及其对 $BaTiO_3$ 半导瓷的 PTC 电阻器和边界层电容器设计的应用将在其它文章中讨论．

参　考　文　献

[1] Haayman, P. W. *et al.*, *German Patent* 929350, 1955.

[2] Waku, S., *Rev. Electr. Comm. Lab.*, 1967, **15**:689.
[3] Edahiro, T., Yoshimura, F., *Rev. Electr. Comm. Lab.*, 1973, **21**:843.
[4] Heywang, W., *Solid State Electronics*, 1961, **3**:51.
[5] Jonker, G. H., *Solid State Electronics*, 1964, **7**:895.
[6] Daniels, J., Wernicke, R., *Philips Res Rept.*, 1976, **31**:544.
[7] Daniels, J., Härdtl, K. H., Wernicke, R., *Philips Tech. Rev.*, 1978/79, **38**:73.
[8] Koops, C. G., *Phys. Rev.*, 1951, **83**:121.
[9] Stratte, T. G., *Adv. in Ceramics*, 1986, **7**:114.
[10] Mark, P., Bottoms, W. R., *Progress in Solid State Chemistry*, Vol. 6, 17.
[11] Daniels, J., Härdtl, K. H., *Philips Res. Rept.*, 1976, **31**:489.