



3175 PPI AlGaInP基红光Micro-LED及其CMOS驱动背板的凸点制备与键合

郭成龙¹, 王学燕¹, 周毅坚¹, 朱学奇¹, 鄢支兵¹, 杨天溪^{1*}, 李晋¹, 李洋¹, 孙捷^{1,2*}, 严群^{1*}

1. 福州大学平板显示技术国家地方联合工程实验室, 中国福建光电信息科学与技术创新实验室, 福州 350100;

2. Quantum Device Physics Laboratory, Chalmers University of Technology, Gothenburg 41296, Sweden

* 联系人, E-mail: yangtianxi@fjoe.cn; jie.sun@fzu.edu.cn; qunfyan@fzu.edu.cn

2024-06-24 收稿, 2024-08-23 修回, 2024-08-29 接受, 2024-08-30 网络版发表

国家重点研发计划(2023YFB3608703, 2023YFB3608700)、中国福建光电信息科学与技术创新实验室项目(2021ZZ122, 2020ZZ110)、福建省科技厅项目(2021HZ0114)和国家自然科学基金(12474066)资助

摘要 为了进一步推动微发光二极管(micro light emitting diode, Micro-LED)显示技术的发展进程, 本文提出并优化了一种将红光Micro-LED芯片转移至互补金属氧化物(complementary metal oxide semiconductor, CMOS)驱动背板上并为之键合的方案. 首先, 将制备好阴阳电极的红光Micro-LED芯片由GaAs衬底通过苯并环丁烯(benzocyclobutene, BCB)胶转移至蓝宝石衬底, 避免了GaAs衬底对红光的吸收, 并提高了衬底的硬度. 接着, 在转移衬底后的红光Micro-LED芯片上制备铜凸点. 在进行CMOS芯片表面绝缘层的刻蚀工艺时, 针对不同厚度的绝缘层采用了不同的处理方法. 在刻蚀较厚绝缘层时, 通过增加额外的电感耦合等离子体(inductively coupled plasma, ICP)刻蚀步骤来替代氧等离子体清洗, 解决了光刻存在的残胶问题以及氧等离子体清洗导致的孔径变大问题. 最后, 我们在0.7英寸(1 in=2.54 cm)的CMOS芯片上制备好2.23 μm 高的金属凸点并将其与带有铜凸点的红光Micro-LED芯片键合, 成功制备了像素周期为8 μm 、分辨率为1920 $\times$ 1080、像素密度为3175 ppi的Micro-LED显示样机, 通过CMOS芯片驱动Micro-LED芯片可显示指定图案. 该工作对于高像素密度、高分辨率的CMOS驱动背板凸点制备及键合工艺, 以及红光Micro-LED显示器的制备有着重要的参考价值, 对推动Micro-LED实用化作出了贡献.

关键词 微发光二极管, 互补金属氧化物, 凸点, 刻蚀, 键合

近年来, 人们对信息传递与展现的要求在不断提高, 各类新型显示技术为满足高质量、高分辨率等技术指标不停地推陈出新, 以此来增加人类与信息之间的交互. 其中萌发的新兴概念“元宇宙”中的主流核心技术——增强现实(augmented reality, AR)和虚拟现实(virtual reality, VR)更是能够将人类与信息之间进行沉浸式地连接^[1-3]. 目前, 市面上的液晶显示器(liquid crystal display, LCD)技术存在低对比度和低亮度问题, 有机发光二极管(organic light-emitting diode, OLED)技术

存在短寿命问题以及在实现小尺寸像素上的问题. 微发光二极管(micro light emitting diode, Micro-LED)显示技术凭借其高分辨率、高对比度、高亮度、长寿命和低功耗等优势, 在AR/VR领域中表现优异, 并且能够在其他显示领域中拥有广泛的应用前景^[4-6].

当然, 无论是何种显示技术, 全彩化都是这种技术能否被广泛应用的前提, Micro-LED也是如此, 红光作为三基色光源之一, 它对于全彩化的重要性不言而喻^[7,8]. AlGaInP作为众多红光LED发光材料的选择, 在

引用格式: 郭成龙, 王学燕, 周毅坚, 等. 3175 PPI AlGaInP基红光Micro-LED及其CMOS驱动背板的凸点制备与键合. 科学通报, 2024, 69: 4773–4782

Guo C L, Wang X Y, Zhou Y J, et al. Fabrication and bonding of bumps on 3175 PPI AlGaInP-based red Micro-LED and its CMOS driver (in Chinese). Chin Sci Bull, 2024, 69: 4773–4782, doi: 10.1360/TB-2024-0675

户外多色显示应用中有着不错的前景,因此,它成为了Micro-LED中重点研究的对象^[9].由于AlGaInP与GaAs二者晶格的匹配,AlGaInP多生长于GaAs衬底之上.但是,生长于GaAs衬底的AlGaInP却存在着被GaAs严重吸光的问题,导致红光的发光效率低下^[10].此外,目前红光Micro-LED相关半导体工艺不如蓝绿光Micro-LED成熟,很多技术问题仍需攻克.为了在AR/VR、光通信等领域展现出更好的效果,高分辨率的Micro-LED显示器的制备显然相当重要^[11~13].因此,基于AlGaInP的红光Micro-LED的衬底转移问题以及高分辨率红光Micro-LED显示器的制备是急需攻克的.

与此同时,由于当前技术的限制,在Micro-LED显示屏的制作中,显示芯片难以与驱动电路共同制备在同一衬底上,因此常将Micro-LED芯片与驱动背板制作在各自的衬底上,通过导电焊料凸点将二者互连在一起,使得驱动电路能够控制显示芯片的点亮,该互连技术被称为倒装键合技术^[14].凸点作为Micro-LED芯片与驱动背板间互通的唯一介质,其制备质量的高低影响着整个显示屏的性能.特别是当像素密度较高时,若制备的凸点均匀性差,键合后高度较低的凸点则会由于接触不良甚至没有接触而导致该像素无法通过驱动电路控制,极大影响了显示器点亮的效果.所以,高密度Micro-LED显示屏驱动背板上的凸点制备及键合工艺是相当关键的.

Micro-LED芯片的驱动背板通常有互补金属氧化物(complementary metal oxide semiconductor, CMOS)与薄膜场效应晶体管(thin film transistor, TFT)两种选择^[15].CMOS芯片特有的高速响应以及其小尺寸电路体积优势使得通过CMOS背板驱动的Micro-LED在高像素密度、高性能的显示应用场景中发挥巨大潜力^[16~19].然而,目前对Micro-LED芯片制程的研究较多,而对CMOS的凸点制备及键合工艺的报道则很少^[20~22].在高像素密度CMOS芯片上制备凸点时,CMOS芯片上的钝化层(passivation layer, PV)需要被刻蚀开孔从而露出PV层下的像素电极,而后通过在像素电极上制备凸点来控制与之键合的Micro-LED芯片的点亮.但是,在进行CMOS背板工艺开发时,难免会遇到不同CMOS芯片产品上沉积不同厚度PV的情况.因此,不同厚度PV的刻蚀工艺需要格外注意.由于本研究采用的CMOS芯片像素周期小,对刻蚀孔径的要求便十分严格.若孔径过小,会导致凸点与CMOS底部电极连接性差且像素电阻过大等问题,若孔径过大,则会使得像素电极暴露于

绝缘层之外,导致其容易受到水汽腐蚀等伤害,并且可能会出现由于像素间距太小使得相邻像素间的绝缘层被刻穿的情况,增加了凸点间短路的风险.所以,针对不同厚度的PV均需制定最适用于该PV厚度的刻蚀方案,避免一成不变的刻蚀方案由于PV厚度的变化导致刻蚀孔径不符合工艺要求.这些都说明CMOS驱动背板工艺的优化对Micro-LED样机制备非常重要.

本文主要研究了芯片尺寸为0.7英寸(1 in = 2.54 cm)、像素周期为8 μm 、分辨率为1920×1080、像素密度为3175 ppi的CMOS芯片凸点制备和键合工艺的优化以及红光Micro-LED显示器存在的GaAs衬底吸光现象的解决方案.为了解决衬底吸收红光的问题,通过衬底转移的方法将红光Micro-LED芯片转移至蓝宝石衬底,在避免GaAs衬底对红光产生较大影响的同时,还提升了红光Micro-LED芯片衬底的硬度,为后续键合工艺提供了更大的承压容量.而后,在完成衬底转移的红光Micro-LED芯片上制备铜凸点.本文还重点研究了CMOS芯片凸点制备及键合工艺.其中,针对CMOS上沉积不同厚度PV的情况,为了保证后续制备金属凸点的质量及键合的良率,本文采用不同的处理工艺来进行刻蚀优化.结果表明,针对较薄的PV层,可以通过薄的光刻胶作为掩膜进行电感耦合等离子体(inductively coupled plasma, ICP)刻蚀,针对较厚的PV层,则可以利用厚的光刻胶作为掩膜.并且,在原有的针对较厚PV层的ICP刻蚀程序基础上增加刻蚀时间,不仅解决了厚胶在进行高密度图案化光刻时由于光刻图案的深宽比过高导致显影液难以与光刻胶完全反应而出现光刻胶残留的问题,同时避免了采用氧等离子体清洗机来去除残留光刻胶时导致的光刻胶孔径变大的问题,最终使得沉积不同厚度PV层的CMOS芯片都能得到合理的刻蚀.随后,在刻蚀开孔后的CMOS上制备出2.23 μm 高的金属凸点,通过与红光Micro-LED芯片的键合,器件成功点亮并可显示指定字符.这项工作对高像素密度、高分辨率的CMOS驱动背板凸点制备及键合工艺,以及高分辨率红光Micro-LED显示屏的制备具有重要的参考意义,有助于推动Micro-LED显示的产业化进程.

1 材料与方 法

(i) Micro-LED芯片的衬底转移.通过3.0 μm 厚的苯并环丁烯(benzocyclobutene, BCB)胶将制备好阴阳极金属的LED芯片与蓝宝石胶合.在剥离掉GaAs衬底

后依然采用3.0 μm 厚的BCB胶作为LED芯片衬底转移的媒介, 将外延转移至蓝宝石衬底上. 最后, 通过激光剥离掉阴阳电极上的蓝宝石, 并以ICP刻蚀工艺将电极上的BCB胶去除干净, 完成整个转移的步骤. 图1展示了红光Micro-LED的衬底转移流程.

(ii) Micro-LED芯片的凸点制备. 在通过BCB胶完成衬底转移后的红光Micro-LED芯片上采用等离子增强化学气相沉积与ICP刻蚀工艺制作好PV. 然后, 旋涂负胶AZ2070, 在100 $^{\circ}\text{C}$ 下烘烤60 s, 随后采用175 mJ/cm^2 的曝光剂量完成曝光, 再以100 $^{\circ}\text{C}$ 的温度进行45 s的烘烤, 最后显影45 s, 得到孔径为5.0 μm 的光刻图案, 金属电极至光刻胶表面高度差为4.8 μm . 随后, 通过氧等离子体清洗机进行残留光刻胶的处理后, 采用热蒸发镀膜机在芯片台面上蒸镀1.0 μm 高的铜凸点, 再将蒸镀

好钢的Micro-LED芯片浸泡在光刻胶剥离液中去除光刻胶, 最终完成红光Micro-LED芯片上铜凸点的制备. 其凸点制备流程图如图2所示.

(iii) CMOS芯片刻蚀前的光刻. 本研究使用的CMOS芯片厂家为中国台湾Jasper公司, 采用硅基衬底, 像素周期为8 μm , 具有1920 $\times$ 1080的分辨率, 其芯片结构如图3所示. 本实验准备了2类样品, 分别为表面沉积有1 μm PV的样品A和表面沉积有1.6 μm PV的样品B. 首先, 2类样品通过去离子水清洗后, 使用光刻胶剥离液在90 $^{\circ}\text{C}$ 下超声清洗45 min, 随后用异丙醇在室温下超声清洗30 min. 清洗步骤结束后, 在样品A上旋涂胶厚为2.4 μm 的正性光刻胶RD2500A, 接着在100 $^{\circ}\text{C}$ 下烘烤120 s, 然后采用350 mJ/cm^2 的曝光剂量对其进行掩膜图案化曝光, 经过105 s的显影后, 在135 $^{\circ}\text{C}$ 下烘烤120 s

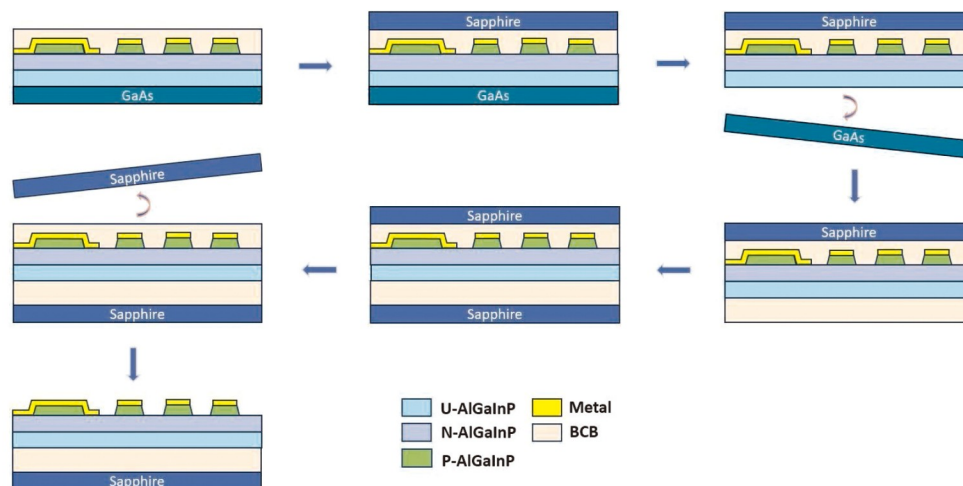


图1 红光Micro-LED衬底转移示意图
Figure 1 The steps of red Micro-LED substrate transfer

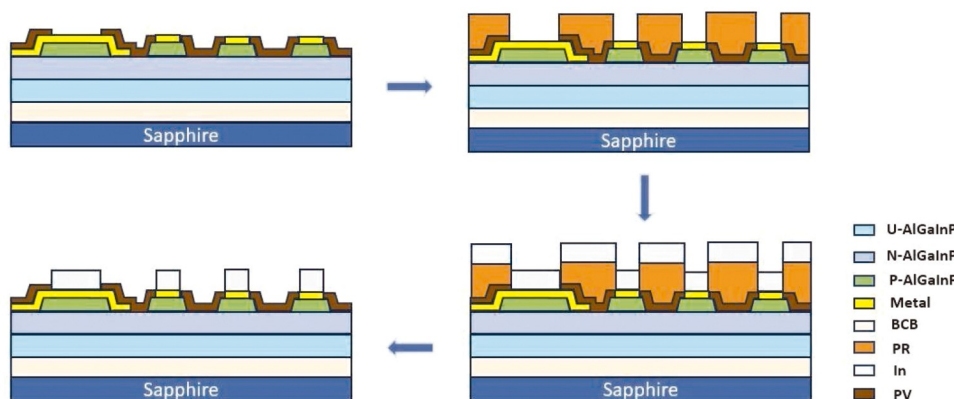


图2 Micro-LED芯片铜凸点制备流程示意图
Figure 2 Indium bumps fabrication process of Micro-LED chips

完成坚膜, 最终得到光刻胶下孔径尺寸为 $1.9\ \mu\text{m}$ 的光刻图案. 同样地, 在样品B上旋涂胶厚为 $6.0\ \mu\text{m}$ 的正性光刻胶AZ P4620, 经过 105°C 持续烘烤 $120\ \text{s}$ 后, 采用 $800\ \text{mJ}/\text{cm}^2$ 的曝光剂量与 $90\ \text{s}$ 的显影时间进行曝光与显影, 最后在 100°C 下烘烤 $90\ \text{s}$ 实现坚膜, 并得到光刻胶下孔径尺寸为 $2.9\ \mu\text{m}$ 的光刻图案.

(iv) 刻蚀. 在完成光刻后, 采用ICP刻蚀工艺对CMOS芯片进行刻蚀. 在对样品A进行刻蚀时, ICP刻蚀机的工作压力设定小于 $8\ \text{mTorr}$ ($1\ \text{Torr}=1\ \text{mmHg}$), 上电极加载功率为 $440\ \text{W}$, 下电极加载功率为 $215\ \text{W}$, 冷却温度为 -10°C , 刻蚀气体为 CF_4 , 气体流量为 $110\ \text{sccm}$, 刻蚀过程中会通入少量氧气. 在刻蚀之后, 设备会通入氩气进行冷却, 再以氧气进行腔室的清洁, 最后通入氮气吹扫芯片, 整个刻蚀过程分为3个循环, 时间分别为 330 、 300 和 $300\ \text{s}$. 对样品B进行刻蚀时, 工艺参数的设置与样品A的设置基本相同. 需要注意的是, 样品B的整个刻蚀过程分为5轮, 5轮所使用的时间均为 $270\ \text{s}$.

(v) 金属蒸镀的光刻与金属蒸镀. 刻蚀工艺结束后, 将CMOS芯片浸泡在光刻胶剥离液中并加热来去除芯片表面剩余的光刻胶掩膜, 而后清洗吹干. 然后, 在打开通孔露出电极的CMOS芯片上进行金属蒸镀前

的图案化光刻, 最后蒸镀上金属, 作为与Micro-LED芯片键合的凸点. 本文选用负性光刻胶O-C200, 在CMOS芯片上涂覆 $3.2\ \mu\text{m}$ 厚的光刻胶后, 使用 110°C 的热板进行 $90\ \text{s}$ 的烘烤, 然后以 $280\ \text{mJ}/\text{cm}^2$ 的曝光剂量进行曝光, 在 112°C 的温度条件下烘烤 $90\ \text{s}$, 最后以 $155\ \text{s}$ 的时间完成显影. 为了增加后续蒸镀的金属在CMOS电极上的附着力, 在进行氧等离子体处理 $14\ \text{min}$ 之后, 获得了上孔径尺寸大小为 $4.59\ \mu\text{m}$ 的光刻图案. 其后, 采用电子束蒸镀的方法在CMOS芯片上沉积了 $\text{Cr}/\text{AlCu}/\text{Ti}/\text{Pt}/\text{Au}$ ($3/100/180/150/1800\ \text{nm}$)共 $2.233\ \mu\text{m}$ 金属作为凸点.

(vi) 键合. 在完成以上步骤之后, 利用剥离工艺进行去胶, 在CMOS芯片上制备了尺寸与高度符合要求的金属凸点. 随后, 在键合腔室内通入甲酸对凸点进行回流. 接着, 在 150°C 的条件下, 以 $100\ \text{kg}$ 的键合压力将CMOS芯片压合到Micro-LED芯片上, 持续时间为 $40\ \text{min}$. CMOS上金属凸点的制备流程及其与Micro-LED芯片键合示意图如图4所示.

(vii) 表征手段. 采用光学显微镜和三维测量激光显微镜(LEXT OLS4100)对沉积2种不同厚度PV的CMOS芯片刻蚀前光刻的尺寸形貌、刻蚀开孔后的尺寸形貌以及CMOS芯片和Micro-LED芯片二者金属凸

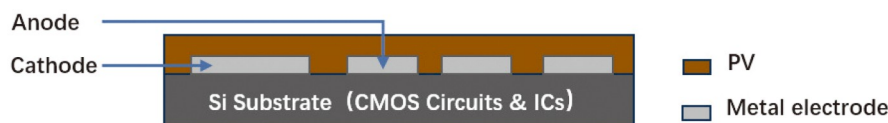


图3 CMOS的结构示意图
Figure 3 The structure of CMOS chips

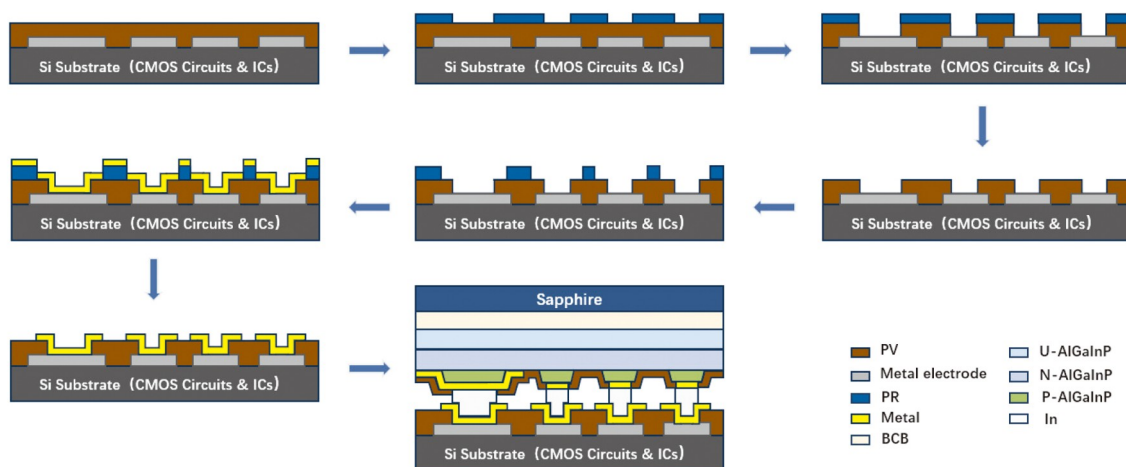


图4 CMOS驱动芯片的金属凸点制备及键合流程示意图
Figure 4 The process of preparing CMOS driver's metal bumps and bonding

点形貌进行表征。进一步地,应用聚焦离子束(focused ion beam, FIB; Helios G4 CX)辅助扫描电子显微镜(scanning electron microscope, SEM)观察1.6 μm PV的CMOS刻蚀开孔后的形貌。

2 结果与讨论

2.1 与CMOS键合的红光Micro-LED衬底转移

本研究采用的红光Micro-LED芯片以GaAs作为衬底制备AlGaInP,其好处在于AlGaInP因与GaAs在晶格上的高度匹配使得其能够在GaAs上进行高质量地生长。并且,其内部量子效率能够超越90%^[23,24]。通过调整AlGaInP中的成分比例,可使得其带隙在1.8~2.2 eV之间, GaAs的带隙(约为1.42 eV)小于AlGaInP的带隙^[25]。因此,当AlGaInP发出光子时,由于这些光子的能量大于GaAs的带隙,光子被GaAs吸收,导致GaAs中的电子从价带跃迁至导带,产生光吸收现象,大部分红光被其吸收,使得红光的发射效率大幅降低^[23]。

由此,本文选择的红光Micro-LED芯片以GaAs为衬底,在制备好阳极与阴极金属后进行了衬底的转移。本文选用的目标转移衬底为蓝宝石,蓝宝石的带隙高达9.9 eV。相比于GaAs,蓝宝石宽带隙的特性使其在可见光以及近红外范围内的透明性相当高,这意味着在完成衬底转移之后,AlGaInP在发光时发射的光子不会被蓝宝石所吸收从而限制红光的发射效率。此外,蓝宝石的莫氏硬度为9,而GaAs的莫氏硬度仅为4.5,蓝宝石的硬度远大于GaAs。所以,蓝宝石的硬度优势还能够提升在后续键合工艺中Micro-LED芯片的承压能力,保证Micro-LED芯片能够承受更大的键合压力而不被压碎。

2.2 PV厚度对CMOS刻蚀开孔的影响

由于企业间不同的制造工艺或企业自身对其的更新迭代,商业CMOS芯片结构会在研究人员进行开发研究时发生一定变化,时常会遇到开发过程中使用的商业CMOS芯片PV厚度变化的问题。在PV上进行刻蚀开孔质量的好坏不仅影响了之后要与之进行电气连接的金属的形貌与电学特性,而且对于最终芯片键合的良率也起到了决定性的作用。因此,对于不同厚度的PV,都需要有相对合适的开孔刻蚀处理方法。

本文主要针对8 μm 像素周期的CMOS进行工艺研究。由于相邻像素间距小,刻蚀开孔的直径大小需要进行把控,若过小,则会导致电气连接性差、电阻过大等

问题,过大则会导致像素电极暴露于绝缘层之外甚至刻蚀到相邻像素,这些情况会导致键合过程中短路情况的出现,最终影响点亮效果。

为了刻蚀出我们需要的形状,本文采用光刻胶作为刻蚀掩膜,它的厚度和孔径大小将会决定后续刻蚀的效果。本研究准备了2种沉积有不同厚度PV的CMOS芯片, PV厚度分别为1和1.6 μm ,作为较薄PV和较厚PV CMOS刻蚀工艺的对比。带有较薄PV层的CMOS可以通过旋涂薄胶并通过光刻工艺制作光刻胶掩膜来完成开孔刻蚀,薄胶易于显影且易于通过调整光刻参数使它达到合适的光刻孔径和厚度,再通过刻蚀来打开通孔。本文通过光刻得到了1.9 μm 直径大小、2.4 μm 厚度的光刻图案。经以约0.0010 $\mu\text{m/s}$ 的刻蚀速率分别进行330、300和300 s的刻蚀后,获得了2.01 μm 下孔大小、3.10 μm 上孔大小的通孔。

在处理带有较厚PV层的CMOS时,首先依然选用厚度为2.4 μm 的RD2500A正胶作为掩膜。但是,在正好能刻蚀掉1.6 μm 厚度PV的刻蚀流程中,即以约0.0015 $\mu\text{m/s}$ 的刻蚀速率进行4次270 s的刻蚀之后,薄胶RD2500A会因掩膜厚度不足,无法起到刻蚀掩膜的保护作用,导致CMOS芯片表面被刻蚀破坏。因此,我们改用厚度为6.0 μm 的AZ P4620正胶作为刻蚀掩膜,避免刻蚀过程中掩膜厚度不足导致CMOS表面被破坏。此后,在以AZ P4620作为掩膜且进行图案化光刻之后的CMOS芯片上采用同样的刻蚀程序,发现该款厚胶能够保护住CMOS避免被过刻蚀,但刻蚀区域却无法完全刻透,使得像素电极暴露出来。以上两款胶作为掩膜刻蚀1.6 μm PV后的形貌如图S1所示。

在光刻显影的过程中,显影液的流动会使其与光刻胶反应后,尚未反应的显影液流入光刻形成的凹坑内继续与光刻胶反应,从而达到将残胶全部反应去除的目的。然而,当采用厚胶进行小尺寸图案化光刻时,显影液进入到已反应至具有一定深度的光刻胶凹坑后,它与凹坑外尚未反应的显影液的流动交替就会变得比较困难,从而导致光刻胶凹坑内的残胶与显影液反应变得缓慢,容易出现显影结束后光刻胶凹坑内依然存在残胶的现象。目前,大部分人针对该现象的处理方式是利用等离子体清洗机对芯片进行氧等离子体处理,使得残胶被氧化去除。图5(a)~(c)分别展示了三维测量激光显微镜下RD2500A光刻胶光刻后的3D成像、AZ P4620光刻后的3D成像以及AZ P4620光刻后经过14 min氧等离子体处理后的3D成像。从图5呈现的结果

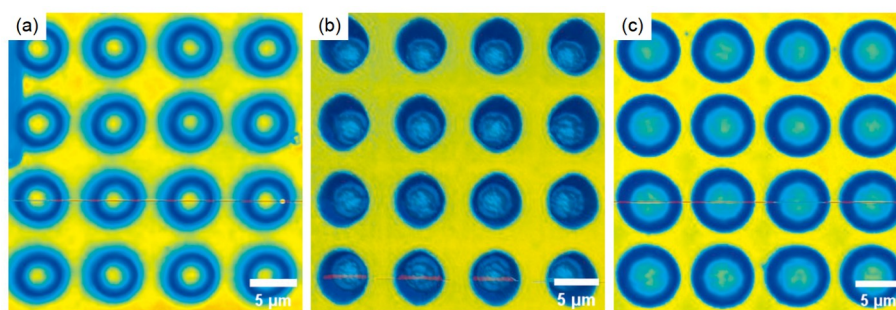


图5 薄胶RD2500A及厚胶AZ P4620光刻后的三维测量激光显微镜成像。(a) 薄胶RD2500A光刻后形貌; (b) 厚胶AZ P4620光刻后形貌; (c) 厚胶AZ P4620光刻后经14 min氧等离子体处理后形貌

Figure 5 3D laser scanning digital microscope imaging of thin photoresist RD2500A and thick photoresist AZ P4620 after lithography. (a) Morphology of thin photoresist RD2500A after lithography; (b) morphology of thick photoresist AZ P4620 after lithography; (c) morphology of thick photoresist AZ P4620 after lithography and 14 min oxygen plasma cleaning

来看, 图5(a), (c)的光刻孔内光滑且反光均匀, 而图5(b)的光刻孔内崎岖不平且反光微弱不均匀。由此可见, 未经过氧等离子体处理的厚胶AZ P4620形成的光刻胶凹坑内有残胶存在。

但是, 实验发现, 经过氧等离子体处理后的光刻胶孔径会变大, 在经过14 min的氧等离子体处理后, 光刻上孔径由 $5.0\ \mu\text{m}$ 增加到了 $6.7\ \mu\text{m}$ 。在光学显微镜下的光刻胶氧等离子体处理前后图案分别如图6(a), (b)所示。这会使得后续刻蚀工艺难以开展, 因为在刻蚀较厚的PV层时, 通常需要增加刻蚀的时间或刻蚀功率, 然而过大的光刻孔径会导致通孔过大, 会将像素电极暴露于PV层之外且有将相邻像素间PV层刻穿的风险。同时, 厚胶的光刻孔径若想控制得比较小, 显影液将会更难进入光刻胶凹坑, 使得残胶现象更为严重。因此, 本研究在经过光刻优化后, 制作出 $2.9\ \mu\text{m}$ 下孔直径大小、 $6.0\ \mu\text{m}$ 厚度的光刻图案, 孔径大小合理且底部剩余残胶较少。为了去除剩余的残胶, 本研究在能够正好刻蚀掉 $1.6\ \mu\text{m}$ PV的刻蚀程序基础上, 增加了1次持续时间为270 s的刻蚀来替代氧等离子体清洗。本文采用的ICP刻蚀技术具有优异的各向异性, 选取刻蚀气体 CF_4 , 并在刻蚀过程中通入少量氧气辅助刻蚀, 相比氧等离子体去胶的方法, 其去胶效率更高, 优异的刻蚀选择比使得它即使刻蚀到电极后, 对金属的刻蚀速率也相当低, 对CMOS电极的损耗几乎可以忽略^[26,27]。总之, 在制作出合适的光刻图案后, 以增加新一轮合理的ICP刻蚀代替氧等离子体清洗可以更好地去除厚胶普遍存在的残胶现象, 制备出高深宽比开孔阵列。经刻蚀后的通孔下孔直径为 $4.45\ \mu\text{m}$, 上孔直径为 $4.62\ \mu\text{m}$ 。 $1\ \mu\text{m}$ PV及 $1.6\ \mu\text{m}$ PV开孔刻蚀后在光学显微镜下的图案如图7(a), (b)所

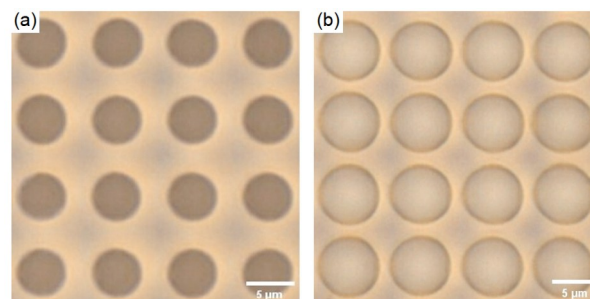


图6 光刻胶经氧等离子体处理前后图像。(a) 氧等离子体处理前; (b) 氧等离子体处理14 min后

Figure 6 Images of photoresist before and after treated by oxygen plasma cleaning. (a) Before oxygen plasma cleaning; (b) after oxygen plasma cleaning for 14 min

示。其中 $1.6\ \mu\text{m}$ PV开孔刻蚀后的阵列形貌扫描电子显微镜图像如图7(c)所示。

2.3 键合效果

在制备好阴阳极金属且完成衬底转移后的红光Micro-LED芯片上通过负胶光刻、热蒸镀以及剥离工艺之后, 红光Micro-LED上蒸镀了铜凸点作为键合凸点。图8(a), (b)分别展示了光学显微镜下Micro-LED芯片上制备好的铜凸点和PV为 $1\ \mu\text{m}$ 的CMOS芯片上制备好的金属凸点形貌。红光Micro-LED芯片在蒸镀铜凸点前后的光电特性随工艺产生了部分变化, 其具体改变如图S2~S4所示。随后, 将PV为 $1\ \mu\text{m}$ 的CMOS芯片与红光Micro-LED进行热压键合、底部填充和柔性印刷电路板(flexible printed circuit, FPC)打线, 成功过FPC驱动CMOS在Micro-LED上显示字符, 如图8(c)所示。但是, 我们发现键合之后的部分像素点依然无法通过CMOS

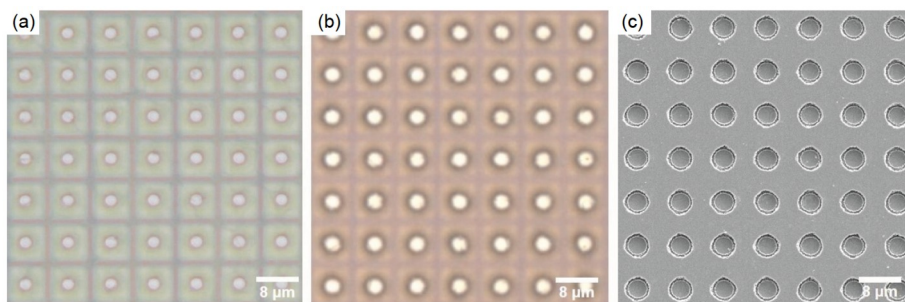


图7 PV开孔刻蚀后的光学显微镜、SEM表征结果. (a) 1 μm PV开孔刻蚀后形貌; (b) 1.6 μm PV开孔刻蚀后形貌; (c) 1.6 μm PV开孔刻蚀后SEM图像

Figure 7 Optical microscope and SEM images after PV etching. (a) Morphology after 1 μm PV etching; (b) morphology after 1.6 μm PV etching; (c) SEM image after 1.6 μm PV etching

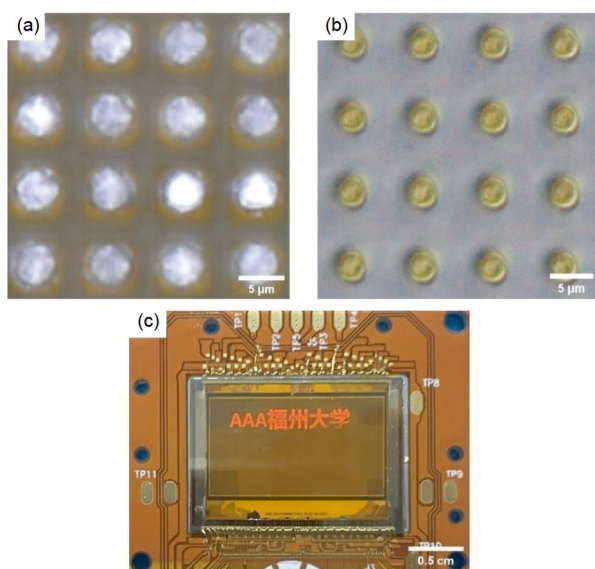


图8 Micro-LED芯片与CMOS驱动背板上的凸点阵列及两者键合后图像. (a) 红光Micro-LED芯片上锡凸点阵列; (b) 1 μm PV的CMOS芯片上金属凸点阵列; (c) 通过FPC驱动红光Micro-LED显示屏显示字符

Figure 8 Bump arrays on the Micro-LED chip and the CMOS driver and their bonding images. (a) Indium bump arrays on the red Micro-LED chip; (b) metal bump arrays on the CMOS chip with 1 μm PV; (c) characters displayed on the red Micro-LED display driven by FPC

驱动点亮,这也间接导致了键合后显示器左右两侧的亮度均匀性存在着细微差异,部分像素点亮情况与显示器亮度均匀性对比分别如图S5和S6所示.我们认为,这是由于目前锡凸点工艺尚未充分优化和完善,导致部分凸点有锡扩散现象,以及锡凸点表面仍有部分氧化物残留,从而影响了键合效果.所以,在未来的工作中我们会继续探索最合适的锡凸点工艺,在键合前改善锡凸点的扩散并去除表面氧化物,从而进一步优化

键合的效果.尽管如此,从上述实验结果依然能够看出,本文所述的制备高密度、高分辨率Micro-LED显示器的方法是具有参考意义与可行性的.

3 结论

本文主要研究了8 μm 像素周期、1920 $\times$ 1080分辨率、3175 ppi像素密度的CMOS驱动芯片凸点制备和键合工艺的优化,以及红光Micro-LED芯片GaAs衬底吸光问题的解决方案.为了避免GaAs衬底吸收红光而导致红光Micro-LED芯片发光效果差的问题,将生长好AlGaInP且制备好阴阳极金属的红光Micro-LED芯片转移至蓝宝石衬底,避免了红光发射效率的问题并增加了衬底硬度,使它能够承受更高的键合压力.此外,采用正胶作为CMOS芯片刻蚀开孔的光刻胶掩膜,在刻蚀沉积不同厚度PV的CMOS芯片时,采取了不同的刻蚀方案进行针对性处理.为了解决PV较厚的CMOS芯片以厚胶作为刻蚀掩膜而带来的底部残胶问题,选择增加ICP刻蚀时间来清除光刻胶的残留,防止了氧等离子体清洗致使的光刻胶孔径变大从而使得刻蚀开孔过大最终导致像素电极暴露于PV层之外或相邻像素互连.最终结果表明,在8 μm 像素周期、1920 $\times$ 1080分辨率、3175 ppi像素密度的CMOS芯片上能够制备具有良好均一性的金属凸点,并能够与蒸镀有锡凸点的红光Micro-LED芯片相键合且显示我们所设定的字符.

综上,我们通过优化红光Micro-LED芯片的衬底与CMOS芯片的刻蚀工艺制造出了8 μm 像素周期的红光Micro-LED显示器.这项工作为提高红光Micro-LED显示器像素密度与分辨率提供了参考,推动了Micro-LED技术的实用化.然而,本文报道的半导体工艺还具有进一步优化和提升的空间.

参考文献

- 1 Susloparov M, Krasilov A, Khorov E. Providing high capacity for AR/VR traffic in 5G systems with multi-connectivity. In: 2022 IEEE International Black Sea Conference on Communications and Networking, 2022. 385–390
- 2 Park S J, Keum C, Zhou H, et al. Progress and prospects of nanoscale emitter technology for AR/VR displays. *Adv Mater Technol*, 2023, 8: 2201070
- 3 Creed C, Al-Kalbani M, Theil A, et al. Inclusive AR/VR: Accessibility barriers for immersive technologies. *Univ Access Inf Soc*, 2024, 23: 59–73
- 4 Wu C H, Tsai C Y, Lin J H, et al. Nanoparticle-doped polymer hybrid material as color conversion layer for Micro-LED displays technology. In: 2023 IEEE Photonics Conference, 2023. 1–2
- 5 Su Z, Zhanghu M, Liu Z. P-12.5: Investigation on AR/VR displays based on novel Micro-LED technology. *Symp Digest Tech Papers*, 2021, 52: 609–612
- 6 Wu Y, Xie H, Zhang Y, et al. Analysis of package factors affecting the light output efficiency of quantum dots-based Micro-LEDs. In: 2021 IEEE 6th Optoelectronics Global Conference, 2021. 272–277
- 7 Zhao Y, Liang J, Zeng Q, et al. 2000 PPI silicon-based AlGaInP red micro-LED arrays fabricated via wafer bonding and epilayer lift-off. *Opt Express*, 2021, 29: 20217
- 8 Bao X, Liang J, Liang Z, et al. Design and fabrication of AlGaInP-based micro-light-emitting-diode array devices. *Opt Laser Technol*, 2016, 78: 34–41
- 9 Chang S J, Su Y K, Yang T, et al. AlGaInP-sapphire glue bonded light-emitting diodes. *IEEE J Quantum Electron*, 2002, 38: 1390–1394
- 10 Sinha S K, Feng H A, Chung C Y, et al. Comparison of properties of thin film AlGaInP LEDs with composite metal and Si substrates. *ECS J Solid State Sci Technol*, 2019, 9: 015015
- 11 Chen J, Cranton W, Fihn M. Handbook of Visual Display Technology. Berlin: Springer Publishing Company, 2011
- 12 Wu M C, Chung M C, Wu C Y. 3200 ppi matrix-addressable blue MicroLED display. *Micromachines*, 2022, 13: 1350
- 13 Qi L, Li P, Zhang X, et al. Monolithic full-color active-matrix micro-LED micro-display using InGaN/AlGaInP heterogeneous integration. *Light Sci Appl*, 2023, 12: 258
- 14 Zhang S, Zheng H, Zhou L, et al. Research progress of Micro-LED display technology. *Crystals*, 2023, 13: 1001
- 15 Chen D, Chen Y C, Zeng G, et al. Integration technology of Micro-LED for next-generation display. *Research*, 2023, 6: 0047
- 16 Liou J C, Lin W D. Micro-device array LED processes on CMOS/MEMS substrate. In: 2017 IEEE 12th International Conference on Nano/Micro Engineered and Molecular Systems, 2017. 776–779
- 17 Zhang X, Yin L, Ren K, et al. Research on simulation design of MOS driver for Micro-LED. *Electronics*, 2022, 11: 2044
- 18 Ji Y, Xu Y Q, Chen B L, et al. Development and research progress of silicon-based microdisplays. *Laser Optoelectron Prog*, 2022, 59: 2011007
- 19 Templier F. MicroLED Technology: A unique opportunity toward “more than displays”. *Inf Display*, 2023, 39: 13–17
- 20 Ji X, Wang F, Zhou H, et al. 3400 PPI active-matrix monolithic blue and green Micro-LED display. *IEEE Trans Electron Devices*, 2023, 70: 4689–4693
- 21 Zhang X, Li P, Zou X, et al. Active matrix monolithic LED micro-display using GaN-on-Si epilayers. *IEEE Photon Technol Lett*, 2019, 31: 865–868
- 22 Chen C J, Chen H C, Liao J H, et al. Fabrication and characterization of active-matrix 960×540 blue GaN-based Micro-LED display. *IEEE J Quantum Electron*, 2019, 55: 1–6
- 23 Gessmann T, Schubert E F. High-efficiency AlGaInP light-emitting diodes for solid-state lighting applications. *J Appl Phys*, 2004, 95: 2203–2216
- 24 Horng R H, Chien H Y, Chen K Y, et al. Development and fabrication of AlGaInP-based flip-chip Micro-LEDs. *IEEE J Electron Devices Soc*, 2018, 6: 475–479
- 25 Perl E E, Simon J, Geisz J F, et al. Development of high-bandgap AlGaInP solar cells grown by organometallic vapor-phase epitaxy. *IEEE J Photovoltaics*, 2016, 6: 770–776
- 26 Wang J J, Lambers E S, Pearton S J, et al. ICP etching of SiC. *Solid-State Electron*, 1998, 42: 2283–2288
- 27 Yeh C P, Lisker M, Kalkofen B, et al. High temperature reactive ion etching of iridium thin films with aluminum mask in CF₄/O₂/Ar plasma. *AIP Adv*, 2016, 6: 085111

补充材料

图S1 两款胶作为掩膜刻蚀1.6 μm PV后CMOS表面形貌

图S2 蒸镀铜凸点前后Micro-LED芯片在3 V电压下的CIE 1931颜色空间中的颜色坐标

图S3 蒸镀铜凸点前后Micro-LED芯片在2.5~5 V电压下的EL光谱及3/4/5 V电压下的对比

图S4 蒸镀铜凸点前后Micro-LED芯片的*I*-*V*曲线图

图S5 键合后样机点亮示意图

图S6 键合后样机左右亮度均匀性对比

本文以上补充材料见网络版csb.scichina.com. 补充材料为作者提供的原始数据, 作者对其学术质量和内容负责.

Summary for “3175 PPI AlGaInP基红光Micro-LED及其CMOS驱动背板的凸点制备与键合”

Fabrication and bonding of bumps on 3175 PPI AlGaInP-based red Micro-LED and its CMOS driver

Chenglong Guo¹, Xueyan Wang¹, Yijian Zhou¹, Xueqi Zhu¹, Zhibing Yan¹, Tianxi Yang^{1*}, Jin Li¹, Yang Li¹, Jie Sun^{1,2*} & Qun Yan^{1*}

¹ National and Local United Engineering Laboratory of Flat Panel Display Technology, Fuzhou University, and Fujian Science & Technology Innovation Laboratory for Optoelectronic Information of China, Fuzhou 350100, China;

² Quantum Device Physics Laboratory, Chalmers University of Technology, Gothenburg 41296, Sweden

* Corresponding authors, E-mail: yangtianxi@fjoel.cn; jie.sun@fzu.edu.cn; qunfyan@fzu.edu.cn

In recent years, people have increasingly demanded both the quantity and quality of information conveyed by display technology. Therefore, micro light emitting diode (Micro-LED) display technology is crucial in facilitating immersive interaction between individuals and information, such as in augmented reality (AR) and virtual reality (VR), due to its advantages of high contrast, high brightness, long lifespan, and low power consumption. However, to excel as a widely used display technology, an unavoidable topic is achieving its full-color technology. As a popular research object for red LED luminescent materials, AlGaInP has certain research value in realizing the full-color technology of Micro-LED. Due to its lattice matching with GaAs, it is frequently grown on GaAs substrates. Nevertheless, the GaAs substrate's light absorption for AlGaInP will result in a diminished light extraction efficiency for red light. Hence, it is worthwhile to investigate the resolution to the issue of enhancing the light extraction efficiency of AlGaInP red Micro-LED. Simultaneously, the high-speed response and small size of the complementary metal oxide semiconductor (CMOS) chip enable the Micro-LED driven by it to achieve higher performance and higher pixel density. However, in reports on the production process of high pixel density Micro-LED display screens, the emphasis is typically placed on the production of Micro-LED chips, while the fabrication of bumps and the bonding process on CMOS chips receives less attention. Whether the process on the CMOS chip can be done well is also the key to the industrialization of Micro-LED displays in the future.

In order to further promote the development of Micro-LED display technology, this paper proposed and optimized a scheme to transfer the red Micro-LED chip to the CMOS driver and bond with it. Initially, the red Micro-LED chip with equipped cathode and anode electrodes was transferred from the GaAs substrate to the sapphire substrate using benzocyclobutene (BCB) glue, which avoided the absorption of red light by the GaAs substrate and enhanced the hardness of the substrate. Subsequently, indium bumps were fabricated on the red Micro-LED chip following the transfer of the substrate. Furthermore, various processing techniques were employed for the etching of the surface passivation layer of the CMOS chip, depending on the thickness of the passivation layers. When etching a thicker passivation layer, an additional inductively coupled plasma (ICP) etching step was introduced to replace the oxygen plasma cleaning, which resolved the issue of residual photoresist in lithography and the problem of increased aperture size caused by oxygen plasma cleaning. Ultimately, we fabricated metal bumps on a CMOS chip measuring 2.23 μm in height. The chip itself has a size of 0.7 inches, a pixel pitch of 8 μm , a resolution of 1920 $\times$ 1080 and a pixel density of 3175 ppi. Afterwards, we bonded the CMOS chip to the red Micro-LED chip with indium bumps. Finally, it can successfully drive the Micro-LED chip to exhibit the specified characters through the CMOS chip. This work is of great significance for the fabrication of bumps and the bonding process of CMOS driver with high pixel density and high resolution, as well as the production of red Micro-LED displays.

micro light emitting diode (Micro-LED), complementary metal oxide semiconductor (CMOS), bumps, etching, bonding

doi: [10.1360/TB-2024-0675](https://doi.org/10.1360/TB-2024-0675)