



基于运算放大器的集成电路测试系统设计实验

苟 轩, 黄 敏*, 刘 科

(电子科技大学 自动化工程学院, 成都 611731)

摘要: 针对当前集成电路测试人才匮乏和本科教学中运算放大器参数讲解不充分的问题, 提出了围绕运算放大器多种参数的测试系统设计实验。该实验是以学生为主导的综合设计型实验, 包括测试适配器设计、自动测试软件开发两门递进式课程。给出 3 种典型运算放大器参数的测试电路, 分析了这些参数相互作用时对测量准确度的影响, 并提出降低影响的方法以及多种参数及多个量程程控切换电路的设计方法, 以满足自动测试需求。经验证, 测试系统产生的实验结果与运算放大器手册中声明的参数范围一致。该实验包含集成电路自动测试系统完整设计流程, 不仅为学生提供了硬件电路、嵌入式软件、上位机软件等实践设计平台, 还锻炼了其系统级设计思维。

关键词: 运算放大器; 自动测试系统; 测试适配器; 实践教学

中图分类号: G642.4

文献标志码: A

DOI: 10.12179/1672-4550.20230530

Design Experiment of the Integrated Circuit Testing System Based on Operational Amplifiers

GOU Xuan, HUANG Min*, LIU Ke

(School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China)

Abstract: The shortage of integrated circuit testing talents and insufficient analysis of operational amplifier parameters in undergraduate teaching practice are two issues in current China. The experiment is a student-oriented comprehensive design experiment, including two progressive courses, namely test adapter design and automatic testing software development. The testing circuits for three typical operational amplifier parameters are provided in this article. The impact of the interaction of various parameters on measurement accuracy are analyzed and the means to reduce the impact are proposed. The design method of remote multi-parameter and multi-range switching circuit is given, for meeting the requirement of automatic test. As verified, the experimental results produced by the test system are consistent with the specified parameter range by the datasheet of the operational amplifier. The experiment includes the complete design flow of integrated circuit automatic test system, which provides the students not only the design practice for hardware circuits, embedded software and upper computer software, but also improves their system level design capability.

Key words: operational amplifier; automatic test system; test adapter; practical teaching

测试是集成电路制造的必要环节, 是保证产品良率的关键^[1]。而我国在该领域面临集成电路测试设备自主化率低、测试人才匮乏等诸多问题^[2-3]。运算放大器(以下简称运放)作为一种基础模拟集成电路, 广泛应用于传感器、信号源、测量仪器、电源、通信等系统中, 用于构建放大、滤

波、信号转换、微分、积分等多种电路^[4-8]。在模拟电子技术理论教学中, 运放大多作为理想器件, 对运放参数的详细定义及对电路性能的影响鲜有涉及^[9-10]; 在实践教学中, 主要采用运放完成基本功能电路设计, 对运放参数可能导致的设计问题, 特别是对准确度的影响, 缺少分析^[11-12];

收稿日期: 2023-11-09

基金项目: 2024 年第一批产学合作协同育人项目 (231003084073047, 231102278092204)。

作者简介: 苟轩, 硕士, 实验师, 主要从事精密功率测量和智能传感方面的研究。E-mail: gouxuan_uestc@126.com

* 通信作者: 黄敏, 硕士, 实验师, 主要从事通用电子测量仪器方面的研究。E-mail: hmin112@uestc.edu.cn

同时部分运放参数概念较复杂, 造成学生对运放的理解存在一定误区^[13]。现有的理论和实验课程体系不足以指导支撑学生在工程实践中正确选用和设计运放电路。

该论文提出了围绕运放多参数测试的集成电路测试系统设计实验。首先给出了实验的整体架构, 并详细分析了实验课程设计以及教学实施和组织方式; 从参数基本概念出发, 给出了3种典型运放参数的测试电路以及多参数程控切换电路的设计方法; 分析了各参数相互作用对测量准确度的影响, 并提出了改进方案。通过开展此实验, 学生对运放参数的概念及其对电路性能的影响有了深刻理解。该实验为学生掌握集成电路自动测试系统设计全流程提供了实践平台, 对培养集成电路测试人才具有重要意义。

1 实验整体设计

1.1 系统整体结构

围绕待测芯片, 设计与之匹配的夹具及测试适配器, 结合多种通用测试仪器及主控计算机, 构建集成电路自动测试系统, 如图1所示。

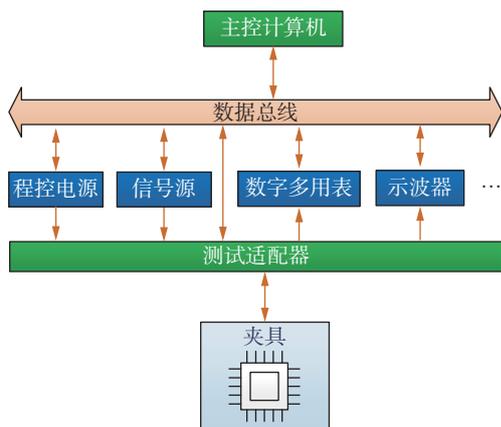


图1 测试系统框架结构图

在图1中, 待测芯片安装在夹具上, 通过连接器与测试适配器连接在一起; 测试适配器为待测芯片与各仪器之间的桥梁, 并提供控制逻辑及数据收发等特定功能; 计算机是系统的总控制器, 运行自动测试软件, 通过数据总线实现对各仪器及测试适配器的远程控制、状态监测、数据读取等操作。

在集成电路测试系统中, 用于引出芯片连接关系的夹具通常是必备的。以运放测试为例, 待测芯片引脚数量可能有5脚、6脚、8脚等多

种规格, 也可能为SOT (small outline transistor)、SOIC (small outline integrated circuit)、MSOP (miniature small outline package)等多种封装形式。而每个运放的基本功能引脚相同, 包括两个输入引脚、一个输出引脚和两个电源引脚, 可采用相同的测试适配器进行功能测试。引入夹具连接待测芯片和测试适配器, 解决了特定运放芯片与通用测试适配器之间的需求矛盾。夹具的结构如图2所示。

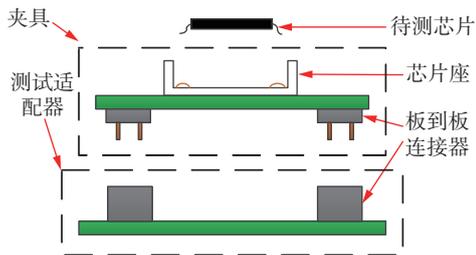


图2 夹具的功能示意图

待测芯片的每个引脚和芯片座上的弹性顶针或者弹片在一定外力下实现接触导通。测试完毕可即刻取走当前芯片, 并更换为下一芯片, 从而实现对待测芯片的无损连接和高效切换。对于所有运放芯片, 夹具采用统一的尺寸、连接器结构及引脚排列, 由实验开发团队统一实现, 提供给学生使用。

1.2 实验课程设计

以运放为测试对象, 设置了需求分析与测试方案设计、测试适配器设计、自动测试软件开发3条实验内容。其中, 测试适配器设计和自动测试软件开发以两门递进式综合设计实验课程进行开设, 为学生在硬件、嵌入式软件及上位机软件设计方面提供了全面的实践锻炼机会; 需求分析与测试方案设计旨在培养学生系统构建和全局设计的能力, 包括测试参数分解、仪器选型、测试系统组建等内容, 贯穿于两门课程实施过程中。

1.2.1 测试适配器设计

测试适配器用于连接各类仪器与待测芯片, 并提供多种功能电路, 其结构如图3所示。绿色虚线框内为测试适配器, 包含微控制器、电源调节、参数选择及挡位切换(以下简称切换电路)等3个电路模块。测试适配器设计需要学生理解运放参数的含义, 并设计能实现多个仪器调度及多种运放参数切换的自动测试适配电路。学生需要完成器件选型、原理图设计、印制板设计、焊接及

调试等整个硬件设计流程，以及微控制器的嵌入式程序编写。需要综合应用 C 语言、模拟电路、数字电路、微嵌系统设计、电子测量原理等多门先修课程知识体系，以锻炼学生需求细化和方案分解、硬件电路和嵌入式软件设计、团队协作等综合能力，培养其解决复杂工程问题的能力。

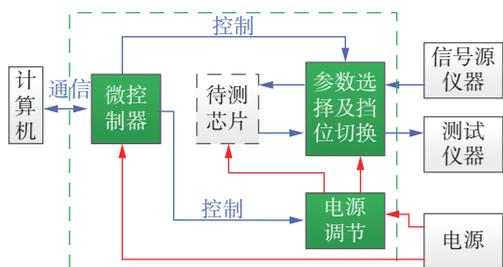


图 3 测试适配器原理框图

在芯片更换的过程中，夹具、切换电路都应处于下电状态，芯片在夹具固定好后，这些电路再上电，从而防止带电接入、移除芯片时造成损坏，因此图 3 中的电源调节电路需要具有程控开关功能。另一方面电源电路需要满足运放、切换电路、微控制器等多个电路的不同供电电压需求。综合考虑上述需求，采用给计算机供电的 ATX(advanced technology extended)电源模块，是一种低成本实现方案，其中用于主板供电的 20 脚插头引脚定义如图 4 所示。

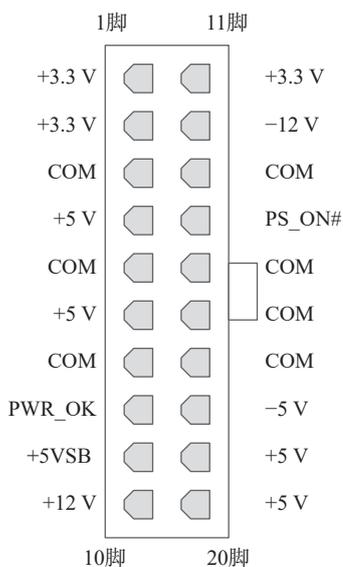


图 4 ATX 电源 20 脚插头引脚定义

ATX 电源具有 +3.3、±5、±12 V 等多组供电电压可供使用，因此通过简单的调压电路就可以满足供电电压小于等于 ±12 V 的运放测试需求。在

功率方面，各组电压输出电流都较大，其中 -12 V 输出电流最小，但也超过 0.5 A，能满足测试适配器的供电需求。另外通过其待机输出电压 +5VSB，和电源控制引脚 PS_ON# 很容易实现电源的程控开关操作，如图 5 所示。

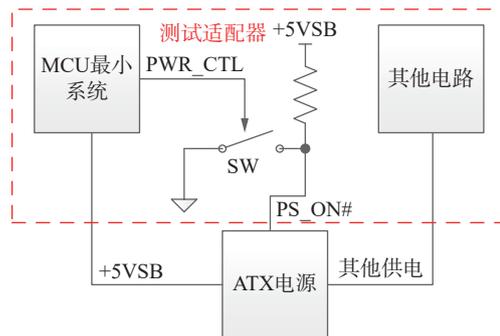


图 5 电源程控原理图

图 5 中，MCU(micro controller unit)最小系统由待机电压 +5VSB 供电，一直处于上电状态。PWR_CTL 为电源控制信号，根据主控计算机的程控指令改变，控制模拟开关 SW 断开或者闭合。SW 闭合时，PS_ON# 为低电平，使能 ATX 电源给其他电路供电；否则测试适配器其他电路处于断电状态，可以进行待测芯片的接入、移除操作。

需要特别注意的是，图 4 为规范定义的 ATX 电源标准引脚图，但通过实际测试发现，很多购置的 ATX 电源模块的 18 脚为空引脚，也就是电源模块没有提供 -5 V 电源输出。

测试适配器上的参数选择和挡位切换电路为实现运放多参数自动测试的关键电路，将在第 2 节中进一步展开分析。

1.2.2 自动测试软件开发

自动测试软件运行于计算机上，为整个系统的控制中枢，负责调度各类仪器、电源、测试适配器相互配合作，按约定的顺序执行各项测试，并汇总输出测试结果，其功能构成包含以下 5 个模块，如图 6 所示。

- 1) 自动测试软件的仪器发现模块，负责各类仪器的驱动及工作状态的确认。
- 2) 仪器程控模块，按测试需求远程设置仪器并读取仪器状态或测量结果。
- 3) 适配器程控模块，按测试需求远程配置测试适配器工作状态。
- 4) 自动测试序列模块，按待测参数、量程挡位编写顺序执行的测试序列。

5) 用户交互界面, 用于用户配置执行参数, 观测实时测试结果。



图6 自动测试软件功能模块

自动测试软件开发涉及的主要先修课程为自动测试系统。在先修课程中, 通过 LabWindows/CVI 软件, 学生已经掌握示波器、多用表、任意波发生器等仪器的连接和发现流程, 能够绘制简单交互界面, 并实现一些仪器基本功能的远程控制。该实验为学生提供了一个完整自动测试系统软件开发案例, 除了标准仪器以外, 还需要实现自制的测试适配器程控, 提升学生的软件、系统设计及调试能力。

1.2.3 教学实施及组织方式

该实验包括测试适配器设计和自动测试软件开发两门课程, 分别在大三下至大四上连续两个学期开课, 每门课 40 课时。由于是以学生为主导的设计课程, 每门课的课堂集中研讨环节仅占 20 课时, 剩余 20 课时为学生根据需要自主安排。其中课堂环节的前一到两次课(每次 2 课时)以教师讲授为主, 内容为课程要求和涉及的关键基础知识; 之后的课以学生汇报及答疑为主, 对于汇报中出现的一些共性问题, 教师进行补充讲解。

班级成员以自愿组合的形式进行分组, 每个小组 3~4 名学生。课程内容涉及电源电压范围、输入失调电压、输入偏置电流、输入失调电流、共模电压范围、增益带宽积、压摆率等 7 个运放参数, 各小组从这 7 个参数中随机抽取, 人均 1 个参数, 从而形成具有差异化选题的多组设计内容。

在设计环节, 为了减小硬件设计难度, 微控制器电路可以用采购的最小系统板。最小系统板包含控制器必备的电源、时钟、复位、仿真接口等电路, 可以独立工作, 为嵌入式程序开发提供

了编译调试平台。这使得程序开发和硬件设计可以由不同的学生分工协作, 同时推进。自动测试软件中的仪器发现及用户交互界面主框架等内容, 各组的需求近似, 可以由课题组提供参考模板, 设计小组进行适应性修改。

经过该实验, 学生经历了设计需求分析、测试适配器设计、测试系统搭建和自动测试软件设计等完整流程, 对集成电路测试系统的组成及设计方法有了全面认识。测试适配器中的运放参数测试电路是该实验的特有内容, 对于学生理解和应用运放参数具有重要意义。

2 运放参数测试电路

在运放设计和选择生产工艺时, 多种性能参数往往是互相制衡的, 没有一种运放可以确保各种参数均为最佳。知名模拟器件制造厂商, 如美国德州仪器, 在产的运放型号超过 1000 个, 各型号之间主要的差别就体现在参数的差异。运放出厂时, 需要对关键参数进行逐一测试, 以确保芯片满足设计要求。本文以输入偏置电流、共模电压范围、压摆率 3 种参数为例, 剖析其形成原理, 并提出测试方法和电路。这些电路组合后, 即构成图 3 的测试适配器关键部分——参数选择和挡位切换电路。

2.1 理想运放

运放基本电路模型如图 7 所示。

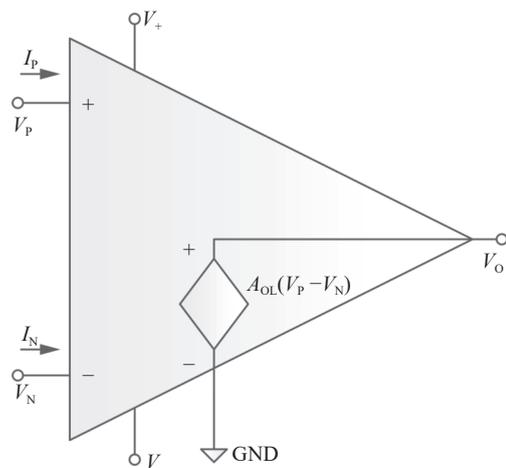


图7 运放基本电路模型

运放有两个输入端(同相输入端 V_P 和反向输入端 V_N)、一个输出端 V_O 和两个供电端(正电源 V_+ 和负电源 V_-)。所有端子的参考电位相同, 为 GND,

即信号参考地。对于理想运放，输出电压仅和输入差分电压相关：

$$V_O = A_{OL}(V_P - V_N) \quad (1)$$

式中： A_{OL} 为运放放大器开环放大倍数。

理想运放还具备以下特点：

- 1) 两个输入端之间的差分阻抗 $Z_{ID} = \infty$ ，两个输入端对 GND 的共模阻抗 $Z_{IC} = \infty$ ；
- 2) 两个输入端的输入电流 $I_P = I_N = 0$ ；
- 3) 当连入负反馈，运放工作在线性区时， $V_P = V_N$ ；
- 4) 输出阻抗 $Z_O = 0$ ；
- 5) 开环放大倍数 $A_{OL} = \infty$ 。

运放为线性有源器件，对于理想运放，其输入输出电压最大值均可以达到供电电压。也就是满足式(1)的同时，有：

$$V_{PM+} = V_{NM+} = V_+ \quad (2)$$

$$V_{PM-} = V_{NM-} = V_- \quad (3)$$

$$V_{OM+} = V_+ \quad (4)$$

$$V_{OM-} = V_- \quad (5)$$

式中： V_{PM+} 和 V_{PM-} 分别为同相输入端最大和最小输入电压， V_{NM+} 和 V_{NM-} 分别为反相输入端最大和最小输入电压， V_{OM+} 和 V_{OM-} 分别为输出端最大和最小输出电压。

2.2 参数测试原理和电路

运放参数众多，根据学生的知识体系和测试复杂度，在课程中选取了 7 个参数，包括静态参数：电源电压范围、输入失调电压、输入偏置电流、输入失调电流、共模电压范围，和动态参数：增益带宽积、压摆率。由于篇幅限制，下面对某一小组抽取的 3 个参数的测试原理和电路展开分析。

2.2.1 输入偏置电流

输入偏置电流为运放输入引脚的电流，即图 7 中的 I_P 和 I_N 。实际的运放芯片两个输入端阻抗是有限的，因此运放芯片存在偏置电流是不可避免的^[14]。其测试电路如图 8 所示。

V_{IO} 为运放的静态参数之一——输入失调电压。在图 8(a)中，反馈阻抗为 0，反向输入端偏置电流对输出不产生影响；图 8(b)中同相输入端源阻抗为 0，同相输入端偏置电流不产生影响，可得到：

$$V_{O1} = V_{IO} - I_P \times R_1 \quad (6)$$

$$V_{O2} = V_{IO} + I_N \times R_2 \quad (7)$$

式(6)和(7)中，失调电压均会对输出结果产生测量误差，采用多挡位设计，可减小其影响，结果如表 1 所示。

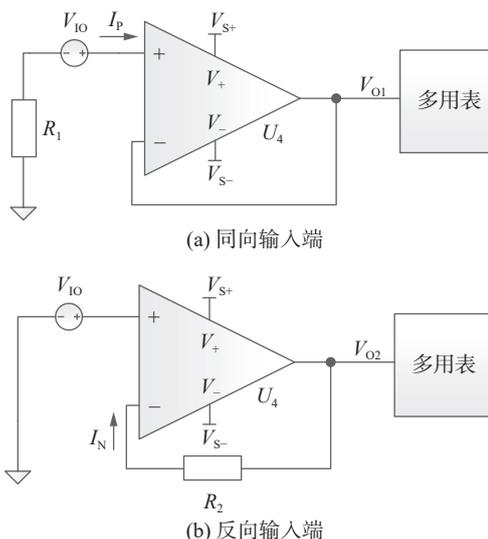


图 8 偏置电流测试电路

表 1 偏置电流测试挡位及相对误差

$I_P/I_N / \text{A}$	V_{IO} / V	$R_1/R_2 / \Omega$	$(I_P \times R_1) / (I_N \times R_2) / \text{V}$	相对误差/%
10 n	20 m	100 M	1.000	2
100 n	20 m	10 M	1.000	2
1 μ	20 m	1 M	1.000	2
10 μ	20 m	100 k	1.000	2

在表 1 中，偏置电流划分为 4 个挡位，可通过模拟开关改变电阻 R_1 或 R_2 的阻值实现挡位切换。失调电压按最大可能取值 20 mV 考虑，产生的相对误差为 2%，属于可接受的范围。若待测运放输入级为 CMOS (complementary metal-oxide-semiconductor) 或者 JFET (junction field effect transistor) 晶体管结构，其偏置电流可能低至几个皮安，而最小量程为 10 nA，无法实现准确测量。但皮安级电流已经属于微弱电流范畴，通过印制板及元器件的绝缘阻抗产生的漏电流对测试结果的准确度影响很大，在器件选型、电路结构及印制板设计等方面均需要作特殊考虑^[15]。因此基于图 8 的简易电路，仅适用于偏置电流较大的运放，双极性输入运放大多符合此条件。

2.2.2 共模电压范围

共模电压范围是两个输入端允许的共模电压

范围, 如果超过此范围, 输出将发生削波或非线性现象^[16]。运放输入端共模电压为 $(V_P + V_N)/2$ 。由于运放工作在线性区时, $V_P \approx V_N$, 因此也称作输入电压范围。对于大部分运放, 输出电压范围大于输入电压范围, 因此共模电压范围的简易测试电路如图9所示。

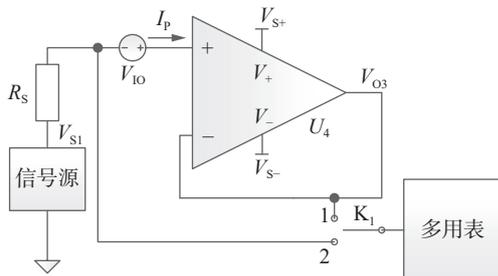


图9 共模电压范围测试电路

图9是增益为1的跟随电路, R_S 为信号源内阻, $R_S=50\ \Omega$, V_{S1} 为信号源输出直流电压, 开关 K_1 用于选择连接信号源输出或者运放输出至多用表, 从而消除了对信号源输出电压准确度的要求。

$$V_{O3} = V_{S1} - R_S \times I_P + V_{IO} \quad (8)$$

当开关 K_1 处于位置1时, 多用表测试电压为 V_{O3} , 也为运放反相输入端电压; 处于位置2时, 测试电压为 $V_{S1} - R_S \times I_P$, 为运放同相输入端电压(V_{IO} 实际上应位于运放内部)。若运放输入电压未超过共模电压范围时, 输出电压能跟随输入电压, 两次测试电压之差为 V_{IO} , 可根据运放器件手册确定其取值范围。考虑其他未计算的误差, 例如共模抑制比等, 设定一个小的误差限值 ΔV , 不断改变信号源电压 V_{S1} , 当两次测试电压之差达到 $V_{IO} + \Delta V$ 时, 判定输出电压不能跟随输入电压。此时信号源输出假设为 V'_{S1} , 可认为运放输入电压刚好处于共模电压范围的临界值, 输出发生了非线性失真。两次测试电压分别反映了运放反相和同相输入端的电压, 运放共模电压范围临界值 V'_{CM} 为两次测试电压的平均值, 即为:

$$V'_{CM} = V'_{S1} - R_S \times I_P + \frac{V_{IO} + \Delta V}{2} \quad (9)$$

通过上述方法, 消除了运放失调电压和偏置电流的影响, 共模电压范围的测量准确度仅和多用表测量准确度相关。信号源能输出可编程改变的稳定直流信号即可, 对其输出电压准确度没有要求, 因此常用的信号发生器可满足要求。

2.2.3 压摆率

压摆率为运放输出大幅度电压时, 输出波形的最大上升或下降速率, 单位为 $V/\mu s$ 。其测试电路如图10所示。

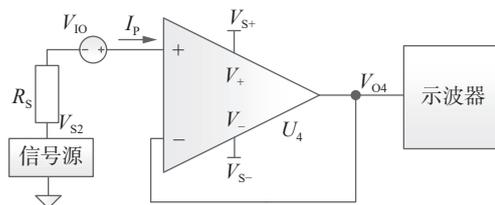


图10 压摆率测试电路

信号源输出电压 V_{S2} 为幅度较大的方波信号, 运放输出电压为:

$$V_{O4} = V_{S2} - R_S \times I_P + V_{IO} \quad (10)$$

式中: 偏置电流和失调电压产生的输出分别为 $R_S \times I_P$ 和 V_{IO} , 均为直流量; 在压摆率测试时, 输出信号 V_{O4} 和输入信号 V_{S2} 均采用峰峰值进行计量, 则测试结果不受前述直流量的影响。压摆率测试的理论波形如图11所示。

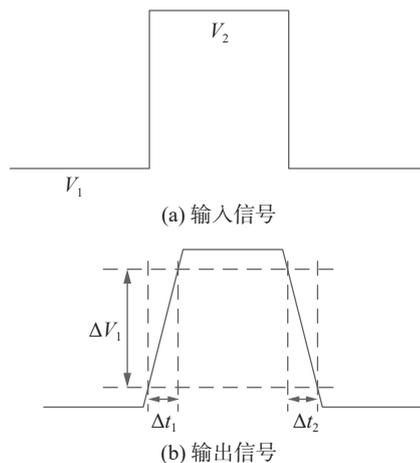


图11 压摆率测试波形

输入信号的幅度 $V_2 - V_1$ 应为几伏量级, 且正负峰值 V_2 和 V_1 在运放的共模电压范围内。信号发生器输出的方波信号上升沿和下降沿斜率通常可达到每微秒几百伏, 从而可以满足压摆率小于 $100\ V/\mu s$ 的运放测试需求。 Δt_1 和 Δt_2 分别为波形10%~90%之间的上升和下降时间, 可以通过示波器测量功能获取。 ΔV_1 为幅度变化量, 可以由下式计算得出:

$$\Delta V_1 = (90\% - 10\%) \times (V_2 - V_1) \quad (11)$$

进一步可计算出正向压摆率 S_{R+} 和负向压摆率 S_{R-} 分别为:

$$S_{R+} = \Delta V_1 / \Delta t_1 \quad (12)$$

$$S_{R-} = \Delta V_1 / \Delta t_2 \quad (13)$$

式(12)和(13)的计算结果只与波形的动态变化量相关,与式(10)中失调电压和偏置电流产生的直流误差无关。因此上述压摆率测试方法的准确度主要由信号源幅度准确度和示波器上升下降时间的测量准确度决定。

2.3 参数选择和挡位切换电路

把 2.2 节中的多种参数测试电路组合在一起,并通过程控开关进行切换,即构成测试适配器的关键模块——参数选择和挡位切换电路,可行的实现方案如图 12 所示。

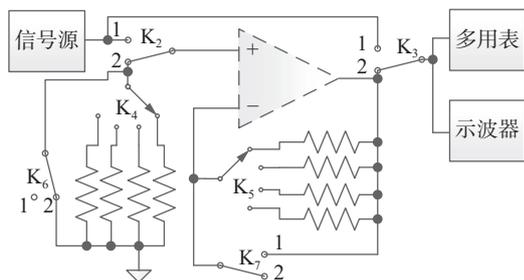


图 12 参数选择和挡位切换电路

K_4 和 K_5 为四选一开关,分别用于选择图 8 中 R_1 和 R_2 的阻值,从而实现同相输入偏置电流和反向输入偏置电流 4 个测量挡位的选择。 K_2 、 K_3 、 K_6 、 K_7 均为二选一开关,包括 1、2 两个可切换位置,可用于测试功能选择,如表 2 所示。

表 2 开关位置与测试功能的关系

开关位置				测试功能
K_2	K_3	K_6	K_7	
2	2	1	1	同相输入偏置电流
2	2	2	2	反相输入偏置电流
1	1	1	1	共模电压范围测试1
1	2	1	1	共模电压范围测试2
1	2	1	1	压摆率

在共模电压范围测试时,分两次测试:开关 K_3 位于位置 1 或者 2,此时使用多用表分别测试运放的同相和反向输入端电压。共模电压范围测试 2 和压摆率测试开关位置完全相同,但用到的测量仪器不同,前者为多用表,后者为示波器。两台测量仪器均为高阻输入,因此同时接入电路,并不会对测量结果产生影响。

图 12 中所有的开关均可使用模拟开关实现。

模拟开关导通阻抗为几欧姆,对测量准确度不会产生明显影响,且多个开关可以组合为一个芯片,如 K_4 和 K_5 可以用芯片 ADG659 实现,其内部包含两组四选一开关。

图 12 中所有的开关均可以通过图 3 中的微控制器逻辑输出信号进行控制,结合自动测试软件中开发的适配器程控功能,实现测试参数选择和挡位切换功能的远程控制。

3 实验结果

在实验课程中,课题组统一设计了 SOIC-8 封装的夹具板,适用于 3.81 mm 宽度的 SOIC 封装运放,如图 13 所示。该封装的运放在电路设计中被广泛使用,可以支持单运放或双运放两种结构,该实验针对双运放结构进行设计。

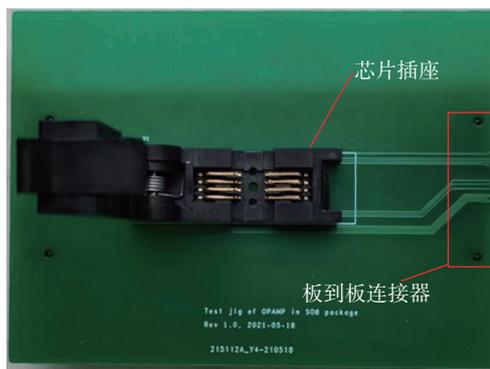


图 13 SOIC-8 夹具板

夹具板的核心器件为 SOIC-8 芯片插座,内置弹片与芯片引脚接触。放置芯片后,关闭顶盖即可以保证待测芯片与插座的稳定连接。电路板背面两侧分别装配了一个板到板连接器,实现与测试适配器的电气连接,同时也起到夹具板的固定和支撑作用。

某 3 人学生小组通过测试适配器设计课程,完成的设计案例如图 14 所示。设计案例包括输入偏置电流、共模电压范围和压摆率 3 种参数测试功能。

通过自动测试软件开发课程,完成的测试软件界面如图 15 所示。

在软件中,已经实现信号源、多用表、示波器等仪器以及测试适配器的远程控制和参数读取功能。运放编号(SO8 封装中包含两个运放,定义为编号 A 和 B)、偏置电流方向及挡位等变量通过下拉框进行配置后,点击“Run Test”按钮,就

可实现相应运放参数的自动测试, 并显示出测试结果。

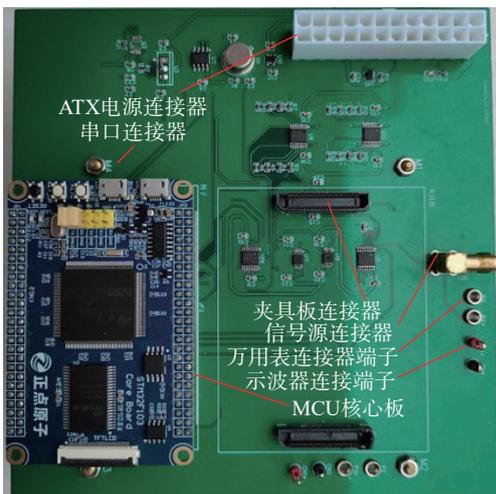


图 14 测试适配器设计案例

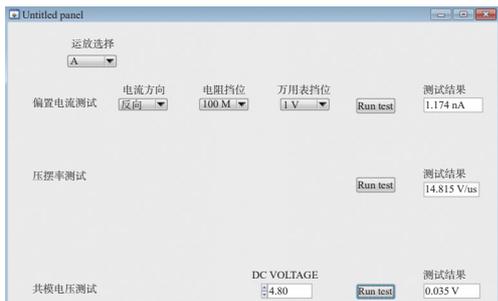


图 15 自动测试软件设计案例

对运放 OPA2277U 执行一组测试, 得到的测试结果如表 3 所示, 运放供电电压为 $\pm 5\text{ V}$ 。

表 3 运放 OPA2277U 测试结果

参数	运放A	运放B	器件手册
I_p/nA	0.799	0.807	$<\pm 1$
I_N/nA	0.198	0.399	$<\pm 1$
正 V_{CM}/V	$V_{S+}-0.89$	$V_{S+}-0.96$	$>V_{S+}-2$
负 V_{CM}/V	$V_{S-}+1.09$	$V_{S-}+1.12$	$<V_{S-}+2$
$S_{R+}/\text{V}\cdot\mu\text{s}^{-1}$	0.705	0.758	0.8(典型值)
$S_{R-}/\text{V}\cdot\mu\text{s}^{-1}$	0.736	0.770	0.8(典型值)

表 3 中, 输入偏置电流和共模电压范围两个参数的测试结果满足器件手册给出的 $25\text{ }^\circ\text{C}$ 条件下的取值范围, 压摆率的测试结果与器件手册给出的典型值接近。测试结果验证了各参数的测试方法和电路合理可行。

4 课程中的常见问题与反馈

该实验为综合设计类实验, 涉及知识面广、

跨度时间长、复杂度较高。经过两轮实验, 学生反映出的一些共性问题及解决思路如表 4 所示。

表 4 一些共性问题及解决思路

共性问题	解决思路
器件选型困难	选型案例演示: 打开TI、ADI等芯片制造商官网, 按照产品类别进行索引和选型
元件封装容易出错	尽可能使用公共的原理符号和封装库, 如立创EDA软件提供大量元件库
器件焊接困难	禁止选用BGA、QFN等具有内嵌引脚封装的器件, 电阻电容封装 ≥ 0603
软硬件联调难	通过在线仿真功能单步执行代码, 并通过示波器单次触发功能抓取实时波形

表 4 中的问题都主要集中在测试适配器设计和调试阶段, 反映出大部分学生在硬件设计实践方面缺乏经验。

通过该实验课程, 绝大部分学生获得感比较强, 在实验报告的“总结及心得体会”章节最常出现的内容包括: 软硬件遇到了一些较难发现的问题, 经过努力最终顺利解决; 搞清楚了运放参数对电路性能的影响; 掌握了硬件设计、嵌入式软件设计、Lab Windows/CVI 编程等相关技能; 提升了团队成员之间沟通和合作的能力; 学会系统性分析问题的重要性。

5 结束语

该论文给出了基于运放的集成电路测试系统实验整体架构、课程设计及实施方式。重点阐释了测试适配器的设计方法, 给出了 3 种常见参数的测试电路和误差分析。随着实验开发推进, 可以加入更多参数, 进一步丰富实验内容。实验内容对于缺少实践经验的本科生具有较大的挑战, 每个小组涉及的参数类型不宜太多, 以 3 人小组为例, 2~3 个参数比较合适。通过实验, 学生对运放参数对电路性能产生的影响有了深刻认识, 从而学会在电路设计中如何选用和设计运放电路。结合实验仪器选型、测试系统构建和自动测试软件开发等流程, 学生对集成电路测试系统设计流程有了全面认识, 为自主设计集成电路测试系统奠定了良好基础。该实验课程的开设对我国集成电路测试人才培养具有重要意义。

参考文献

[1] 冯建呈, 闫丽琴, 王占选, 等. 集成电路综合自动测试系统软硬件接口设计[J]. 计算机测量与控制, 2023, 31(7): 1-7.

(下转第 89 页)