

论文

缓冲层对 p-a-Si/n-c-Si 异质结太阳电池影响的计算 分析

白晓宇*, 郭群超, 柳琴, 庞红杰, 张滢清, 李红波

上海太阳能工程技术研究中心,上海 200241 *联系人,E-mail: njustbxy@hotmail.com

收稿日期: 2012-12-28; 接受日期: 2013-02-01 国家科技支撑计划资助项目(编号: 2010BAK69B25)

摘要 采用 AFORS-HET 和 MATLAB 从理论上研究了缓冲层对 HIT 电池性能的影响机理. 首先对 P层进行优化,发现高掺杂、薄厚度的 P层有利于电池效率的提升. 缓冲层主要的影响有两方面,一是界面态密度,二是与晶体硅形成能带失配. 模拟发现,界面态增大导致复合中心密度上升,开路电压下降;能带失配的增大可以降低界面处少子浓度,起到场钝化效果,提高开路电压. 短路电流和填充因子受到界面处的影响较小,与 P层的工艺条件有比较大的关系.

关键词 p-a-Si/n-c-Si 异质结太阳电池, 缓冲层, 界面态密度, 能带失配

PACS: 73.40.Lq, 88.40.hj, 88.40.jj

doi: 10.1360/132012-1024

1990 年日本 Sanyo 公司在研究 a-Si 薄膜电池的基础上提出了 a-Si/c-Si 异质结太阳电池,并称其为HIT (Heterojunction with Intrinsic Thin Layer)电池. 2011 年 Sanyo 的最新报道称其 HIT 电池采用 98 μm的 n型单晶硅衬底实验室转换效率已达到 23.7%. HIT 电池与传统电池的 PN 结不同,需要在 P区与 N区之间插入一层本征层作为缓冲,钝化异质结界面,提升电池性能.实验研究表明 HIT 电池的界面处理是一项非常关键的技术,对电池的性能有很大的影响[1-3].本文则是从理论上探索缓冲层对电池性能影响的机理,主要考虑两个方面:一是本征缓冲层对晶体硅表面的钝化效果,也就是界面态密度;二是本征缓冲层

的禁带宽度, 也就是界面处能带失配的大小.

1 模拟结构与参数

为了简化模型,模拟中采用单面电池结构,无背场,正背面均设定为欧姆接触,电子、空穴表面复合速度均为 10^7 cm s⁻¹,光源光谱 AM1.5,环境温度 300 K,正面反射率 0.1,背面反射率 1.各薄膜层采用表 1 所示的参数设置^[4-9].

P 型非晶硅与本征缓冲层的缺陷态设置如表 $2^{[4-9]}$, 其中带尾态取 Urbach 带尾, 带间态取双 Guass 分布.

引用格式: 白晓宇, 郭群超, 柳琴, 等. 缓冲层对 p-a-Si/n-c-Si 异质结太阳电池影响的计算分析. 中国科学: 物理学 力学 天文学, 2013, 43: 923–929 Bai X Y, Guo Q C, Liu Q, et al. Analysis of the influence of buffer layer on p-a-si/n-c-si heterojunction solar cells (in Chinese). Sci Sin-Phys Mech Astron, 2013, 43: 923–929, doi: 10.1360/132012-1024

表 1 HIT 电池参数设置

Table 1 HIT solar cells parameters settings

参数	parameters set	i-Si	m a Ci
少奴	p-a-Si	(Buffer layer)	n-c-Si
厚度 (nm)	1-40	5	2×10^{5}
介电常数	11.9	11.9	11.9
电子亲和势 (eV)	3.9	3.9-4.05	4.05
禁带宽度(eV)	1.8	1.82-1.12	1.124
光学带隙(eV)	1.74	1.82-1.12	1.124
有效导带态密度(cm-3)	2.5×10^{20}	2.5×10^{20}	2.846×10^{19}
有效价带态密度(cm ⁻³)	2.5×10^{20}	2.5×10^{20}	2.685×10^{19}
电子迁移率(cm ² V ⁻¹ s ⁻¹)	5	20	1107
空穴迁移率(cm² V-1 s-1)	1	5	424.6
受主掺杂浓度(cm-3)	$1 \times 10^{19} - 1 \times 10^{20}$	0	0
施主掺杂浓度(cm ⁻³)	0	0	1×10^{16}
电子热速度 (cm s ⁻¹)	1×10^{7}	1×10^{7}	1×10^{7}
空穴热速度(cm s-1)	1×10^{7}	1×10^{7}	1×10^{7}
层密度 (g cm ⁻³)	2.328	2.328	2.328
电子俄歇复合系数	0	0	0
$(cm^6 s^{-1})$	U	U	U
空穴俄歇复合系数	0	0	0
$(cm^6 s^{-1})$	3	Ü	V
直接复合系数	0	0	0

表 2 非晶硅缺陷态参数设置

Table 2 Amorphous silicon defect states parameter settings

缺陷态类型	缺陷态参量	p-a-Si	i-Si (Buffer layer)
	特征能量 (eV)	0.035	0.03
类受主(导 带)带尾态	总态密度 (cm ⁻³ eV ⁻¹)	1×10^{21}	1×10^{21}
	对电子俘获截面 (cm²)	1×10^{-17}	1×10^{-17}
	对空穴俘获截面 (cm²)	1×10^{-15}	1×10^{-15}
	特征能量 (eV)	0.068	0.05
类施主(价	总态密度 (cm ⁻³ eV ⁻¹)	1×10^{21}	1×10^{21}
带)带尾态	对电子俘获截面 (cm²)	1×10^{-15}	1×10^{-15}
	对空穴俘获截面 (cm²)	1×10^{-17}	1×10^{-17}
类受主带 间态	总态密度 (cm ⁻³ eV ⁻¹)	1.8×10 ¹⁹	2.5×10 ¹⁶
	峰值能量 (eV)	1.2	1.12
	标准差 (eV)	0.22	0.08
	对电子俘获截面(cm²)	1×10^{-15}	1×10^{-14}
	对空穴俘获截面(cm²)	1×10^{-14}	1×10^{-15}
类施主带 间态	总态密度 (cm ⁻³ eV ⁻¹)	1.8×10 ¹⁹	2.5×10 ¹⁶
	峰值能量 (eV)	1.1	1.02
	标准差 (eV)	0.22	0.08
	对电子俘获截面 (cm²)	1×10^{-14}	1×10^{-15}
	对空穴俘获截面 (cm²)	1×10^{-15}	1×10 ⁻¹⁴

晶体硅的缺陷态均设置为连续平均分布, 缺陷态密度为 10^{11} cm $^{-3}$ eV $^{-1}$, 俘获截面与非晶硅带间态设置相同.

2 模拟结果与计算分析

2.1 p-a-Si 层的优化模拟

首先对窗口层进行优化模拟,图 1 和图 2 显示了p-a-Si 窗口层的掺杂浓度与厚度对电池性能的影响.从图中可见,掺杂浓度过低会使得 J-V 曲线呈 S 型,而厚度太厚会使得短路电流显著降低. 在异质结电池中,由于界面能带失配的存在,必须有较强的内建电场才能使得载流子顺利通过 PN 结,当 P 层掺杂过低时,内建电场较弱,载流子通过结区输运受阻,使得光生电流降低,并且外电压越大,降低越明显,因此形成 S型 J-V 曲线^[10]. P 层厚度太厚时,对短波的吸收增大,使得进入硅片内的短波光减少,电池短波段的量子效率降低,短路电流下降. 通过综合模拟优化,将 P 层优化后的条件确定为掺杂浓度 1×10²⁰ cm⁻³,厚度 5 nm.

2.2 缓冲层对电池性能的影响

缓冲层对 J-V 曲线的影响如图 3-5 所示.

图 3 表示能带失配对 J-V 曲线的影响.模拟中发现,能带失配仅在有界面态时才会对 J-V 曲线产生影响,没有界面态时 J-V 不会因失配值的改变而变化. 当存在界面态时,失配越小,开路电压越低,而短路电流和填充因子几乎不会有变化.图 4 和图 5 表示界面态密度对 J-V 曲线的影响.与图 3 类似,界面态也仅对开路电压有影响.从图 4 和图 5 的比较中发现,缓冲层禁带宽度 E_g =1.62 eV 时,界面态密度为 5×10^{12} cm⁻²

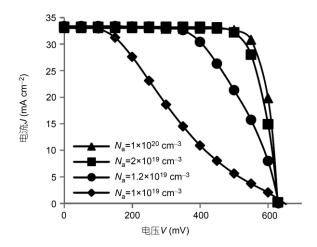


图 1 P 层掺杂浓度对电池性能的影响

Figure 1 The influence of P layer dopantconcentration on solar cells performance.

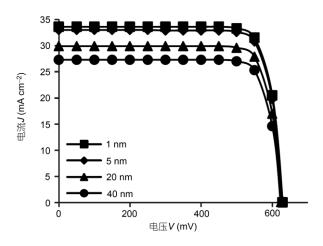


图 2 P 层厚度对电池性能的影响

Figure 2 The influence of P layer thickness on the solar cells performance.

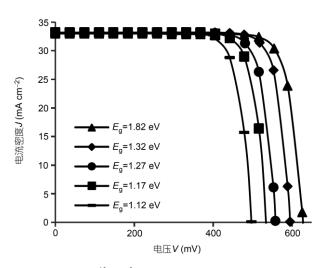


图 3 $D_{it}=1\times10^{12}\,\mathrm{cm}^{-2}$ 时缓冲层带隙对 J-V 曲线的影响 Figure 3 When $D_{it}=1\times10^{12}$ cm⁻², the influence of buffer layer's band gap on the J-V curve.

开路电压才会下降, 而 E_g =1.37 eV 时, 界面态密度为 1×10¹² cm⁻² 开路电压就会下降, 说明缓冲层与晶体硅 能带失配较大时,对界面态的耐受度提高.

图6和图7给出了开路电压随缓冲层变化的详细 趋势. 从图 6 中可见对于较高的能带失配, 1×1012 cm-2 界面态对开路电压几乎没有影响, 而能带失配 较低时, 开路电压有显著降低, 当能带没有失配时, 界面态导致的开路电压降低甚至超过 100 mV.

开路电压直接决定于光生载流子的产生量,图8 为异质结光暗能带的对比, 图中 PN 结各层的内建电 势可以表达为[10]

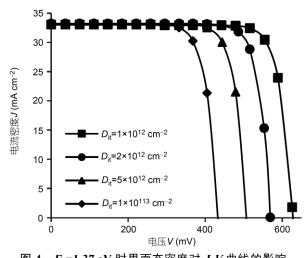


图 4 E_g =1.37 eV 时界面态密度对 J-V 曲线的影响

Figure 4 When $E_g=1.37$ eV, the influence of density of interface state on the J-V curve.

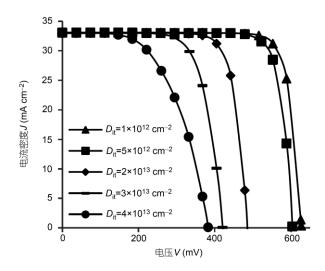


图 5 $E_g=1.62$ eV 时界面态密度对 J-V 曲线的影响 When $E_g=1.62$ eV, the influence of density of interface state on the J-V curve.

$$V_{p} = \frac{kT}{q} \ln \frac{p(x_{p})}{p(x_{i-})},$$
 (1)

$$V_{i} = \frac{kT}{q} \ln \frac{p(x_{i+})}{p(0_{-})},$$
 (2)

$$V_{n} = \frac{kT}{q} \ln \frac{p(0_{+})}{p(x_{n})}.$$
 (3)

在光照情况下, $p(x_p)$, $p(x_{i-})$, $p(x_{i+})$, $p(0_-)$, $p(0_+)$ 几 乎没有变化, 主要是 $p(x_n)$ 的变化造成了 V_n 的变化, 而变化的大小就是开路电压 V_{oc} . 因此, 开路电压 V_{oc}

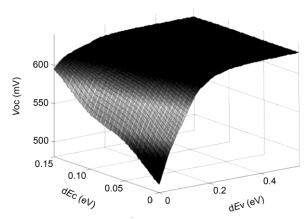


图 6 D_{it} =1×10¹² cm⁻² 时缓冲层与晶体硅能带失配对开路 电压的影响

Figure 6 When $D_{it}=1\times10^{12} \text{ cm}^{-2}$, the influence of band mismatch on the open circuit voltage.

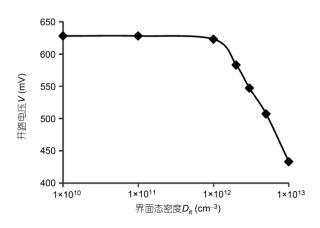


图 7 $E_{\rm g}$ =1.37 eV 时界面态密度对开路电压的影响

Figure 7 When $E_{\rm g}$ =1.37 eV, the influence of density of interface on the openci-rcuit voltage.

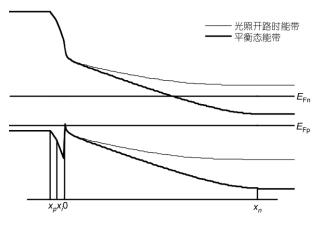


图 8 异质结光暗能带对比

Figure 8 The contrast of HIT heterojunction's light and dark energy band.

取决于 $\Delta p(x_n)$.

$$V_{oc} = \frac{kT}{q} \ln \frac{p_0(0_+)}{p_0(x_n)} - \frac{kT}{q} \ln \frac{p_0(0_+)}{p_0(x_n) + \Delta p(x_n)}$$

$$= \frac{kT}{q} \ln \left[1 + \frac{\Delta p(x_n)}{p_0(x_n)} \right]$$

$$\approx \frac{kT}{q} \ln \frac{\Delta p(x_n)}{p_{n0}}.$$
(4)

其中

$$p_0(x_n) = \frac{n_i^2}{N_D} = p_{n0}.$$
 (5)

因此, V_{oc} 与 $\ln \Delta p(x_n)$ 成正比.显然, $\Delta p(x_n)$ 的值与背表面复合和界面复合都有关系, 两处的复合速度越大, 空穴的在表面处的"流失速度"越快, $\Delta p(x_n)$ 的值越小, 开路电压越低. 界面态与能带失配都会影响界面处空穴的复合速度, 将背表面的复合速度设为 S_1 , 界面处的复合速度设为 S_2 .

假定硅片内部无电场, 电场只存在于界面处, 并认为平衡态空穴浓度与 x 无关, $\Delta p(x_n)$ 的值遵循连续性方程

$$D_{p} \frac{\mathrm{d}^{2} \Delta p(x)}{\mathrm{d}x^{2}} - \frac{\Delta p(x)}{\tau_{p}} + g = 0.$$
 (6)

其中 D_p 为空穴扩散系数, τ_p 为空穴少子寿命,g 为光生载流子产生率,假定单色光入射,根据 Lambertbeer 定律

$$g = \Phi(1 - R)\alpha_2 e^{-\alpha_1 H_a - \alpha_i x_i - \alpha_2 x}, \tag{7}$$

 Φ 为能流密度, R 为电池表面反射率, α_2 , α_1 分别为单晶硅、非晶硅的吸收系数, H_α 为非晶硅层厚度.

连续性方程的边界条件由界面与背表面处的复合速度决定^[11],其中在界面处,由于形成反型层,电子为少子,因此 SRH 复合的速率由光生电子浓度 $\Delta n(0)$ 决定, H_n 为 n \boxtimes (硅片)厚度.

$$\frac{\mathrm{d}\Delta p(x)}{\mathrm{d}x}\bigg|_{x=H_n} = -\frac{S_1}{D_p} \Delta p(H_n),\tag{8}$$

$$\frac{\mathrm{d}\Delta p(x)}{\mathrm{d}x}\bigg|_{x=0} = \frac{S_2}{D_p} \Delta n(0). \tag{9}$$

则

$$\Delta p(x) = A e^{\frac{x}{L_p}} + B e^{-\frac{x}{L_p}} + \frac{\Phi(1 - R)\alpha_2 L_p^2 e^{-\alpha_1 H_a - \alpha_2 x}}{D_p (1 - \alpha_2^2 L_p^2)},$$
(10)

$$V_{oc} = \frac{kT}{q} \left\{ \ln \left[A e^{\frac{x}{L_p}} + B e^{-\frac{x}{L_p}} + \frac{\Phi(1-R)\alpha_2 L_p^2 e^{-\alpha_1 H_a - \alpha_2 x}}{D_p (1 - \alpha_2^2 L_p^2)} \right] - \ln p_{n0} \right\},$$

$$A = \frac{\left(\alpha_2 - \frac{S_1}{D_p} \right) \frac{\Phi(1-R)\alpha_2 L_p^3 e^{-\alpha_1 H_a - \alpha_2 H_n}}{D_p (1 - \alpha_2^2 L_p^2)} + \left(\frac{S_1 L_p}{D_p} - 1 \right) e^{-\frac{H_n}{L_p}} \left(\frac{S_2 L_p}{D_p} \Delta n(0) + \frac{\Phi(1-R)\alpha_2^2 L_p^3 e^{-\alpha_1 H_a}}{D_p (1 - \alpha_2^2 L_p^2)} \right)}{\left(\frac{S_1 L_p}{D_p} + 1 \right) e^{\frac{H_n}{L_p}} + \left(\frac{S_1 L_p}{D_p} - 1 \right) e^{-\frac{H_n}{L_p}}},$$

$$B = \frac{\left(\alpha_2 - \frac{S_1}{D_p} \right) \frac{\Phi(1-R)\alpha_2 L_p^3 e^{-\alpha_1 H_a - \alpha_2 H_n}}{D_p (1 - \alpha_2^2 L_p^2)} - \left(\frac{S_1 L_p}{D_p} + 1 \right) e^{\frac{H_n}{L_p}} \left(\frac{S_2 L_p}{D_p} \Delta n(0) + \frac{\Phi(1-R)\alpha_2^2 L_p^3 e^{-\alpha_1 H_a}}{D_p (1 - \alpha_2^2 L_p^2)} \right)}{\left(\frac{S_1 L_p}{D_p} + 1 \right) e^{\frac{H_n}{L_p}} + \left(\frac{S_1 L_p}{D_p} - 1 \right) e^{-\frac{H_n}{L_p}}}.$$

$$(12)$$

假设有波长为 520 nm, 能流密度为 3.89×10^{14} cm⁻² s⁻¹ 的单色光照射, 取 α_1 =1.17×10⁵ cm⁻¹, α_2 =10⁴ cm⁻¹, D_p =11 cm² s⁻¹, x_n =300 nm, L_p =100 μm, H_n =200 μm, R=0.1, H_p =10 nm, $\Delta n(0)$ =10⁹ cm⁻³, 计算 Δp 的分布如图 9 所示.

从图 9 中可以看到表面复合对光生空穴浓度有很大的影响,而且界面处的复合比背表面复合的影响更大,因此在电池制备过程中,界面的处理非常重要.开路电压由光生空穴浓度的对数值决定,其计算结果如图 10. 可见界面复合较低时,它对开路电压影响很小,当界面复合达到 1×10⁴ cm s⁻¹ 以上时,开路电压开始下降.

界面复合速度受界面态密度和能带失配的影响, 先不考虑能带失配,界面复合速度与界面态密度呈 线性关系

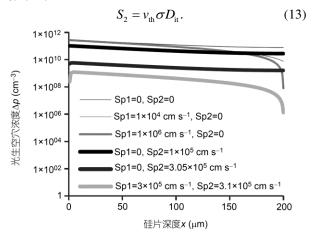


图 9 前后表面的复合速度对 Δp 的影响

Figure 9 The influence of front and rear surface recombination velocity on Δp .

取 v_{th} = 10^7 cm s⁻¹, σ = 10^{-14} cm², 图 10 可表示为图 11. 比较图 11 和图 7 可以看到两者具有相似性,证明上述计算过程可以反映出缓冲层对开路电压的影响机理——界面态密度导致了边界条件的改变,光生空穴浓度改变,开路电压也随之变化. 图 11 和图 7 中开路电压数值的差别是由于模拟中采用 AM1.5 光谱,而计算中仅采用 520 nm 单色光照射,并且在计算过程中忽略了势垒区电场.

能带失配对界面复合的影响主要表现为对边界条件中界面处少子浓度 $\Delta n(0)$ 的影响,图 12 为导带失配为 0.15 eV 时,价带失配对开路电压和界面处光生载流子浓度的影响,可见在界面处空穴浓度始终大于电子浓度,证明界面处形成反型层.失配值越大,

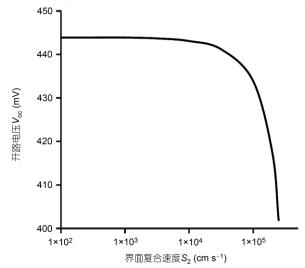


图 10 界面复合对开路电压的影响

Figure 10 The influence of interface recombination on open circuit voltage.

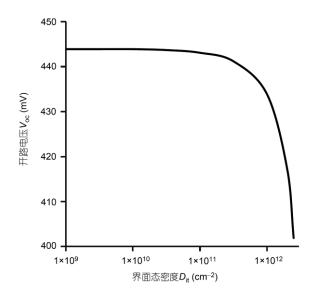


图 11 界面态密度对开路电压的影响

Figure 11 The influence of density of interface state on open circuit voltage.

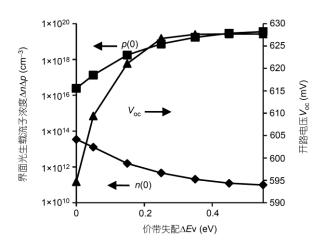


图 12 价带失配对界面载流子浓度和开路电压的影响 Figure 12 The influence of valence band mismatch on the interface carrier concentration and open circuit voltage.

界面光生电子浓度 $\Delta n(0)$ 越低,由边界条件可知空穴 "流失速度"越低,开路电压就会相应上升,图中开路电压与 $\Delta n(0)$ 具有明显的负相关性。图 13 为不同失配值时的能带对比,从中可以发现能带失配值不同会导致能带弯曲量在 P,N 两侧分布的改变,由此造成带隙较大者 $\Delta n(0)$ 较低,导致界面复合速度的差异。

综上所述,能带失配和界面态都是通过影响前表面复合进而影响光生空穴的分布,导致开路电压的变化,因此界面对开路电压的影响本质上是 $S_2\Delta n(0)$ 一项



图 13 不同缓冲层禁带宽度的能带对比 Figure 13 The contrast of different buffer layerenergy band.

对开路电压的影响. 当没有界面态时, D_{it} =0, S_2 =0, 能 带失配引起 $\Delta n(0)$ 的变化不能改变 $S_2\Delta n(0)$ 的值, 所以必须要有界面态的存在, $S_2\neq 0$ 时, 能带失配的影响才能体现出来. 当界面态密度一定时, 能带失配的适当增大则会降低界面处光生少子的浓度 $\Delta n(0)$,降低 $S_2\Delta n(0)$ 的值, 提高开路电压. 计算所得规律与模拟结果完全吻合.

3 结论

首先对 P 层进行了优化, P 层掺杂太低会导致填充因子降低, 厚度太厚会导致短路电流下降, 最终将 P 层的条件优化为 N_a =1×10²⁰ cm⁻³, d=5 nm. 缓冲层对电池的影响主要表现在界面态密度和能带失配两方面, 两者会一起影响界面处的复合, 进而影响硅片中光生空穴的浓度, 造成开路电压的变化. 其中界面态密度决定复合中心的多少, 界面态增大会导致复合速度上升, 开路电压下降. 能带失配的适当上升可以降低界面处少子浓度, 起到一定的场钝化效果, 提高开路电压. 当不存在界面态时, 界面处没有复合中心, 能带失配不影响开路电压. 短路电流和填充因子几乎不受影响.

从模拟结果可以总结出,如果实验中发现短路电流较低应该考虑优化 p-a-Si 层厚度,使其尽量减薄;如果是填充因子较低可能是由于 p-a-Si 层掺杂不够重,应该适当增大 p-a-Si 层掺杂浓度;如果是开路电压较低应当是界面处复合太大,应该考虑适当增大缓冲层带隙,优化界面.

参考文献

- 1 Wolf S D, Kondo M. Abruptness of a-Si:H/c-Si interface revealed by carrier lifetime measurements. Appl Phys Lett, 2007, 90(4): 042111
- 2 Olibet S, Sauvain E V, Ballif C. Model for a-Si:H/c-Si interface recombination based on the amphoteric nature of silicon dangling bonds. Phys Rev B, 2007, 76(3): 035326
- 3 Wang T H, IwaniczkoE, Page M R, et al. Effect of emitter deposition temperature on surface passivation in hot-wire chemical vapor deposited silicon heterojunction solar cells. Thin Solid Films, 2006, 501(1-2): 284–287
- 4 Liang Z C, Chen D M, Zhu Y B, et al. Study on the SiN_x/Al rear reflectance performance of crystalline silicon solar cell (in Chinese). Sci China-Tech Sci, 2011, 41(1): 16–20 [梁宗存, 陈达明, 朱彦斌, 等. 晶体硅太阳电池 SiN_x/Al 背反射性能研究. 中国科学: 技术科学, 2011, 41(1): 16–20]
- 5 王成龙, 范多旺, 王成兵, 等. 太阳能电池用低掺杂率多晶硅薄膜的制备. 中国科学: 物理学 力学 天文学, 2010, 40(2): 219-223
- 6 Como N H, Acevedo A M. Simulation of hererojunction silicon solar cells with AMPS-1D. Sol Energy Mater Sol Cells, 2010, 94(1): 62-67
- Wang J Q, Meng F Y, Fang Z D, et al. Investigation of a-Si(N⁺)/c-Si(P) heterojunction solar cell through AFORS-HET simulation. Surf Interface Anal, 2011, 43(9): 1211–1217
- 8 Zhou J, Di M D, Sun T T, et al. Effects of substrate resistivity and interface defect density on performance of solar cell with silicon heterojunctions (in Chinese). Acta Phys Sin, 2010, 59(12): 8870–8876 [周俊, 邸明东, 孙铁囤, 等. 界面缺陷态密度与衬底电阻率取值 对硅异质结光伏电池性能的影响. 物理学报, 2010, 59(12): 8870–8876]
- 9 袁育杰, 侯国付, 张建军, 等. 梯度氢稀释法制备微晶硅 n-i-p 太阳电池的研究. 中国科学: 技术科学, 2009, 39(6): 1058-1062
- 10 钟春良. a-Si:H/c-Si 异质结界面特性的理论研究. 博士学位论文. 广州: 华南理工大学, 2011
- 11 Fonash S J. Solar Cell Device Physics. 2nd ed. 北京: 科学出版社, 2011

Analysis of the influence of buffer layer on p-a-Si/n-c-Si heterojunction solar cells

BAI XiaoYu*, GUO QunChao, LIU Qin, PANG HongJie, ZHANG YingQing & LI HongBo

Shanghai Solar Energy Research Center, Shanghai 200241, China

The influence mechanism of buffer layer on HIT solar cells is researched by AFORS-HET and MATLAB. First, P layer's condition is optimized, result shows that high doping, thin thickness P layer should be chosen. Buffer layer have a twofold effect, the influence on density of interface state, and the energy band offsets between with crystalline silicon. Through calculation and simulation with AFORS-HET and MATLAB, it is found that when the density of interface state increases, the density of recombination center would increase, then open circuit voltage decreases. When the band mismatch increases, the interface minority carrier concentration would decline, open circuit voltage then improves. The influence of buffer layer on short circuit current and fill factor is small, but P layer's condition has a relative bigger influence on them.

p-a-Si/n-c-Si heterojunction solar cells, buffer layer, density of interface state, energy band offsets

PACS: 73.40.Lq, 88.40.hj, 88.40.jj

doi: 10.1360/132012-1024