



论 文

新型 RESURF AlGaIn/GaN HEMTs 器件耐压分析

段宝兴*, 杨银堂

西安电子科技大学微电子学院, 宽禁带半导体材料与器件教育部重点实验室, 西安 710071

* 通信作者. E-mail: bxduan@163.com

收稿日期: 2011-03-30; 接受日期: 2011-07-20

国家自然科学基金 (批准号: 61106076) 资助项目

摘要 本文首先从器件有源区耗尽过程分析表明 AlGaIn/GaN HEMTs 器件具有与传统 Si 功率器件不同的耗尽过程, 针对 AlGaIn/GaN HEMTs 器件特殊的耐压机理, 提出了一种降低表面电场, 提高击穿电压的新型 RESURF AlGaIn/GaN HEMTs 结构. 新结构通过在极化的 AlGaIn 层中引入分区负电荷, 辅助耗尽二维电子气, 有效降低了引起器件击穿的栅极边缘高电场, 并首次在漏极附近引入正电荷使漏端高电场峰降低. 利用仿真软件 ISE 分析验证了 AlGaIn/GaN HEMTs 器件具有的“虚栅”效应, 通过电场和击穿特性分析获得, 新结构使器件击穿电压从传统结构的 257 V 提高到 550 V.

关键词 AlGaIn/GaN HEMTs 击穿电压 电场 RESURF 二维电子气

1 引言

以 SiC, GaN 和 ZnO 为代表的第三代宽带隙半导体材料与器件, 是发展大功率、高频高温、抗强辐射、蓝光激光器和紫外探测器等技术的核心. 由于众所周知的优良材料特性, 使第三代半导体技术, 包括材料生长与外延、器件设计及工艺、系统封装和可靠性等研究已成为近几年半导体研究领域的热点. SiC 具有高热导率、高电子饱和速度以及大的临界击穿电场, 是电力电子 (或功率半导体) 领域 Si 材料的首选“继承者”; GaN 材料具有的极化效应, 高的禁带宽度 (≥ 3.4 eV)、高的电子饱和速度 (2.2×10^7 cm/s) 和大的临界击穿电场 (≥ 3 MV/cm) 等优点^[1], 尤其外延在高热导率 SiC 衬底上的 AlGaIn/GaN HEMTs (high electron mobility transistors) 器件, 是军用微波信号放大系统的核心.

目前 AlGaIn/GaN HEMTs 器件的研究主要通过电场优化提高击穿电压^[2~6]、通过结构设计缓解电流崩塌^[7,8]以及提高器件可靠性^[9,10]. 由于 AlGaIn/GaN 异质结利用自发极化和压电极化效应形成高密度二维电子气 (two dimensional electron gas, 2DEG), 使这种结构具有很低的导通电阻. 然而, 实现一定功率密度和满足特定电压转换的功率器件, 击穿电压是一个非常重要的参数, 研究者在硅功率器件中已经设计了很多提高功率器件击穿电压的方法和技术^[11~15]. 但是, AlGaIn/GaN HEMTs 器件的特殊耐压机理使得设计优化高击穿电压的硅技术不能直接移植^[16].

本文首次提出了一种具有 Double LDD (low density drain) 的新型 AlGaIn/GaN HEMTs 器件结构, 通过调制异质结的高密度 2DEG 分布, 实现了硅基功率器件设计中降低表面电场的 RESURF (reduced

surface field) 技术. 并利用电场调制原理^[17,18]在器件漏极附近引入一定量正电荷, 使 AlGaIn/GaN HEMTs 器件的表面电场达到最优分布 (电场分布均匀, 高电场峰值降低), 借助器件仿真软件 ISE 分析表明, 新型 AlGaIn/GaN HEMTs 器件的击穿电压较常规结构从 257 V 提高到 550 V.

2 器件结构

AlGaIn/GaN HEMTs 微波功率器件具有高功率密度、高工作温度和抗辐照能力, 在军用电子装备和武器系统中具有其他器件无法比拟的优点, 它的应用速度超过所有其他种类的固态微波功率器件. AlGaIn/GaN 异质结的极化效应形成了高密度 2DEG, 异质结的极化包括压电极化和材料自发极化, 总的极化感应电荷由式 (1) 给出 (其中 $\sigma(x)$ 为总的极化感应电荷, $P_{\text{spontaneous}}(\text{Al}_x\text{Ga}_{1-x}\text{N})$ 和 $P_{\text{spontaneous}}(\text{GaN})$ 分别为 AlGaIn 和 GaN 材料的自发极化, $P_{\text{piezoelectric}}(\text{Al}_x\text{Ga}_{1-x}\text{N})$ 和 $P_{\text{piezoelectric}}(\text{GaN})$ 为两种材料由于压电效应形成的压电极化):

$$\sigma(x) = P_{\text{spontaneous}}(\text{Al}_x\text{Ga}_{1-x}\text{N}) - P_{\text{spontaneous}}(\text{GaN}) + P_{\text{piezoelectric}}(\text{Al}_x\text{Ga}_{1-x}\text{N}) - P_{\text{piezoelectric}}(\text{GaN}). \quad (1)$$

为了屏蔽这种极化感应电荷, 在 GaN 表面的低势垒沟道区形成了用于导电的高密度 2DEG. AlGaIn/GaN HEMTs 器件的耐压机理与传统 Si 基 PN 结或 MOS 结构 (包括 SiC 基材料) 不同, 传统 Si 基高压器件通过 PN 结反向耗尽区扩展承担外加电压, 扩展的耗尽区由中性 P 区与 N 区形成负电荷区 (P 区) 和正电荷区 (N 区). 而 AlGaIn/GaN HEMTs 结构由于极化效应, 已经形成了高极化电场区 (AlGaIn 层) 和高密度电荷区 (AlGaIn 表面正离化电荷和 AlGaIn/GaN 界面的 2DEG). 器件的耐压层耗尽过程首先是从高阻 GaN 材料的带电状态 (界面的 2DEG, AlGaIn/GaN 系统整体为中性) 调整为中性态 (2DEG 耗尽后), 这与传统 Si 基 PN 结或 MOS 结构不同, 它们开始本身就为中性态; 同时 N 型 GaN 衬底也被耗尽, 这与传统 Si 基 PN 结或 MOS 结构相同. 认识这种特殊的器件耐压机理是设计优化 AlGaIn/GaN HEMTs 击穿电压的关键.

如图 1 所示为本文提出的新型 RESURF AlGaIn/GaN HEMTs 结构示意图, 与传统 HEMTs 器件结构比较, 新结构通过在 AlGaIn 层引入分区负电荷降低了器件靠近漏极栅边缘的高电场, 这种效应与 CMOS 技术中通过低掺杂漏极形成耗尽区扩展降低高电场的作用相当. 这层负电荷起到了辅助耗尽 (或者称为恢复中性高阻 GaN 区) 的作用, 这也是一种通过电荷的电场调制^[17,18]. 两区不同量的负电荷可以产生新的电场峰, 这与 Si LDMOS (lateral double diffusion metal oxide semiconductor) 结构中漂移区分区掺杂作用类似. 形成的新电场峰降低栅边缘高电场的同时, 使漏极出现新的高电场峰, 为了降低这个高电场, 本文在提出的新型 RESURF AlGaIn/GaN HEMTs 漏极 AlGaIn 层中首次引入正电荷, 这个效果与国际上提出的双场板类似^[19,20]. 高电场的有效降低, 使器件击穿电压提高, 而且也有利于改善器件的可靠性. 本文引入的负电荷是氟离子, 正电荷是氢离子, 氟离子分两个区, 在优化条件下剂量分别为 2DEG 密度的 1/5 和 2/5; 正电荷的浓度大约为 10^{18}cm^{-3} . 利用 ISE 仿真工具可以定义出正负电荷, 负电荷通过在 AlGaIn/GaN 界面定义固定电荷 (fixed charge), 正电荷在 AlGaIn 中间层定义正电荷实现.

3 仿真结果及分析

AlGaIn/GaN HEMTs 器件关态情况下, 通过关断的 Schottky 基栅极, 使器件承担漏端的反向高

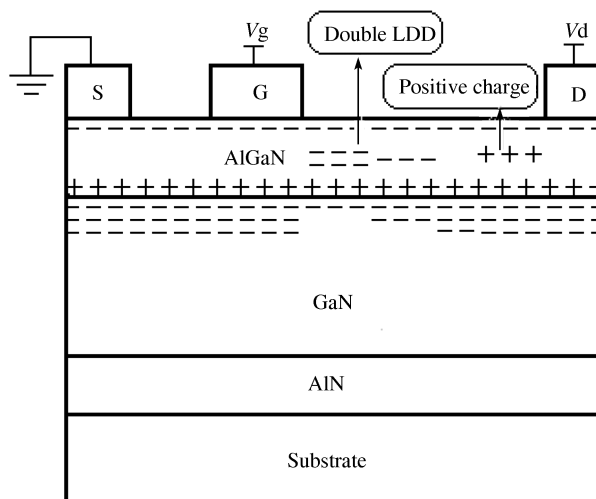


图 1 新型 RESURF AlGa_N/Ga_N HEMTs 结构示意图

Figure 1 Cross-section of the new RESURF AlGa_N/Ga_N HEMTs

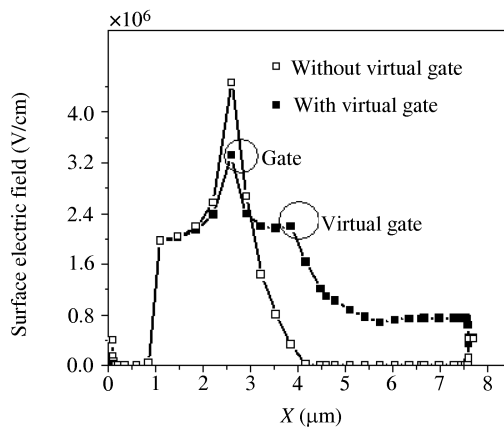


图 2 常规 AlGa_N/Ga_N HEMTs 器件表面电场分布

Figure 2 Surface electric field distributions of the conventional AlGa_N/Ga_N HEMTs

电压. 从图 1 的结构分析可知, 器件反向偏置时, 源漏之间的电压通过 2DEG 耗尽后的高阻 GaN 层承担, 而栅漏之间的电压施加于反偏的 Schottky 基结. 器件漏电流 (包括源漏极漏电流、栅漏极漏电流和表面漏电流) 达到设定值之前 (一般设定为 1 mA/mm), 器件通过反偏的 Schottky 基碰撞电离产生新的电子-空穴对, 这就是引起雪崩的碰撞电离过程. 靠近漏端栅极边缘的高电场是产生电子-空穴的原因, 也是常规器件发生雪崩的击穿点位置.

图 2 为利用器件仿真工具 ISE 模拟所得常规 AlGa_N/Ga_N HEMTs 器件表面 (AlGa_N 与 Ga_N 界面位置) 电场分布, 最高电场设定为 Ga_N 材料的临界击穿电场. 本文研究的 AlGa_N/Ga_N HEMTs 结构参数如下: Ga_N 层厚度为 4.0 μm; AlGa_N 外延层厚度为 20.0 nm; 栅源电极距离为 1.0 μm; 栅长为 1.5 μm; 栅漏电极距离为 (5.0~10.0) μm; Ga_N 层设定为 N 型, 浓度为 $1.0 \times 10^{15} \text{ cm}^{-3}$; Ga_N 层受主型缺陷浓度为 $(3.0 \sim 7.0) \times 10^{15} \text{ cm}^{-3}$ (受主型缺陷对于利用 ISE 仿真 AlGa_N/Ga_N HEMTs 器件击穿特性是必须的, 这也是我们首次研究并得出了如图 3 与实际器件反向测试相同的击穿曲线). 由于 2DEG 与

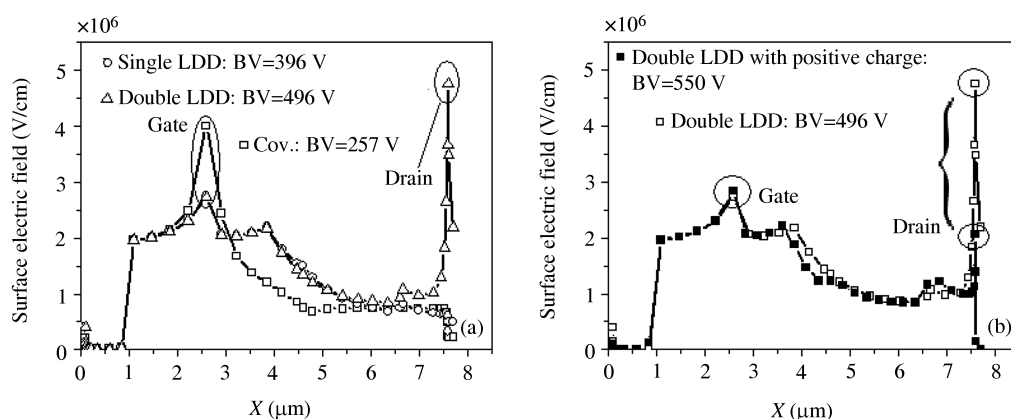


图 3 新型 RESURF AlGaIn/GaN HEMTs 器件表面电场分布

Figure 3 Surface electric field distributions of the new RESURF AlGaIn/GaN HEMTs. (a) Single and Double LDD structures; (b) Double LDD and Double LDD with the positive charge near the drain

表面离化正电荷的耦合作用, 当漏端电压增加时, 从栅极发射的电子 (场致发射) 与 2DEG 耦合的表面离化正电荷复合, 使沟道 2DEG 耗尽而栅电极变长, 这就是“虚栅”效应. 图 2 的电场分析表明, 由于“虚栅”效应, 在靠近栅极高电场附近, 产生了新的电场峰, 这与功率器件中的场板设计结果类似. “虚栅”新电场峰的形成, 对降低栅极高电场也有作用.

图 3 为本文提出的新型 RESURF AlGaIn/GaN HEMTs 器件表面电场分布, 新结构的主要目的是通过在 GaN 表面 (AlGaIn 与 GaN 界面) 电场分布中引入新的电场峰而有效降低栅极边缘的高电场. 由图 3(a) 可以看出, 具有 LDD 结构的器件栅极边缘高电场峰显著降低, 这是由于位于 AlGaIn 层中的负电荷, 通过电场调制辅助耗尽了 2DEG, 在栅极高电场达到临界击穿电场时, 击穿电压从常规结构的 257 V 增加到单区 LDD 结构的 396 V. 分区 LDD (double LDD) 使高电场有效降低的同时, 由于 2DEG 的充分耗尽, 漏端电场峰反而升高并成为器件新的击穿位置, 图 3(a) 的漏极电场峰实际已经超过了 GaN 材料的临界击穿电场. 对于国际上提出的栅极场板结构, 文献 [3] 获得的击穿电压为 160 V; 文献 [4] 测得在器件反向电压为 120 V 时, 功率输出密度为 32.2 W/mm. 文献 [2] 在国际上首次提出通过栅边缘负电荷耗尽 2DEG 的技术降低高峰电场, 将击穿电压从常规结构的 40 V, 提高到 95 V.

本文首次利用电场调制在 AlGaIn 层中引入正电荷降低分区 LDD 的漏端高电场峰. 从图 3(b) 中可以看出, 具有漏端正电荷的分区 LDD 结构电场分布均匀 (栅极与漏极高电场峰均有效降低), 这是器件表面电场优化的最终目的. 高电场峰的有效降低, 使器件的击穿电压由分区 LDD 结构的 496 V (实际应该小于这个值, 因为漏端高电场已经超过了材料的临界击穿电场), 提高到具有漏端正电荷结构的 550 V.

漏端高电场峰的形成与国际上提出的栅极双场板类似, 为了使漏端新电场峰降低, 研究者提出了漏极场板结构 [19,20], 但场板引入了额外电容使器件频率特性受损. 漏端高电场峰的形成可以通过图 4 说明, 当沟道的 2DEG 完全耗尽后, 沿沟道从源电极到漏电极电势逐渐增加, 所以如图 4 所示在 AlGaIn/GaN 界面, A 点电势应该低于 B 点电势; 然而由于漏端场板 (或电极) 的等电势效应, 使得 A' 点的电势与 B' 点相等. 因此, 这样就在 A' 点与 A 点之间形成了电势差, 这个电势差的形成使得等势线聚集而出现漏端高电场峰. 国际上对于漏端高电场的优化已经提出了漏极场板结构, 但对于漏端高电场峰的形成尚未见物理解释, 本文利用电势差分布从本质上解释了漏端高电场峰形成的原因.

图 5 为几种结构的击穿曲线, AlGaIn/GaN HEMTs 器件的击穿过程如下, 当器件表面漏电流和

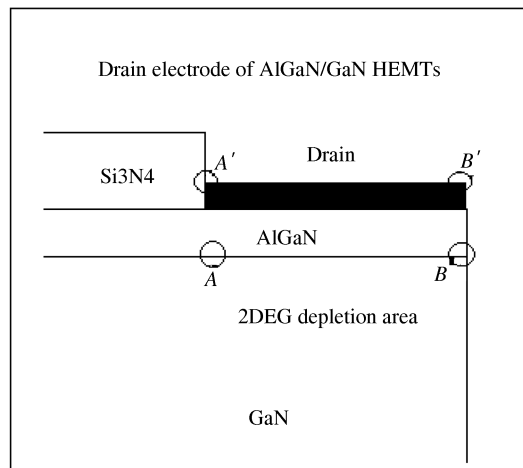


图 4 AlGa_N/Ga_N HEMTs 结构漏电极端结构示意图

Figure 4 Cross-section of the drain electrode for the AlGa_N/Ga_N HEMTs

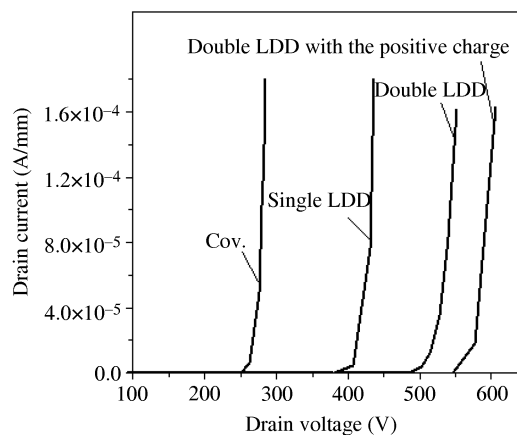


图 5 AlGa_N/Ga_N HEMTs 结构击穿曲线

Figure 5 Breakdown voltages for the AlGa_N/Ga_N HEMTs

GaN 层体漏电流达到设定值前, 由于高电场区的电子碰撞离化形成电流剧增时, 器件发生雪崩击穿. 为了降低 GaN 层体漏电流, 要求外延生长的 GaN 层必须具有尽可能少的缺陷, 即要求 GaN 层的电阻率越高越好, 目前质量最好的 GaN 外延层电子浓度 (由氮空位或氧掺杂形成) 可以低于 10^{15}cm^{-3} . 即使这种浓度的 GaN 层, 在器件源漏欧姆接触条件下, 也具有很大的漏电流 (器件 I-V 特性表现为电阻), 而实际制作的 AlGa_N/Ga_N HEMTs 器件却能承担数百伏甚至千伏以上的电压, 我们分析认为, GaN 层中的受主型缺陷能有效俘获引起 GaN 层漏电流的电子, 虽然测量的 GaN 层具有 10^{15}cm^{-3} 以上的电子浓度, 但可以在漏电流达到一定值前, 承受高电压. 基于这种分析, 在 ISE 仿真中定义一定浓度的受主型缺陷使 GaN 层漏电流减小十分必要. 当器件达到临界击穿时, 漏极电流与电压表现出图 5 所示的击穿特性, 由于 RESURF 的电场优化作用, 使新型 RESURF AlGa_N/Ga_N HEMTs 器件具有较常规结构高的击穿电压.

图 6 所示为分区 LDD 结构与具有漏端正电荷结构的正向输出曲线. 可以看出, 器件为耗尽型, 即当栅电压为零时器件已经开启. 两种器件在栅电压为 2 V 时, 输出电流达到 550 mA/mm 左右. 由于

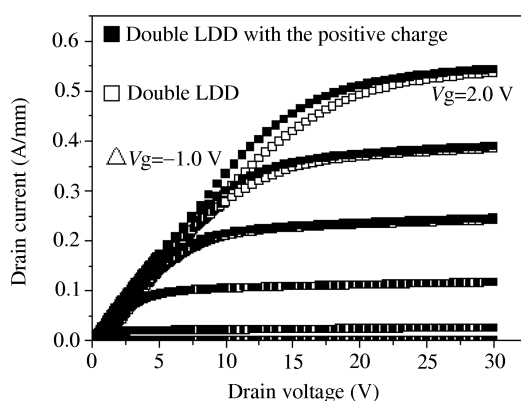


图 6 Double LDD 与具有漏端正电荷 Double LDD 结构正向输出曲线

Figure 6 Output current for the Double LDD and Double LDD with the positive charge near the drain

漏端正电荷的补偿作用, 使这种结构具有比分区 LDD 较大的输出电流.

4 结论

本文首次提出了一种新型 RESURF AlGaIn/GaN HEMTs 器件结构, 通过在 AlGaIn 极化层中分区引入负电荷辅助耗尽沟道中的高密度 2DEG, 达到了降低栅极边缘高电场提高击穿电压的目的. 针对 AlGaIn/GaN HEMTs 器件特殊的耐压机理, 通过仿真分析验证了 AlGaIn/GaN HEMTs 器件由于极化电荷耦合具有的“虚栅”效应. 为了使表面电场达到最优分布, 首次在靠近漏电极的漂移区引入正电荷, 使分区 LDD 形成的高漏极电场降低. 结果分析表明, 新型 RESURF AlGaIn/GaN HEMTs 与常规结构比较, 击穿电压从 257 V 提高到 550 V, 而且靠近漏极漂移区的正电荷补偿作用使正向电流增加.

致谢 本文的工作得到了香港科技大学陈敬老师的指导和帮助, 陈教授是国际 GaN HEMTs 增强型器件研究领域的权威, 在他的指导下促使作者将研究内容整理成文发表以供同行参考.

参考文献

- 1 Bi K Y, Li S F. The development of wide band gap semiconductor devices. J CAEIT. 2006, 1: 6–10 [毕克允, 李松法. 宽禁带半导体器件的发展. 中国电子科学研究院学报, 2006, 1: 6–10]
- 2 Song D, Liu J, Cheng Z Q, et al. Normally off AlGaIn/GaN low-density drain HEMT (LDD-HEMT) with enhanced breakdown voltage and reduced current collapse. IEEE Electron Device Lett, 2007, 28: 189–191
- 3 Ando Y, Okamoto Y, Miyamoto H, et al. 10-W/mm AlGaIn-GaN HFET with a field modulating plate. IEEE Electron Device Lett, 2003, 24: 289–291
- 4 Saxler Y F W A, Moore M, Smith R P, et al. 30-W/mm GaN HEMTs by field plate optimization. IEEE Electron Device Lett, 2004, 25: 117–119
- 5 Hsien C C, Chia S C, Yuan J S. Power and linearity comparisons of gate and source terminated field-plate pseudomorphic HEMTs Semicond. Sci Technol, 2005, 20: 1183–1187
- 6 Tipirneni N, Koudymov A, Adivarahan V, et al. The 1.6-kV AlGaIn/GaN HFETs. IEEE Electron Device Lett, 2006, 27: 716–718

- 7 Wei W, Lin R B, Feng Q, et al. Current collapse mechanism for AlGaIn/GaN HEMTs with field plate structure. *Chin Phys*, 2008, 57: 467–471 [魏巍, 林若兵, 冯倩, 等. 场板结构 AlGaIn/GaN HEMT 的电流崩塌机理. *物理学报*, 2008, 57: 467–471]
- 8 Bardwell J A, Haffouz S, McKinnon W R, et al. The effect of surface cleaning on current collapse in AlGaIn/GaN HEMTs. *Electrochem Solid-State Lett*, 2007, 10: H46–H49
- 9 Arulkumaran S, Liu Z H, Ng G I, et al. Temperature dependent microwave performance of AlGaIn/GaN HEMTs on high-resistivity silicon substrate. *Thin Solid Films*, 2007, 515: 4517
- 10 Arulkumaran S, Egawa T, Ishikawa H, et al. Temperature dependence of gate-leakage current in AlGaIn/GaN high-electron-mobility transistors. *Appl Phys Lett*, 2003, 82: 3110–3112
- 11 Chen X B, Johnny K O S. Optimization of the specific on-resistance of the COOLMOSTTM. *IEEE Trans Electron Devices*, 2001, 48: 344–348
- 12 Sameh G, Nassif K, Salama C A T. Super-junction LDMOST on a silicon-on-sapphire substrate. *IEEE Trans Electron Devices*, 2003, 50: 1385–1391
- 13 Ng R, Udrea F, Sheng K, et al. Lateral unbalanced super junction (USJ)/3D-RESURF for high breakdown voltage on SOI. In: *International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, Tokyo, 2001. 395–398
- 14 Chen W J, Zhang B, Li Z J. Novel SJ-LDMOS on SOI with step doping surface-implanted layer. In: *the 13th International Conference on Computer Applications in Shipbuilding (ICCAS)*, Portsmouth, 2007. 1256–1259
- 15 Park I Y, Salama C A T. CMOS compatible super junction LDMOST with N-buffer layer. In: *Proceedings of the 17th International Symposium on Power Semiconductor Devices and ICs (ISPSD '05)*, Napoli, 2005: 163–167
- 16 Hidetoshi I, Daisuke S, Manabu Y, et al. Unlimited high breakdown voltage by natural super junction of polarized semiconductor. *IEEE Electron Device Lett*, 2008, 29: 1087–1089
- 17 Duan B X, Yang Y T, Zhang B. Folded accumulation LDMOST (FALDMOST): New Power MOS transistor with very low specific on-resistance. *IEEE Electron Device Lett*, 2009, 30: 305–307
- 18 Duan B X, Yang Y T, Zhang B. High voltage REBULF LDMOS with N⁺-buried layer. *Solid-State Electron*, 2010, 54: 685–688
- 19 Shreepad K, Deng J Y, Michael S S, et al. RESURF AlGaIn/GaN HEMT for high voltage power switching. *IEEE Electron Device Lett*, 2001, 22: 373–375
- 20 Wataru S, Masahiko K, Yoshiharu T, et al. Influence of surface defect charge at AlGaIn/GaN/HEMT upon schottky gate leakage current and breakdown voltage. *IEEE Trans Electron Devices*, 2005, 52: 159–164

Breakdown voltage analysis for the new RESURF AlGaIn/GaN HEMTs

DUAN BaoXing* & YANG YinTang

Key Laboratory of the Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices, School of Microelectronics, Xidian University, Xi'an 710071, China

*E-mail: bxdn@163.com

Abstract A result is obtained in this paper first of all the depletion process is different from the silicon power device in the AlGaIn/GaN HEMTs by analyzing the active region depletion. Based on this special breaking principle in the AlGaIn/GaN HEMTs, a new RESURF AlGaIn/GaN HEMTs structure is proposed to decrease the surface electric field and increase the breakdown voltage. In this structure, two different negative charge regions are introduced into the polarization AlGaIn layer to decrease the high edge electric field by depleting 2DEG helpfully. The positive charge is added to the near drain electrode to decrease the high electric field peak of the drain for the first time. By applying the ISE simulation software, the Virtual Gate effect is verified in the

AlGa_N/Ga_N HEMTs. The breakdown voltage is improved from 257 V of the conventional structure to 550 V in the proposed structure.

Keywords AlGa_N/Ga_N, HEMTs, breakdown voltage, electric field, RESURF, two dimensional electron gas



DUAN BaoXing was born in 1977. He received the B.S. and M.S. degrees in material physics & chemistry from Harbin University of Science and Technology in 2000 and 2004, respectively. He received the Ph.D. degree from University of Electronic Science and Technology of China in microelectronics and solid-state electronics. He has been an Associate Professor of School of Microelectronics at Xidian University, Xi'an, since 2009. His research interests include new power devices design and semiconductor devices physics.



YANG YinTang was born in Hebei in 1962. He received his B.S. and M.S. degrees from Xidian University in 1982 and 1984, respectively, all in microelectronics and solid state electronics. He received the Ph.D. degree from Xi'an Jiaotong University in electronic science and technology. He has been a Professor of School of Microelectronics at Xidian University since 1997. His research interests include semiconductor materials, devices and systems. He is a winner of the National Science Foundation for Distinguished Young Scholars of China.