



快电子学的进化

安琪, 王砚方*

中国科技大学近代物理系快电子学实验室, 合肥 230026

* 联系人, E-mail: wangyf@ustc.edu.cn

2008-11-25 收稿, 2009-01-04 接受

安徽省重点实验室基金、国家自然科学基金(批准号: 10405023)、国家大科学工程(编号: 发改高字[2003]1600号)资助项目

摘要 分析了快电子学从孕育发展到成熟的过程, 阐述了快电子学发展过程中形成的应用、技术和理论三个层次的关系, 并简述了近年来在电磁场仿真、并行采样和抖动研究方面的进展. 介绍了快电子学在国民经济和大科学工程中的应用成果.

关键词

快电子学, 电磁场仿真
并行采样, 抖动
时间间隔测量

至少在 1954 年, 核电子学(nuclear electronics)文献中就已经用快电子学(fast electronics)作为核探测器电子学的通称^[1]. 文献^[1]中提到在 1947 年左右把响应时间快于 10^{-7} s 的电路称为快电子学. 闪烁计数器的出现, 使响应时间缩短到 10^{-10} s.

核科学总能从别的电子学领域中找到需要的技术和元件. 例如, 毫微秒脉冲电子管是从雷达和电视工业中得到的. 很难想象没有电子学核科学会发展到今天这个样子. 反过来, 核电子学对电子学的发展也做出了巨大的贡献. 1964 年美国的几个高能物理实验室和国家标准局提出的核仪器模块标准(NIM^[2])是第一个电子学模块的兼容性平台. 随后, 还是在高能实验中出现了世界第一个计算机数字总线 CAMAC. 现在普遍使用的 VME, PCI 和 PXI 都是总线概念的拓展. 第二个例子是 1989 年诞生的万维网, 当时在欧洲核子中心(CERN)工作的 Berners-Lee(<http://www.ibiblio.org/pioneers/lee.html>)为了方便大量数据文件的共享, 构想和实现了超文本文件交换协议(HTTP), 并在 1990 年完成了客户浏览器. Berners-Lee 把这一套网络协议称为万维网(World Wide Web), 到现在几十亿的网民天天都在因特网上应用着这个协议.

核电子学的发展体现了高科技的格局, 即新的应用催生出新技术, 而其背后则是多学科交叉的新研究领域.

中国科学技术大学核电子学教研组在 20 世纪 80

年代看到了信息科学大发展对高速信号处理提出的要求. 这些要求涉及从电子学元件到系统的物理特性的研究, 因此需要既有电子学技术又有系统物理知识的人才, 于是在 1984 年建立了快电子学实验室. 实验室首先是培育人才的基地, 在中国科技大学这种研究型大学中, 实验室又是科研的实体.

快电子学渊源于核电子学, 其特定的研究目标是宽带和随机脉冲的处理技术. 快电子学的这些研究已经融入了现代高科技的前沿, 通信、雷达、声纳信号处理和图像获取等领域都需要这些技术. 因此, 把快电子学推广到核领域外不但会产生很高的应用价值, 而且必然会丰富和深化快电子学学科本身.

电子学技术前沿是以物理为基础的, 越是先进的技术越能体现其底层的物理原理. 系统的、深厚的理论基础是学科的根本. 但学科的发展又离不开技术和应用, 应用的需求是发展的原动力, 应用成果又为学科的发展提供必要的资源. 这样, 可以把快电子学分为三个层次, 即应用层、技术层和基础层. 应用层也可称为工程层, 以实际成效体现学科的价值, 也是对社会的回馈; 技术层也可称为工具层, 是支撑应用的基本手段; 而基础层则是知识结构的底层, 学科的优势就来源于此.

20 多年的发展, 快电子学从孕育到成长、壮大, 使得从事这项工作的人对学科的认识也不断深化, 研究的思路不断清晰.

1 快电子学的基础

信号是信息的载体,信息需要从信号中提取,信号处理的任务是保持最大的信息量并使之便于提取.高速电路设计以信号完整性(signal integrity)作为根本的目标,信号完整性就是信息完整性.信号处理的研究就应该围绕完整性这个主题来进行,而一切电子学的现象都可以用电磁场同物质的相互作用来解释,电子学问题的最终解决必须靠电磁场理论.因此信号处理和电磁场理论是快电子学理论基础的两个要素.信号处理基本是在数字化的基础上展开的,宽带信号要求高采样率,高速信号在元件之间或部件以及系统之间传输,主要的限制是信号的衰减和时间不确定性——抖动.所以电磁场仿真、并行采样和时间抖动研究是快电子学的三项基础理论课题.

1.1 电磁场仿真

电子学设计分“路”的方法和“场”的方法两种思路.“路”的方法是将系统看成是由导线连接的各个元件的组成体,电流在导线中流动,元件对电流的作用集中表现为阻抗造成的电压降,因此只要得到各节点的电压和各支路的电流,整个系统的分析就完成了,研究电路的基础是由克希霍夫(Kirchhoff)定律建立的方程.而“场”的方法是研究电磁场被导体引导在系统中传播,电场和磁场在系统中变换并向周围的空间散开.麦克斯韦方程组完全描述了电场和磁场的关系和它们的传播,原则上只要确定了边界条件就可以解出方程.

“路”分析的界限是信号的波长.如果信号的波长远大于系统的尺度,则电磁场从系统中的一点到另一点的传播时间可以忽略不计.所有电场的能量可以认为集中在电容器中;所有磁场的能量集中在

电感器中.电路问题只需要用代数方程即可解决.

图1表明,当信号的带宽达到300 MHz~30 GHz时,信号的波长已经同常见的印刷电路板(PCB)的尺度可以相比拟,因此在PCB设计中已经不能沿用“路”的方法.

因此PCB板上的高速电路设计必须遵循“场的原则”.这里的困难是边界条件的确定和麦克斯韦方程的解析解.

在场的分析方法中,当连接线的长度已经同信号波长可比拟,而线与线之间的距离仍比信号波长小得多时,可以忽略电磁场中的高次模,只用电磁场的横波模式(TEM),电场分析就变成分布参数电路分析,也即解电报员方程(telegrapher's equations),这是在传输线计算中的“经典”方法,是描写一维空间的方程组.平行双线、同轴线、微带线(stripe line)等双导体传输线可导行横电磁波(TEM),它满足与二维静电场相同的微分方程,问题便大大简化(带状线micro stripe line则不能完全用TEM近似).

信号频率的提高,无法回避要在设计中对电磁场进行全波分析,这些可以利用强大的计算机和数字信号处理工具完成.电磁场分析几乎无例外是利用数字技术.

另一方面,与微波电路关心窄带频段特性不同,高速电路的信号完整性问题关心的是电路从直流到膝频率^[3]整个带宽范围内的特性.微波电路分析通常针对有限的频带,因此可采用频域法.而高速电路若用频域法进行计算,只能逐频率点进行,对于宽频带分析计算量巨大.而用时域法进行分析,可采用宽频谱的脉冲信号作为激励,在得到系统对脉冲信号的时域响应后,再利用傅里叶变换即可获得激励脉冲

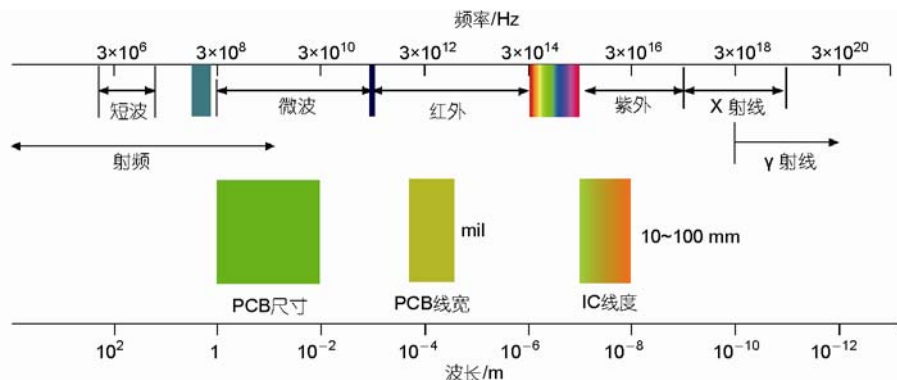


图1 信号的波长和电子学尺度

信号频谱所覆盖的频带内电路的频域特性. 同频域法相比, 时间域分析方法可以节省大量的计算. 因此随着计算机技术的发展, 时域算法受到越来越多的重视, 它最大的优点是算法的物理过程直观, 迭代方程简单整齐, 便于分析和设计.

1966年, Yee^[4]引入了时域有限差分法(FDTD), 在空间建立表示差分方程的立方网格. 在Yee网格中, 离散电场和离散磁场各节点的空间排布如图2所示. 每一个磁场分量由4个电场分量环绕; 每个电场分量由四个磁场分量环绕. 这种电磁场分量的空间取样方法不仅符合法拉第定律和安培定律的自然结构, 而且适合于麦克斯韦方程的差分计算, 能够恰当的描述电磁场的传播特性. 此外, 电场和磁场在时间顺序上交替抽样, 抽样时间间隔彼此相差半个时间步, 使麦克斯韦方程离散后构成显式差分方程, 从而可以在时间上迭代求解.

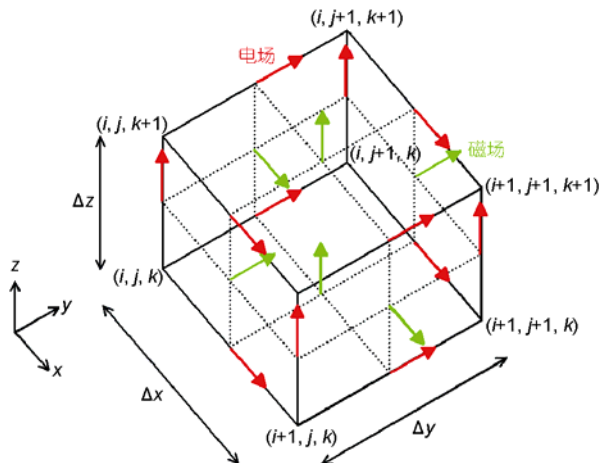


图2 Yee差分网格

电磁场的FDTD是仿真复杂结构无源互连的有效方法; 而SPICE和IBIS模型是电路仿真中最常用的模型, 是集成电路元器件建模和仿真的有力工具, 在高速电路设计领域有许多软件包和模型支持. 1994年, Thomas和Taflove等人首次提出了用SPICE集总电路模型作为FDTD分析的子网格的方法^[5], 其基本思想是将电路仿真器SPICE给出的元件上电流和电压的函数关系结合到FDTD迭代过程中, 通常称之为等效电流源方法或电流源近似. 与之相对应的另一种方法是利用SPICE提供的电压和电流的函数关系, 通常称之为电压源近似. 这种混合的电磁场方法允许FDTD对SPICE的直接访问来模拟集总电路, 而不仅限于单个的集总元件, 因此更加高效, 处理能力和

通用性更强. 近年来, 已经有一些文献将FDTD-SPICE方法用在信号完整性问题的分析和研究中^[6,7], 并取得了很好的效果.

许多器件的尺寸与互连结构中工作信号的最小波长相比是可以忽略的, 因此同样可以将其看作集总元件. 一般将包含在FDTD子网格内的集总元件或半导体器件看作是和等效的集总电流源或者电压源相连接, 集总源的参数可以由FDTD计算得到, 然后将等效的集总源与其连接的集总元件组成等效电路, 并用SPICE分析结果. FDTD-SPICE方法的原理示于图3.

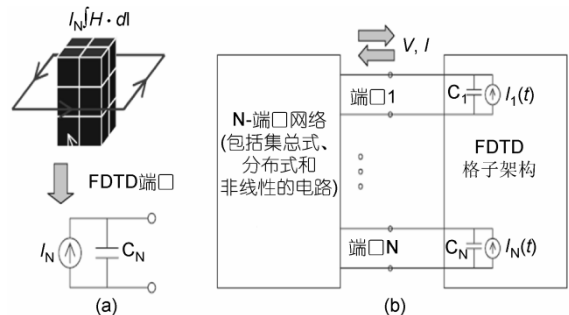


图3 FDTD-SPICE方法示意图^[7]

(a) FDTD-SPICE 端口模型; (b) FDTD-SPICE 接口示意

FDTD-SPICE方法是将集总元器件的 $I-V$ 或 $V-I$ 关系加入到FDTD的迭代过程中, 用以解决包含各种集总元器件的电路仿真. 但是这种方法的通用性不够好, 比较适合包含集总元件较少的分析, 比如用于分析传输线和参考平面等简单的结构. 这种方法不适合分析复杂电路系统的原因是: () 如果系统非常复杂, 包含的集总元件非常多, 仿真会变得非常繁琐; () 一旦电路系统的某一部分发生改动时, 必须重新进行FDTD迭代, 而FDTD迭代正是仿真计算中最耗计算时间和存储空间的过程. 因此采用这种方法时, 往往需要作降维处理.

对于复杂的电路系统, 根据特性将数字系统的各部分划分开来, 分别采用不同的建模和仿真方法得到它们的模型, 再将这些模型结合起来完成系统的仿真. 这种模块化的仿真方法具有很好的通用性: 首先, 各部分单独建模, 对于不同的部分可以采用适合它们的建模方法, 只要得到通用的模型即可; 其次, 利用通用的模型进行仿真, 使得系统级的仿真变得相对简单, 计算量较少; () 当系统的某一部分发生改变时, 只需要分析改变的部分, 再重新完成系统的仿真, 大大减少了工作量; 第四, 可以根据仿真精度要求的不同, 改变模块的模型复杂度, 降低计算量.

如果结合高速 PCB 的结构和电磁特性, 充分发挥 FDTD 方法的优点, 提取出板级高速互连的网络参数, 就能在高速 PCB 的信号完整性仿真中得到很好的应用. 对 PCB 板来说, 最常见的结构就是互连导体, 如图 4 所示.

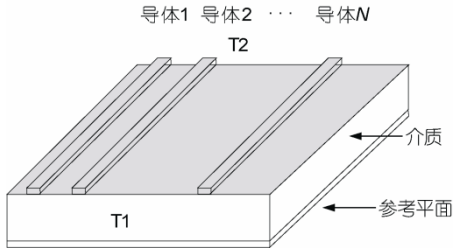


图 4 互连导体结构示意图

利用 FDTD 方法可以计算出任意时刻任意位置的电场和磁场值, 这样就得到各端口上的入射波、反射波和透射波. 由法拉第定律和安培定律, 电压定义为导体和参考平面之间电场的线积分(h), 电流定义为导体周围横截面方向磁场的环路积分(c).

$$V = \int_h E \cdot dl \quad I = \oint_c H \cdot dl. \quad (1)$$

利用 FDTD 方法, 将(1)式两个积分转换为电场分量沿着路径 h 和 c 的求和, 就可以得到任意点的电压矩阵 $V(t, z)$ 和电流矩阵 $I(t, z)$, 其中 z 为电磁波传播方向上的格点位置, 时间 $t = n\Delta t$. 据 S 参数的定义可以求得:

$$S_{xx} = \frac{\mathbf{F}[V_{xr}(\tau)]}{\mathbf{F}[V_{xi}(\tau)]}, \quad S_{yx} = \frac{\mathbf{F}[V_{yt}(\tau)]}{\mathbf{F}[V_{xi}(\tau)]}, \quad (2)$$

其中下标 x, y 为端口号; 下标 i 为入射波; 下标 t 为透射波; 下标 r 为反射波; $\mathbf{F}[\cdot]$ 为傅里叶变换算符.

在传输线的等效分布电路模型中, 传输线上的频域电压矩阵 $V(\omega, z)$ 和电流矩阵 $I(\omega, z)$ 满足电报员方程,

$$\begin{aligned} \frac{dV(\omega, z)}{dz} &= -Z(\omega)I(\omega, z), \\ \frac{dI(\omega, z)}{dz} &= -Y(\omega)V(\omega, z), \end{aligned} \quad (3)$$

其中

$$\begin{aligned} Z(\omega) &= R(\omega) + j\omega L(\omega), \\ Y(\omega) &= G(\omega) + j\omega C(\omega), \end{aligned} \quad (4)$$

$Z(\omega)$, $Y(\omega)$ 分别为阻抗矩阵和导纳矩阵, $R(\omega)$, $L(\omega)$, $G(\omega)$, $C(\omega)$ 为频变等效电路参数, ω 为频率. 显然, 一旦得到频域电压和电流矩阵, 等效电路参数即可获

得. 而频域矩阵 $V(\omega, z)$ 和 $I(\omega, z)$ 可分别由 $V(t, z)$ 和 $I(t, z)$ 作傅里叶变换得到. 即

$$\begin{aligned} Z(\omega) &= \frac{\mathbf{F}[V(t, z)]}{\mathbf{F}[I(t, z)]}, \quad R(\omega) = \text{Re} \left[\frac{\mathbf{F}[V(t, z)]}{\mathbf{F}[I(t, z)]} \right], \\ L(\omega) &= \text{Im} \left[\frac{\mathbf{F}[V(t, z)]}{\mathbf{F}[I(t, z)]} \right]. \end{aligned} \quad (5)$$

1999 年快电子学实验室同华为公司合作完成了传输率为 1.2 Gbps 的背板(千兆位背板), 以后又对传输线、差分对线和多导体串扰的研究^[8], 特别是用 FDTD 提取参数, 进行背板的通孔、传输线损耗及趋肤效应和不连续参考平面的电磁场仿真研究^[9]. 图 5 是两种通孔(由表面层到底层和由表面层到中间某一层的通孔)和一种盲孔的阶跃响应, 是通过 FDTD 得到的. 计算用的工作频率是 15 GHz, 即 10 Gbps 码流的膝频率.

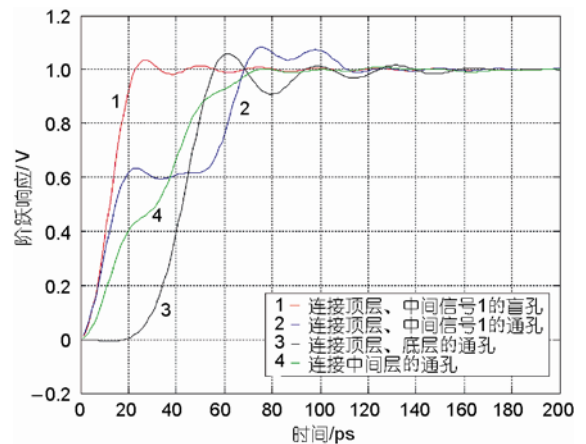


图 5 三种通孔的阶跃响应的比较

电磁场的全波仿真是快电子学今后长期的研究方向, 在已有工作的基础上, 有更多的工作方向可以展开, 比如: 提高参数提取的计算效率; 模型的简化和精度比较; 测试和仿真相结合的分析方法等. 其中, 在 FPGA 中实现时域有限差分法的硬件算法是研究的一个研究课题, 具有很高的实用意义.

1.2 并行采样

数字技术的发展产生了可编程的可以大量复制的数字处理设备, 进行高精度、实时的计算, 因此信号处理往往是从数字化开始的. 由模拟信号到数字信号的变换是连续到离散的过程, 其基本的原理称为采样.

长期以来, 采样技术是快电子学实验室特别关

注的部分,在实验室初创期就开发高速数据采集系统,参与了许多重要的课题^[10,11].在这里,除了对宽频模拟信号直接采样外,对窄带信号的欠采样(正交采样)也得到过很好的成果^[12].

为了适应频宽大的高速时域信号的处理,应用层面上不断提出更高采样率的要求.购买速度更高的器件固然是一种选择,但是如果用多个速度较低的 ADC 的交替采样得到速度成倍提高的系统,则不但能解决器件进口的一时困难,而且还能促进理论上的提高,形成有普遍意义的学科研究方向.实际上,一些国外的集成电路公司的高速模数变换器就是根据大学或公司的研究成果,采用并行采样原理,将几个 ADC 封装在一起完成的.对采样原理的深入研究,可以脱离单纯地依赖器件作设计的局面,把高速信号采集提高到理论高度.另一方面,为兼顾欠采样,ADC 商品的模拟带宽往往比奈奎斯特(Nyquist)带宽(即 2 倍采样速率)高得多,这也可以充分予以利用.

带限信号 $x_c(t)$ 经间隔为 T_s 采样得到离散值 $x(n)$, 其均匀采样的重构公式为:

$$x_c(t) = \sum_{n=-\infty}^{\infty} x(n) \frac{\sin[\pi(t-nT_s)/T_s]}{\pi(t-nT_s)/T_s}. \quad (6)$$

均匀采样原理也可以用更抽象的术语来说明,这就是正交基下的信号分解,如下式所示:

$$x_c(t) = \frac{1}{T_s} \sum_{n=-\infty}^{\infty} \langle x_c(u), h_T(u-nT_s) \rangle h_T(t-nT_s), \quad (7)$$

其中 $h_T(t) = \text{sinc}(t/T_s)$, $\{h_T(t-nT_s)\}_{n \in \mathbb{Z}}$ 的傅里叶变换支集于 $[-\pi/T_s, \pi/T_s]$, 而函数本身张成空间的正交集.

由广义采样的原理出发,可以构成如图 6 的并行采样 ADC 框图. M 个 ADC(模数变换器)以采样率 $\omega_s = 2\pi/T_s$ 均匀采样,得到等效为 $M\omega_s$ 采样系统.

在这样一个系统中,关键问题是建立重构公式,这是由数字合成滤波器完成的.下面两项工作是实

现实时的并行采样的关键:

() 计算数字合成滤波器 $F(z)$ 的时域响应,由此设计 FIR 数字滤波器.

() 推导各通道 ADC 的增益和偏置误差,以及多相采样时钟的相位误差的校正公式.

为了得到数据的实时性,以上这两项计算都需要在硬件上完成.快电子学在这方面作了系统的工作^[14,15],完成了采样率为 320 Msps, 14 bit 和 4 Gsps, 8 bit 两种实际系统,并对这两种系统进行了仔细的测试,并同仿真结果进行比较,证实了理论上的正确性.

1.3 时间抖动研究

信号的高速传输是快电子学研究中的一个重要的课题.无论是通信还是远程数据传输都采用串行方式,在传输速率达到 1 Gsps 以上,抖动对时钟恢复和定位的影响不可忽视.2000 年开始,快电子学实验室对高速时钟的抖动定义、时钟抖动和时钟相位噪声的关系,锁相环电路中的时间抖动特性的分析等有关时钟抖动的基础理论问题进行了比较细致的分析和研究.在几年的研究中提炼出两个深入研究的方向,即时钟抖动和 ADC 性能之间的相互关系,以及高速数字串行通信中的时间抖动性能研究.

由于采样时钟的抖动和 ADC 结构本身的非理想性,从采样命令发出到真正采样开始之间会出现随机的不确定性称为孔径抖动,它对高速高精度 ADC 的性能产生较大影响.研究时钟抖动和 ADC 性能之间的关系有两方面的意义:时钟抖动控制是设计高速高精度 ADC 电路的关键技术;而从另一个角度看,如果建立了时钟抖动同 ADC 输出之间的模型,就可以反过来从 ADC 输出检测采样时钟的抖动.高性能 ADC 自有的孔径抖动小于 1 ps,对一般高速设计来说,时钟抖动测量达到 ps 量级就已经具备了实用价值.利用 ADC 测时钟抖动的方法可以分为三类:第

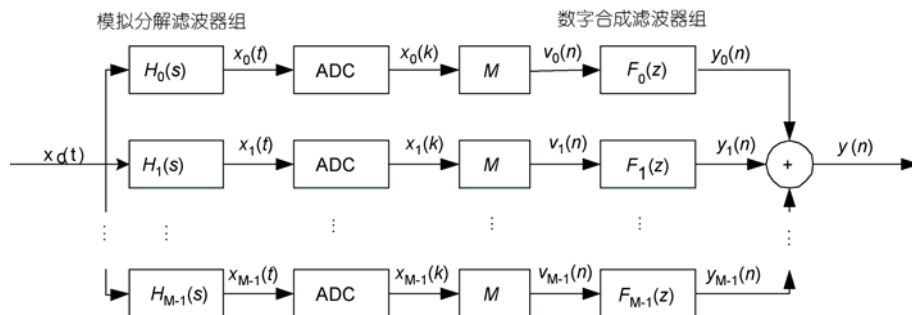


图 6 M通道并行采样系统的原理^[13]

一类方法是根据 ADC 的信噪比和输入时钟抖动之间的关系, 测量对于某种频率的输入信号的信噪比, 反推出 ADC 输入时钟抖动的特性; 第二类方法是构造出具有相干特性的 ADC 输入信号和输入时钟, 利用时钟抖动和 ADC 输出码分布特性之间的关系, 得到 ADC 输入时钟的抖动特性和抖动分布情况; 第三类方法是利用 ADC 测试结果, 从正弦信号采样序列出发, 利用频率逐次逼近和最小二乘法相结合的方法估计正弦信号的幅度、频率、相位以及直流偏移, 并由大量测量的这种精确估计出的信号参数特征反推出 ADC 采样时钟的抖动特性和抖动分布情况。

参数估计测量法不但能测量时钟抖动的大小, 而且还能测量时钟抖动的分布, 同时并不要求测试用的信号频率与被测时钟频率的相干性, 兼具相干测量法和信噪比法的优点。参数估计测量法中用到的各种具体算法, 都是由快电子学实验室的研究人员独立提出的^[16,17]。参数估计测量法为在实验室条件下进行高精度的时钟特征测量提供了低成本、高精度的解决方案, 其测试理论和测试方法都有可能获得更为广阔的应用。在这些研究的基础上, 快电子学实验室又提出了使用 ADC 进行高精度时间间隔测量, 使用 ADC 对于串行数据流的抖动特性进行测试等相关测试方法, 并都在实际测试系统中进行了验证。

长期以来, 对于高速数字串行通信的抖动现象主要是采用时间谱、频率谱、统计直方图、眼图、浴缸图曲线等分析手段, 对于抖动的特征、抖动成分的划分, 抖动和误码率之间的关系进行分析。这些研究方法更多的集中于抖动现象的描述、分类和抖动成分的分离, 并没有从本质上解释各抖动成分的成因, 也没有细致地研究各个抖动成分在高速数据传输信道中可能发生的变化, 而这都是高速背板设计中必须了解清楚的。

快电子学实验室从高速数据串行通信的模型出发, 将上述从幅度角度和从时间角度分析高速数字串行通信传输特征的研究方法相结合, 第一次完整地给出了各个抖动成分在高速数字串行通信信道中的产生和传输的特性, 分析了抖动分布的特征, 并在和华为公司的合作研究中对于实际传输信道进行了充分测试, 对于理论进行了检验, 并对于现有的抖动测试方法和测试仪器的设计提出了自己的看法^[18]。

在理论分析基础上, 快电子学实验室的杨俊峰

博士在和华为公司的合作研究中, 建立了一套信道仿真平台。该平台以 Matlab 编写, 只要有信道的 S 参数测量值, 就可以计算具有一定抖动特性的高速串行码流经过该信道之后的抖动特征。

在该平台的建立中, 杨博士对于高速串行收发器的边沿滤波器响应特性测量、高速数字串行通信中的抖动 DDJ 成分的峰峰值计算, 系统总的抖动分布谱计算等方面都提出了独创性算法。为了验证这个平台的正确性, 在 6.25 Gbps 和 9.95328 Gbps 两种码速率对背板进行了大量细致测试, 证明实际测试结果和仿真平台计算结果之间的良好符合, 又间接证明了平台中所用的抖动模型的正确性。在仿真和数据分析过程中, 对于抖动分析和测试得到的一些有重要意义的测试结论, 可用于高速数字串行通信的抖动测量仪器设计和建立新的测试方法。在抖动理论研究和仿真平台的数据中都反映出编码方式和调制方式可能造成附加抖动, 这将是快电子学在这一研究方向的重要后续研究课题。

2 快电子学的应用

快电子学是一个偏重工程的学科, 其特点是研究成果的实用性。最近几年, 快电子学实验室有意识地把应用课题逐步集中到国民经济大需求和大科学工程两方面, 以突出技术优势和明确学科方向。从 2002 年以来, 在海上和陆地的石油地震勘探系统领域开展了长期的研制, 承担了“863”课题和大型合作项目。在大科学工程方面, 除在北京正负电子对撞机谱仪的升级工程(BES)中担负了重要的时间飞行谱仪电子学读出和触发系统的研制和工程外, 还参加了散裂中子源、兰州 CSR 冷储存环、上海光源等重要的课题。

研制石油地震勘探系统是快电子学在国民经济中的直接应用, 是在解决国家迫切需求中做出的贡献。像石油地震勘探这样一个通道数大、空间覆盖面积广的系统, 快电子学实验室在高精度数字化、长距离高速数据传输、时间同步技术和实时信号处理等方面的优势在系统合成方面得以发挥, 使得快电子学实验室在海上和陆地两种类型的石油地震勘探系统中证明了这个学科的价值。

精密时间间隔测量在 BES 等高能物理实验装置中的应用是快电子学实验室直接承担的大科学工程之一。这也则是快电子学的“经典”领域, 是学科研

研究和实际应用配合得非常紧密的领域。

时间是基本物理量,时间间隔的测量是分析事件之间关联性的重要手段.飞行时间测量主要是通过测量带电粒子的飞行时间 Δt ,结合径迹探测器测量同一粒子的动量 p 和飞行径迹长度 l ,得到粒子的本征质量 m_0 ,鉴别出带电粒子的种类(主要为 π , K 和 P)^[19].

北京正负电子对撞机/北京谱仪的重大升级改造(BEPC /BES)实际上是进行全新的设计.对撞机采用双环结构,束流亮度提高了一个数量级.针对束流亮度的大幅提高,北京谱仪4个子探测器系统进行了更新.图7是更新后的第三代北京谱仪BES III的示意图,快电子学实验室负责其中飞行时间探测器(time of flight, TOF)电子学系统的研制和工程实施.

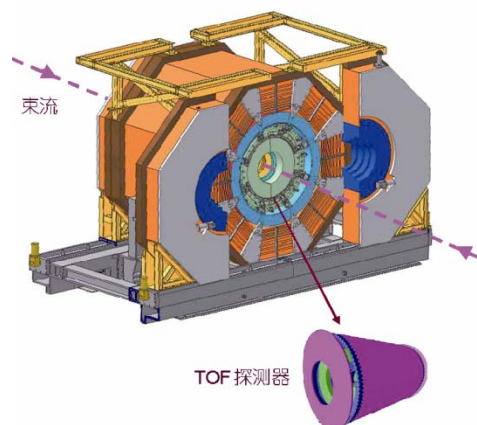


图7 北京谱仪 BESIII 的示意图

如图7所示,探测器系统呈圆桶状结构,4 π 立体角包围着对撞点.飞行时间探测器由桶部 TOF 和端盖 TOF 两部分组成,采用的是塑料闪烁体探测器加光电倍增管的方案,其主要物理目标是通过测量束团对撞产生的次级带电粒子的飞行时间 Δt ,结合径迹探测器测量同一粒子的动量 p 和飞行径迹长度 l ,得到粒子的本征质量 m_0 ,鉴别出带电粒子的种类(主要为 π , K 和 P). BES 飞行时间探测器共有448个探测器单元,需要448通道的读出电子学系统. BES 物理要求 π/K 分辨要达到1.1 GeV,因而要求电子学系统对时间不确定性的贡献不大于25 ps,为当前粒子物理实验飞行时间电子学系统的最高水平,是一个具有高度挑战性的工作.

BES 飞行时间电子学测量系统由三部分组成:TOF 前端读出电子学系统、TOF 触发判选系统和时

钟系统.

() TOF 前端读出电子学系统. TOF 前端读出电子学系统是整个电子学测量系统的主体,包括448通道的前置放大器和18 m 差分高频输出电缆、9U 的 VME 读出电子学模块 TOF-FEE 和后插模块 FEE-Rear 各28个,以及2个TOF 触发控制/状态扇出插件 Ctrl/Stat_Fanout.

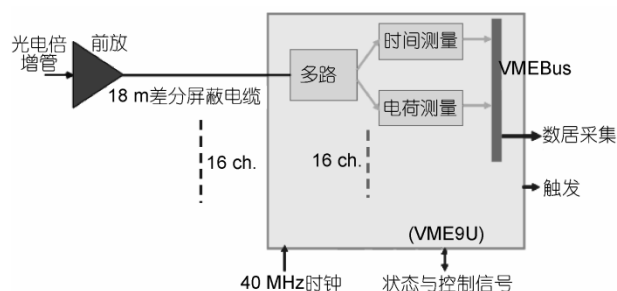


图8 简化的 TOF 读出电子学示意图

该系统完成448通道 TOF 探测器输出信号的模拟信号处理、数字化和数据传输,实现 TOF 信号的时间测量和电荷测量,并为整个谱仪提供快速击中信号.整个系统是基于 VME 总线框架设计,采用流水线工作模式.图8是一个简化的 TOF 读出电子学示意图.图9是已安装在北京谱仪上的部分前端读出电子学模块的照片.

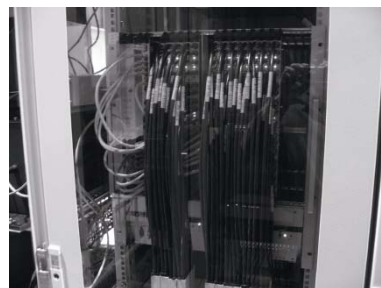


图9 部分 TOF-FEE 模块及输入电缆

() TOF 触发判选系统. TOF 触发判选系统通过光纤接收448通道的 TOF 快速击中信号,提供三类 TOF 信息:击中数信息、位置信息和背靠背信息,帮助总触发系统进行事例判选.系统由一个9U 的 VME 触发逻辑处理模块和一个 VME 后插的信号输出模块组成.图10是 VME 触发逻辑处理模块的照片.所有逻辑均在高密度可编程门阵列 FPGA 芯片(11片)中完成,单板完成所有 TOF 触发判选功能,充分体现了可重构触发判选的设计思路,符合国际粒子物理实验的最新理念.

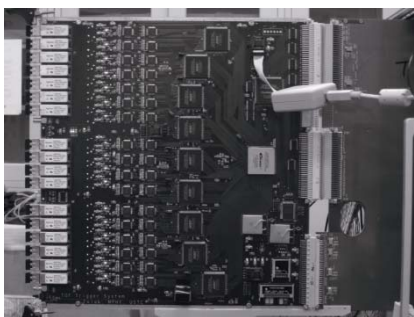


图 10 TOF 触发逻辑处理模块

() 时钟系统. 时钟系统负责为整个 TOF 系统提供高精度、低抖动的时钟信号, 该时钟需要与加速器 499.8 MHz 的 RF 时钟源和环上固定束团严格同步, 抖动的 RMS 值要小于 20 ps. TOF 时钟系统分为两个部分: (1) 499.8 MHz RF 信号的传输, 采用 80 mPSOF 稳相光缆和美国 Ortel 公司的光发射机和光接收机, 温度稳定性为 $0.4 \times 10^{-6}/^{\circ}\text{C}$; (2) VME 系统, 完成时钟的产生、束团同步、相位控制和扇出等. 根据 TOF 读出电子学系统的特点, VME 系统部分由两个 VME 模块组成, 一个为主模块, 一个为从模块. 时钟系统最后扇出 36 路 41.65 MHz 的差分电信号和 2 路 41.65 MHz 的光信号. 样机验收的测试表明该系统输出时钟的 RMS 值小于 12 ps, 优于工程要求. 时钟系统方框图如图 11 所示.

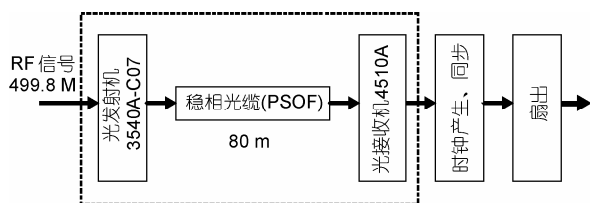


图 11 时钟系统方框图

BES TOF 电子学系统的研制和工程实施是快电子学实验室近年来主要科研工作之一, 对实验室的整体学术研究和研究生培养起到了积极和重要的促进作用^[20-30]. TOF 电子学样机系统已于 2007 年 1 月通过了工程指挥部的验收, 电子学时间分辨达到了 25ps 的指标要求, 其他各性能指标均达到或优于工程要求. 整个系统已于 2007 年 10 月全部安装在北京谱仪上, 通过半年来 BES 全系统联调和宇宙线实验, TOF 电子学系统已调整完毕, 工作状态良好, 准备开始对撞实验.

除了直接承担 BESIII TOF 电子学系统和参加

CSR 读出电子学系统预研两项大科学与工程以外, 快电子学实验室在时间间隔测量研究工作方面最有创意的一项工作是基于 FPGA 的时间数字变换芯片的设计. 该课题得到了国家自然科学基金的资助, 完成了一个基于 FPGA 的 TDC 原型电路设计和测试, 其结果已发表在 IEEE 杂志^[31], 并申请了国家发明专利(专利号: 200510200340x). 该研究的核心问题是时间内插方法探索和具体的实现. 基本思路是将待测信号引入 FPGA 的专用进位线, 利用其精细的时间延迟形成多抽头延迟线, 实现时间内插.

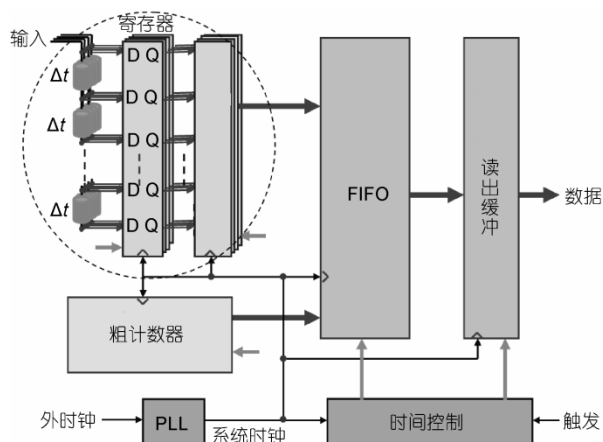


图 12 基于 FPGA 的时间-数字变换(TDC)的原理方框图

该芯片的时间分辨在 120 ps, 测量精度好于 100 ps, 是一个拥有完全自主产权、低成本、多通道和高精度的 TDC 芯片. 图 12 是其原理方框图, 其中虚线圆框内是基于 FPGA 专用进位线构成的时间内插电路. 目前基于该 TDC 芯片的时间测量系统已应用到合肥微尺度物质科学国家实验室(筹)的双光子纠缠实验中.

3 结论

快电子学的“快”有没有极限? 集成电路的线宽受用于光刻的波长的限制, 从图 1 看可能还有 1~2 个数量级的空间. 电路的最基本单元——晶体管的 p-n 结的厚度, 受到隧道效应的制约, 大概也有这样的空间. 可以说, 快电子学的极限就是电子学的极限, 从现在的技术基础出发, 快电子学的发展还有相当大的空间. 另一方面, 不应单单从金字塔的尖顶上评估学科的前途, 快电子学的生命力在于它的广泛的应用基础, 这正如从一个坚固的塔基才能估计到塔能有多高. 但是任何学科都有边界, 任何技术都有生命

周期, 这就是科学的进化论。

快电子学孕育于核电子学, 它继承了宽带、随机脉冲信号处理的技术, 而它的学术视野已超出了核

领域。从快电子学在国民经济和大科学工程中的应用说明了它已进入成熟阶段, 确立了自己的学术方向, 并在研究工作的进化中建立了初步的学科基础。

参考文献

- 1 Bell R E. Nuclear particle detection: Fast electronics. Annu Rev Nucl Sci, 1954, 4: 93—110[DOI]
- 2 Larsen R S. A brief review of nuclear electronics standards—past, present and future, SLAC-Pub-8722, 2000.[DOI]
- 3 Johnson H, Graham M. High-Speed Signal Propagation: Advanced Black Magic. Prentice Hall PTR One Lake Street Upper Saddle River, NJ 07458. 2003
- 4 Yee K S. Numerical solution of initial boundary value problems involving Maxwell's equations in isotropic media. IEEE ANT PR, 1966, 14: 302—307[DOI]
- 5 Thomas V A, Jones M E, Piket-May M, et al. The use of SPICE lumped circuits as sub-grid models for FDTD analysis. IEEE MICR G. 1994, 4(5): 141—143[DOI]
- 6 Orhanovic N, Raghuram R, Matsui N. Full wave analysis of planar interconnects structures using FDTD-SPICE. In: IEEE Electronic Components and Technology Conference, 2001 May 29-June 1. 489—494
- 7 Orhanovic N, Matsui N. Full wave signal and power integrity analysis of printed circuit boards using 2D and 3D FDTD - SPICE Methods. In: High Performance System Design Conference (DesignCon), 2002
- 8 唐世悦. 高速背板中互连的研究. 博士学位论文. 合肥: 中国科学技术大学, 2006. 5
- 9 王超. 高速背板的电磁场建模和仿真. 博士学位论文. 合肥: 中国科学技术大学, 2007. 5
- 10 武杰, 王砚方. 500 兆/秒高速 A/D 系统的实现. 电子技术应用. 2001, 27(3): 77—80
- 11 武杰, 王永钢, 王砚方. 基于 PCI 接口的瞬态波形记录仪. 核电子学与探测技术, 2002, 22(4): 289—291
- 12 张庆民. 高速中频采样和数字下变频的研究. 博士学位论文. 合肥: 中国科学技术大学, 2000. 5
- 13 李玉生, 安琪. 多阶微分采样及其在高速 ADC 系统中的应用. 数据采集与处理, 2006, 3, 21(1): 52—57
- 14 李玉生, 安琪. 基于滤波器组并行交替型 ADC 系统通道失配误差的分析. 中国科学技术大学学报, 2006. 9, 36(9): 995—1000
- 15 李玉生. 超高速并行采样模拟/数字转换的研究. 博士学位论文. 合肥: 中国科学技术大学, 2007. 5
- 16 吴义华. 利用 ADC 测量时钟技术的研究. 博士学位论文. 合肥: 中国科学技术大学, 2007. 5
- 17 吴义华, 杨俊峰, 程敬原, 等. 正弦信号四参数的高精度估计算法. 中国科学技术大学学报, 2006, 36(6): 625—629
- 18 杨俊峰. 高速数字串行通信中的时间抖动研究. 博士学位论文. 合肥: 中国科学技术大学, 2005
- 19 谢一冈, 陈昌, 王曼, 等. 粒子探测器与数据获取. 北京: 科学出版社, 2003
- 20 刘继国. 闪烁体 TOF 探测器的测量误差分析和时间方法研究. 博士学位论文. 合肥: 中国科学技术大学, 2004
- 21 郭建华. 北京谱仪(BESⅢ)飞行时间读出电子学系统设计与实现, 博士学位论文. 合肥: 中国科学技术大学, 2007
- 22 刘序宗. BESⅢ TOF 子触发系统的设计与实现, 博士学位论文. 合肥: 中国科学技术大学, 2007
- 23 刘继国, 安琪. 北京谱仪(BESⅢ)的飞行时间测量精度的影响因素分析. 高能物理与核物理, 2004, 28(11): 1170—1175
- 24 刘继国, 安琪. 瞬态波形数字化在飞行时间测量中的应用研究. 核技术, 2005, 28(2): 130—134
- 25 刘小桦, 刘树彬, 安琪. 高能物理实验中电子学逻辑在线升级功能的实现. 核电子学与探测技术, 2006, 11, 26(6): 972—976
- 26 宋健, 刘树彬, 刘小桦, 等. TBC 控制器在高性能时间测量系统中的应用. 核电子学与探测技术, 2006, 26(6): 863—866
- 27 郭建华, 刘树彬, 周世龙, 等. BESⅢ TOF 前端读出电子学系统原型设计和实验结果. 高能物理与核物理, 2006, 30(8): 761—766
- 28 郭建华, 刘树彬, 安琪, 等. BESⅢ 飞行时间计数器前端电子学测试系统设计. 核技术, 2007, 30(7): 610—614
- 29 洗泽, 刘树彬, 安琪. 北京谱仪(BESⅢ)飞行时间探测器中的前置放大器. 核技术, 2007, 30(8): 709—712
- 30 刘序宗, 刘树彬, 安琪. BESⅢ TOF 子触发系统击中信息多通道串行同步传输方法. 吉林大学学报(工学版), 2008, 38(2): 483—488
- 31 Song J, An Q, Liu S B. A high-resolution time-to-digital converter implemented in field-programmable-gate-arrays. IEEE Trans Nucl Sci, 2006, 53(1): 236—241[DOI]