

大功率 IGBT 器件并联均流研究

余 伟, 罗海辉, 邓江辉, 周望君, 江普生, 吴煜东

(1. 新型功率半导体器件国家重点实验室, 湖南 株洲 412001; 2. 株洲中车时代电气股份有限公司, 湖南 株洲 412001)

摘 要: 为提升器件电流等级, 大功率 IGBT 往往由多个芯片与子单元并联组成。当芯片与子单元并联时, 有效控制器件内部的均流效果非常重要。文章分析了寄生电感对器件均流的影响, 并通过理论推导分析了芯片参数对静态均流的影响, 最后通过仿真和实验验证了芯片参数对动态均流的影响。结果表明, 主回路寄生参数的不对称对均流的影响大于芯片参数差异的, 而两者对开通均流的影响又都大于对关断均流的影响。

关键词: IGBT 并联; 并联均流; IGBT 芯片参数; 寄生参数

中图分类号: TN32

文献标识码: A

文章编号: 2095-3631(2017)05-0046-05

doi:10.13889/j.issn.2095-3631.2017.05.007

Research on Internal Current Sharing of High-power IGBTs

YU Wei, LUO Haihui, DENG Jianghui, ZHOU Wangjun, JIANG Pusheng, WU Yudong

(1.State Key Laboratory of Advanced Power Semiconductor Devices, Zhuzhou, Hunan 412001, China;

2.Zhuzhou CRRC Times Electric Co., Ltd., Zhuzhou, Hunan 412001, China)

Abstract: In order to increase the rating current level of device, high power IGBT is often composed of multiple chips and subelements in parallel, and in this case, how to effectively control the current sharing within device is very important. It analysed the important influence of stray inductance on IGBTs internal current sharing by experimental research, deduced and analyzed theoretically the influence of chip parameters on static current sharing, and verified the influence of chip parameters on dynamic current sharing by experiment and simulation. The results showed that the influence of the asymmetry of the parasitic parameters on current sharing is greater than that of chip parameters, and the influence of both on turning-on current sharing is greater than that of the turning-off.

Keywords: IGBT parallel; current sharing; IGBT chip parameter; parasitic parameter

0 引言

IGBT 是一种压控型电力电子器件, 具有驱动功率小、导通压降低、开关损耗小及电流密度大的特点^[1], 在轨道交通与工业传动领域得到了广泛应用。随着变频器功率的不断提升, 特别是兆瓦级变频器, 对器件的电压、电流和功率等级提出了更高的要求^[2], 由此 IGBT 电流等级也从数十安培发展到目前市场上商用的最大电流等级 3 600 A。

单个 IGBT 芯片由数以万计具有独立电压与电流能力的元胞并联组成, 但目前商用的单芯片最大电流等级只有数百安培。为了提升器件电流等级, 需将多个芯片并联, 因此大电流等级的器件一般由多个 IGBT 芯片通过引线键合成子单元, 子单元再通过母排焊接并联, 构成最终的 IGBT 器件。

当多个芯片与子单元并联时, 如何控制器件内部的芯片参数和模块的封装结构设计, 保证器件的均流显得非常重要^[3]。目前有不少文献都对不同 IGBT 器件间的并联均流进行了报道和研究, 而对于器件内芯片与子单元的均流却鲜有提及。本文重点研究了回路寄生电感、芯片参数对器件内部均流的影响。

收稿日期: 2017-08-25

作者简介: 余伟(1984-), 男, 工程师, 研究方向为 IGBT 测试与应用。

基金项目: 国家科技重大专项 02 专项(2015ZX02301)

1 影响 IGBT 均流的因素

1.1 IGBT 均流类型

IGBT 均流可分为静态均流与动态均流,如图 1 所示。

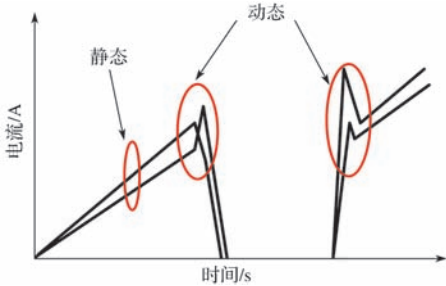


图 1 IGBT 不均流示意图

Fig.1 Current imbalance schematic diagram of IGBTs

静态均流是指器件在导通状态时的均流情况,其与 IGBT 的通态压降、芯片结温、驱动器、母排结构等因素相关。动态均流是指器件在开关瞬间的均流情况,又分为开通均流与关断均流,其与 IGBT 阈值电压、结温、驱动器参数及主回路杂散参数等因素相关^[4]。可见,静态均流主要受电路的等效阻抗影响,而 IGBT 的开关速度与电路的杂散参数主要影响动态均流。

为了表征 IGBT 均流状态的好坏,定义最大不均流度为

$$k = \frac{\Delta I_c}{I_{cmean}} \times 100\% \tag{1}$$

式中: ΔI_c ——最大电流与最小电流的差值; I_{cmean} ——电流的平均值。

1.2 影响因素

影响 IGBT 均流的因素众多,各自重要程度不一,根据当前的文献报道^[5-8]归纳总结如表 1 所示。

表 1 影响 IGBT 均流的因素

Tab.1 Factors affecting IGBTs current sharing

影响因素	重要性
回路寄生参数	重要
器件参数	重要
驱动信号	重要
工作结温	重要
栅极寄生参数	一般

本文主要研究 IGBT 器件内芯片、子单元的均流情况,因此忽略驱动信号、栅极寄生参数与工作结温的差异对均流的影响;而回路寄生参数的差异,可能是外部电路连接所致,也可能是器件封装结构的不对称引起,本文分别通过理论计算和实验研究了回路寄生参数和芯片参数对 IGBT 均流的影响。

2 回路寄生参数对 IGBT 均流的影响

寄生参数特别是并联 IGBT 之间换流回路的杂散

电感差异,会对动态均流产生重大影响,尤其是大功率器件^[9]。IGBT 关断时,杂散电感会在器件两端感应产生过冲电压,影响器件的关断速度和拖尾电流^[10]; IGBT 开通时,杂散电感会影响器件的开通速度,使得电流的上升变化率 di/dt 不同。

2.1 实验设计

大电流等级 IGBT 器件内部通常由子单元通过母排焊接并联而成,而母排会被单独引出,形成不同组的 IGBT。以株洲中车时代电气股份有限公司 3 300 V/1 500 A 规格 IGBT 器件为例,该器件由 3 组母排引出,理想情况下,每组母排将电流均分成 500 A 电流等级,所有子单元的发射极在器件内部并联在一起,集电极独立引出(图 2)。因器件内部存在母排、引线键合的互连结构,使得每组母排均有对应的寄生参数。器件设计时考虑到寄生参数对均流的影响,需将每组母排的结构尽可能地做到对称,以保证不同组的 IGBT 寄生参数相同^[11]。

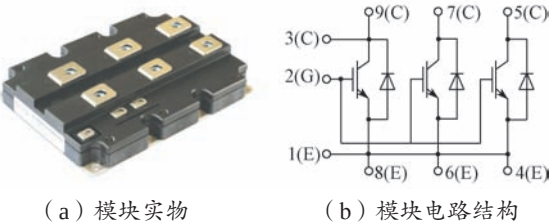


图 2 3300V/1500A 型 IGBT 模块

Fig.2 3300V/1500A IGBT module

由于实验中很难在器件内部安放电流探头对每个 IGBT 子单元电流进行检测,本文通过采用如图 3 所示的母排连接方式连接该型器件的集电极,其中 C1, C2 与 C3 分别与集电极的三组母排对应,测试时将电流探头置于每一组母排与器件的连接处。

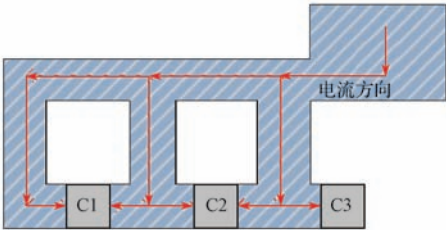


图 3 用于连接 IGBT 集电极的母排设计

Fig. 3 Schematic diagram of busbar to connect IGBTs collector

由图 3 可以看出,设计的母排存在不对称的情况,特别是 C3 接口。用 Ansoft 软件对图 3 所示母排进行有限元仿真,得出各组母排对应的杂散电感参数如表 2 所示。

表 2 母排寄生电感值

Tab.2 Stray inductance values of busbars

电流支路	C1	C2	C3
寄生电感 /nH	54	56	66

由表 2 可以看出, C3 电流支路的寄生电感最大, C1 与 C2 电流支路寄生电感相近。

2.2 实验结果

利用半桥电路进行双脉冲测试，对器件的均流情况进行研究，试验原理如图 4 所示。图中， V_{CC} 为电源电压（本文使用大容量电容器，将电压预充到设定值，可近似为恒压源）； L_{load} 为感性负载； L_s 为回路杂散电感； AUX 为陪测器件； DUT 为被试器件。

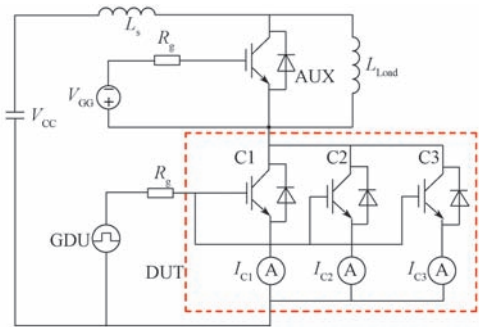
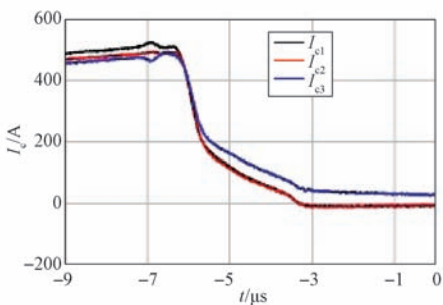


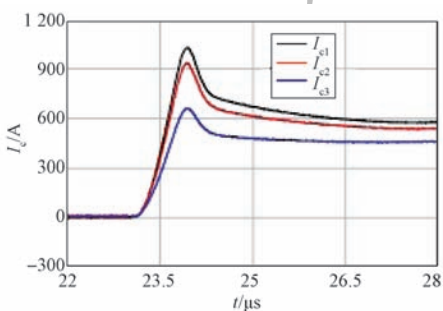
图 4 IGBT 均流测试原理

Fig.4 Test principle diagram for IGBT current sharing

用 3 组 IGBT 分别表示被试器件，C1，C2，C3 分别代表每一组母排对应的 IGBT 子单元，与图 3 所示母排连接后，每组 IGBT 子单元回路具有不同的寄生电感。测试时对流经三组母排的电流同时进行检测，得出的实验结果如图 5 和表 3 所示。



(a) 关断



(b) 开通

图 5 不对称母排均流试验波形
Fig.5 Current sharing test waveforms of asymmetric busbar

表 3 不对称母排均流试验结果

Tab.3 Experimental results of asymmetric busbar

IGBT 工作过程	开通	关断
最大不均流度 k	41.7%	12.8%

由图 5 和表 3 可以看出，器件的开关过程中，因为模块外部各组连接母排存在不对称性，引起了严重的不

均流现象，特别是在开通阶段，这一结果与文献 [12] 报道结果有相似之处，不同的是文献 [12] 针对的是组件级的功率模块试验。寄生电感最大的母排支路 C3 所对应的 IGBT 子单元关断与开通速度最慢：关断时电流滞后，出现了更大和较长的拖尾电流；开通时电流的上升速率 di/dt 最小，相应所分担的电流也最小。开通过程中，C3 与 C1 组对应的 IGBT 子单元电流差值达到 360 A，若在此情况下长期使用，必然会使 C1 组对应的子单元长期工作在比另外两组更大的电应力和热应力下。三组母排子单元对应的开通损耗 E_{ON} 如表 4 所示。

表 4 子单元对应开通损耗
Tab.4 Turn-on losses of subelements

电流支路	C1	C2	C3
E_{ON}/mJ	619	569	415

由表 4 可以看出，C1 与 C3 组电流支路对应的子单元开通损耗存在 33% 的差值，这会使对应芯片产生的热损耗不同。

3 芯片参数对 IGBT 均流的影响

通态压降 V_{CEON} 与阈值电压 V_{Geth} 对 IGBT 器件均流具有较大影响， V_{CEON} 反应了输出电阻的大小， V_{Geth} 则会影响 IGBT 的开通与关断速度^[13]。IGBT 芯片因生产工艺复杂，即使同一批次流片中，也存在 V_{CEON} 与 V_{Geth} 的参数值波动，下文将介绍如何对芯片参数进行筛选和控制，以保证器件内部的动静态均流。

3.1 静态均流

在封装结构对称、芯片与子单元电流路径阻抗相同的情况下，影响 IGBT 器件内静态均流的主要因素为 V_{CEON} 。本文以图 6 所示输出曲线对静态均流情况进行计算和分析。

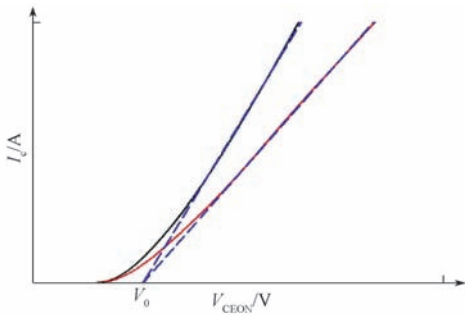


图 6 IGBT 输出曲线
Fig.6 Output curves of IGBTs

同一批次芯片，可以近似认为零电流情况下的电压 V_0 相同，以 2 个子单元并联情况为例进行分析，则有：

$$\begin{cases} V_{ce1} = V_0 + r_1 \times I_c \\ V_{ce2} = V_0 + r_2 \times I_c \end{cases} \quad (2)$$

式中： r_1, r_2 ——子单元 1、子单元 2 的斜率电阻；

V_{ce1} , V_{ce2} ——子单元的通态压降； I_c ——子单元的额定电流； V_0 ——子单元对应的零电流压降。

由式（2）变换可得：

$$\left. \begin{aligned} r_1 &= \frac{V_{ce1}-V_0}{I_c} \\ r_2 &= \frac{V_{ce2}-V_0}{I_c} \end{aligned} \right\} \quad (3)$$

当子单元并联时，有 $V_{ce1}=V_{ce2}$ ，同时用 I_{ce1} 和 I_{ce2} 分别表示流经子单元 1 和 2 的电流并替换式（2）中 I_c ，有：

$$V_0+r_1\times I_{ce1}=V_0+r_2\times I_{ce2} \quad (4)$$

再将式（3）代入式（4），有：

$$\frac{I_{ce2}}{I_{ce1}}=\frac{V_{ce1}-V_0}{V_{ce2}-V_0} \quad (5)$$

由式（5）可以看出，并联子单元的电流与芯片通态压降和零电流下的压降差成反比。因此，控制芯片的压降差，即能较好实现静态均流。

以两组额定电流为 500 A，零电流压降为 0.9 V，通态压降分别为 2.2 V 与 2.1 V 的子单元并联为例，结合式（5）的推导结果，可以计算出其静态的最大不均流度，其计算和仿真结果如表 5 所示。可以看出，计算结果与仿真结果能较好吻合。

表 5 静态均流理论计算与仿真结果
Tab.5 Static current sharing results

样本	k(计算结果)	k(仿真结果)
S ₀	8.0%	8.9%

3.2 动态均流

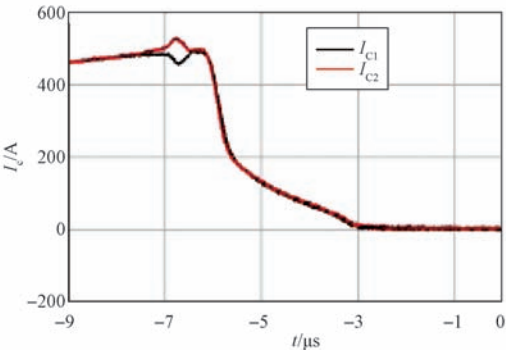
与静态均流只受 V_{CEON} 影响不同，动态均流同时受 V_{CEON} 与 V_{Geth} 影响。为了研究这两项参数对动态均流的影响程度，在封装阶段对芯片进行筛选，将相同参数范围的芯片封装在同一子单元上，并以两组母排并联方式进行均流试验，实验封装 3 个样本，样本对应的子单元参数如表 6 所示，相应的测试结果如表 7 所示。由表 6、表 7 可以看出，样本 S₃ 的两组子单元的 V_{CEON} 与 V_{Geth} 参数差值最大，实验结果也表明其均流效果最差，其关断与开通试验波形如图 7 所示。图中， I_{C1} , I_{C2} 分别代表组 1 与组 2 子单元的电流。

表 6 样本参数
Tab.6 Parameters of samples

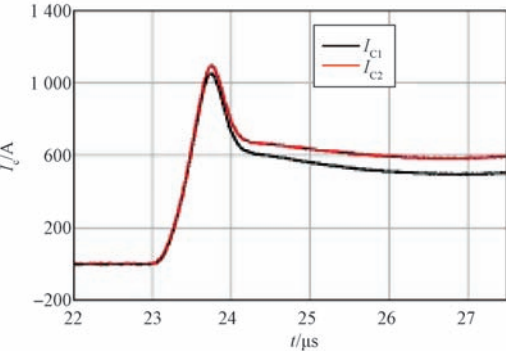
样本	子单元组	通态压降 V_{CEON}/V	阈值电压 V_{Geth}/V
S ₁	组 1	2.32	6.15
S ₁	组 2	2.29	6.12
S ₂	组 1	2.29	6.05
S ₂	组 2	2.33	6.25
S ₃	组 1	2.34	6.25
S ₃	组 2	2.24	5.77

表 7 不同芯片参数均流实验结果
Tab.7 Current sharing experimental results of different chip parameters

样本	k(关断过程)	k(开通过程)
S ₁	3.6%	3.4%
S ₂	8.4%	10.1%
S ₃	13.4%	15.8%



(a) 关断



(b) 开通

图 7 不同芯片参数均流试验波形
Fig.7 Current sharing test waveforms for different chips

可以看出， V_{CEON} 与 V_{Geth} 参数大的对应子单元组，呈现先关断后开通现象。参数差异引起的不均流情况小于结构不对称的，其形成的电流拖尾也不同，开通不均流现象大于关断不均流。

3.3 仿真分析

采用 Silvaco 软件建立芯片模型，调整芯片工艺参数，使芯片的 V_{CEON} 与 V_{Geth} 参数与表 6 中样本 S₃ 接近，其具体参数如表 8 所示。

表 8 芯片参数值
Tab.8 Chip parameters

样本	子单元组	通态压降 V_{CEON}/V	阈值电压 V_{CEON}/V
S ₄	组 1	2.32	6.23
S ₄	组 2	2.26	5.73

将芯片搭建成子单元组进行电路仿真，仿真得出的电流均流结果如图 8 与表 9 所示。

由图 7、图 8 和表 7、表 9 可以看出，仿真结果与实验结果基本相对应，说明建立的芯片模型具有一定准确性。

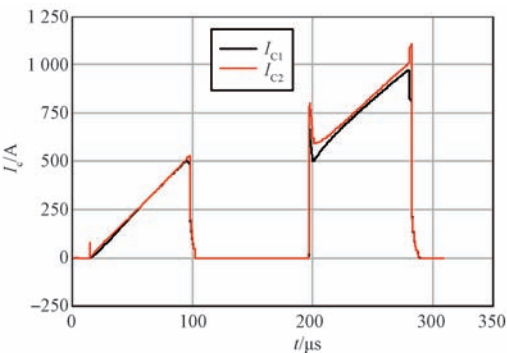


图 8 不同芯片参数均流仿真波形

Fig.8 Current sharing simulation waveforms for different chips

表 9 均流仿真结果

Tab.9 Current sharing simulation results

样本	k (关断过程)	k (开通过程)
S_4	15.6%	20.4%

3.4 器件芯片参数控制

IGBT 的封装设计一旦完成，其内部的互连结构随之固定，除因可靠性改进等原因，通常不会进行变更，因此控制器件内芯片与子单元均流，只能从芯片参数着手。通常情况下，同一批次芯片其 V_{CEON} 与 V_{GEth} 参数存在一定的分散性，图 9 示出典型的芯片参数正态分布图。可以看出， V_{CEON} 具有非常良好的正态分布规律， V_{GEth} 的分布则会相对不规则。

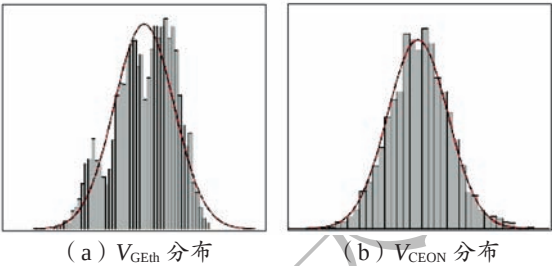


图 9 IGBT 芯片参数分布

Fig.9 Parameter distribution of IGBT chips

从芯片的统计数据发现 V_{GEth} 的分布相对分散，而 V_{CEON} 则会比较收敛，同一批次中 V_{GEth} 与 V_{CEON} 具有较好的对应关系，其特性也更为接近， V_{GEth} 大的芯片， V_{CEON} 一般也比较大。因此在器件封装过程中，为了保证同一器件内芯片与子单元的均流效果，尽量不使用不同批次芯片进行混批次封装；另外可以选定 V_{GEth} 作为关键控制参数，将同批次内的参数比较分散的芯片（正态分布的尾端）筛选掉，甚至可将芯片按 V_{GEth} 参数进行分类。

4 结语

本文重点研究了回路寄生电感、芯片参数对器件内部均流的影响，通过实验验证了结构不称对 IGBT 器件的均流具有重大影响；IGBT 芯片通态压降 V_{CEON} 与阈值电压 V_{GEth} 对均流也有较大影响，其中 V_{CEON} 主要影响静态均流， V_{GEth} 主要影响动态均流。结构不对称和芯片

参数对关断均流的影响均小于对开通均流的影响，而芯片参数对均流的影响又小于结构不对称的。由于器件的封装设计一旦完成，其对均流的影响也随之固定，因此可以把 V_{GEth} 作为关键控制参数，控制器件内芯片 V_{GEth} 参数的均匀性，以保证器件内部的均流效果。由于本文并未对 IGBT 的短路以及配套二极管芯片的均流进行研究，后续将对此开展相关研究工作。

参考文献:

[1] 李华, 杨光, 杨涛, 等. 6.5 kV 高压 IGBT 的并联应用研究 [J]. 机电传动, 2011(4): 14–16.
LI H, YANG G, YANG T, et al. Application Research on Parallel-using of 6.5 kV High-voltage IGBT [J]. Electric Drive for Locomotives, 2011(4): 14–16.
[2] 张晋芳, 梁海刚, 刘志敏. 4500V 高压大电流 IGBT 并联应用研究 [J]. 铁道机车与动车, 2014(6): 6–8.
[3] WU R, SMIRNOVA L, WANG H, et al. Comprehensive investigation on current imbalance among parallel chips inside MW-scale IGBT power modules[C]// International Conference on Power Electronics and Ecce Asia, Seoul, South Korea : IEEE, 2015: 850–856.
[4] 析兰苑, 孙康康, 龚喆, 等. 功率组件 IGBT 并联均流设计 [J]. 大功率变流技术, 2017(1): 18–23.
XIN L Y, SUN K K, GONG Z, et al. Current Balancing Design of Paralleled-IGBT in Power Assembly[J]. High Power Converter Technology, 2017(1): 18–23.
[5] SASAKI M, NISHIO H, SHORTEN A, et al. Current balancing control for parallel connected IGBTs using programmable gate driver output resistance[C]// International Symposium on Power Semiconductor Devices and ICS. Kanazawa, Japan :IEEE, 2014: 65–68.
[6] 耿浩杰. DC-DC 变换器中 IGBT 并联不均流及开关损耗问题研究 [J]. 机电信息, 2013(15): 34–35.
[7] 凌晨, 胡安, 唐勇. IGBT 并联动态不均流温度特性研究 [J]. 电力电子技术, 2011(11): 121–123.
LING C, HU A, TANG Y. Research on Temperature Characteristic of IGBT Parallel Connection Dynamic Current Imbalance[J]. Power Electronics, 2011(11): 121–123.
[8] 张成, 孙驰, 马伟明, 等. 基于电路拓扑的 IGBT 并联均流方法 [J]. 高压技术, 2013, 39(2): 505–512.
ZHANG C, SUN C, MA W M, et al. Paralleling Current Sharing Method of Parallel IGBTs Based on Circuit Topology[J]. High Voltage Engineering, 2013, 39(2): 505–512.
[9] 张丹, 牛勇, 陈宏, 等. 基于 IGBT 并联技术的辅助变流模块设计 [J]. 电子世界, 2016(8): 132–135.
[10] Olivier Garcia. Driving IGBTs in Parallel is Plug-and-Play[J]. Bodo's Power Systems, 2012(8): 30–35.
[11] Serge Bontemps. Parallel Connection of IGBT and MOSFET Power Modules[S]. Merignac, France: Advanced Power Technology Europe, 2004.
[12] 杨笑宇, 刘伟增, 马超群, 等. 交流铜排结构对功率模块并联均流的影响 [J]. 电力电子技术, 2013, 47(5): 100–103.
YANG X Y, LIU W Z, MA C Q, et al. Influence of AC Copper Bar Structure on Current Sharing of Paralleled IGBT Modules[J]. Power Electronics, 2013, 47(5): 100–103.
[13] PEREZDELGADO R, VELASCOQUESADA G, ROMANLUMBRERAS M. Current Sharing Control Strategy for IGBTs Connected in Parallel[J]. Journal of Power Electronics, 2016, 16(2): 769–777.