

# 铁电薄膜的漏电行为及其电滞回线形变\*

郑立荣 林成鲁 许华平 邹世昌

(中国科学院上海冶金研究所, 上海 200050)

奥山雅则

(日本大阪大学基础工学部电气工学科, 大阪 560)

**摘要** 采用全耗尽非对称双 Schottky 势垒模型, 以 Pt/Pb(Zr, Ti)O<sub>3</sub>/Pt(Pt/PZT/Pt)三明治结构铁电薄膜电容为例, 对铁电薄膜的漏电行为及其电滞回线形变等进行了分析。详细讨论了由非对称界面引起的薄膜漏电流、平带电压、击穿电压、以及电滞回线的不封闭性、剩余极化和矫顽电场的变化、电滞回线垂直漂移等现象。理论计算与实验结果符合得很好。

**关键词** 铁电薄膜 Schottky 势垒 漏电特性 电滞回线

由于铁电薄膜具有高介电系数、电滞回线、压电和热释电等性能, 因此, 铁电薄膜与集成铁电器件已成为当前国际上新型功能材料与集成器件的研究热点, 如新一代不挥发随机存贮器(FRAM)、高密度动态随机存贮器(DRAM)、红外热释电列阵、集成压电传感器等<sup>[1,2]</sup>。

铁电薄膜电容作为新型集成铁电器件的核心单元, 要求性能稳定可靠。但是, 由于目前大多数铁电薄膜(以 Pt/PZT/Pt 最为典型)都是在较高的温度(>500℃)下制备的, 使得电容下电极(PZT/Pt 界面)承受了较高的热负担, 而电容上电极往往是在较低的温度或常温下沉积的, 因此, 电容的上下界面将出现不对称, 它将直接影响铁电电容的性能, 出现不对称的漏电行为、电滞回线的不封闭以及加速疲劳等<sup>[3~5]</sup>, 最终导致铁电电容失效。另外, 在有的器件中, 上下电极使用的不是同一种材料(目前较常用的有 Pt, RuO<sub>x</sub>, SrRuO<sub>3</sub>, La<sub>0.5</sub>Sr<sub>0.5</sub>CoO<sub>3</sub> 等), 由于这些材料不同的功函数引起不同的接触势, 也使得上下界面出现不对称。因此, 研究界面的非对称性对铁电薄膜电容性能的影响是非常具有实际意义的。到目前为止, 对铁电薄膜中可能存在的漏电机理已有很多研究, 但还存在一些争论<sup>[6~8]</sup>; 对非对称界面引起的铁电薄膜电容漏电行为(尤其是平带电压和击穿电压)和电滞回线形变的系统性研究还未见报道。

本文以 Pt/PZT/Pt 系统为例, 采用全耗尽非对称双 Schottky 势垒模型, 详细讨论了由非对称界面引起的 Pt/PZT/Pt 薄膜电容的漏电流、平带电压、击穿电压、以及电滞回线的不封闭性、剩余极化和矫顽电场的变化、电滞回线垂直漂移等现象。并与实验结果进行了比较。

1996-02-26 收稿, 1996-07-08 收修改稿

\* 上海市应用物理研究中心资助项目

## 1 理论分析

### 1.1 全耗尽非对称双 Schottky 势垒模型

PZT 薄膜可以认为是一种 p 型导电的宽禁带半导体<sup>[9]</sup>, 其禁带宽度约为 3.5 eV, 亲和势约 1.75 eV. Pt 的功函数为 5.5 eV. 实验证明: Pt 与 PZT 的接触主要是整流型而不是 Ohm 型<sup>[6]</sup>. 其唯一的原因是 Pt/PZT 界面存在大量的界面态, 引起 PZT 能带弯曲, 从而形成非 Ohm 接触. 一般下界面要承受较高的热负担, 使得 PZT 在下界面具有较高的界面态密度, 因此底电极上的空穴势垒高度  $q\varphi_{pB}$  应大于上电极处的空穴势垒高度  $q\varphi_{pT}$ . 相应地, 底电极处的电子势垒高度  $q\varphi_{nB}$  应小于上电极处的电子势垒高度  $q\varphi_{nT}$ . 这里“B”和“T”分别代表底电极和上电极, “p”和“n”分别代表空穴和电子.

图 1 所示是 Pt/PZT/Pt 接触系统在不同电场下的能带结构和电场分布. 如果电场比较小而且 PZT 薄膜的厚度  $L$  比较大, 上下势垒将是分开的(图 1(a)). 但是实际应用一般要求 PZT 薄膜比较薄, 如对于 FRAM 应用一般是 0.1~0.5 μm. 在这种情况下, 如图 1(b)所示, 上下两个耗尽区将连接起来, 使得整个薄膜耗尽, 此时主要导电载流子是少子(即电子)而不是空

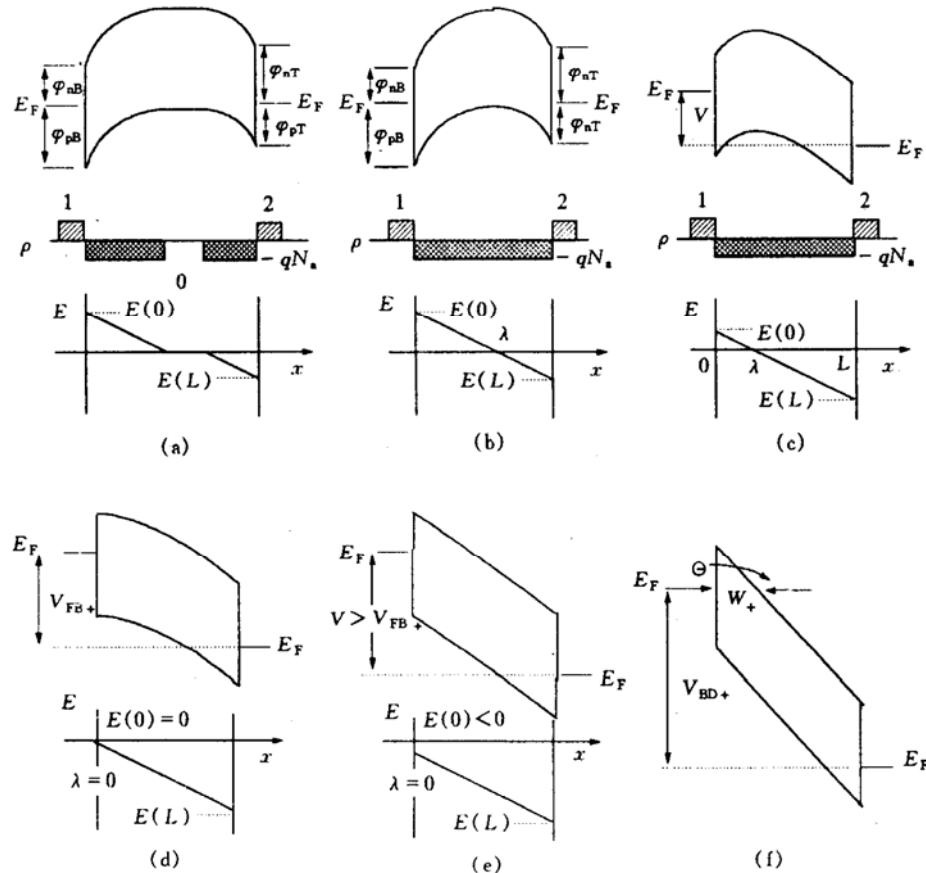


图 1 Pt/PZT/Pt 双 Schottky 势垒的能带结构、电荷( $p$ )和电场( $E$ )分布示意图

(a)PZT 较厚且处于平衡时, (b)PZT 薄膜较薄处于平衡时, (c)偏压较小, (d)平带情况, (e)偏压大于平带电压, (f)偏压很高, 产生隧道电流; 1——底电极 Pt, 2——上电极 Pt

穴。这种情况下，假定薄膜中受主杂质均匀分布其浓度为  $N_a$ ，那么此系统的 Poisson 方程为：

$$-\frac{d^2\varphi}{dx^2} = \frac{dE}{dx} = -\frac{qN_a}{\epsilon}, \quad (1)$$

方程(1)中  $\varphi$  是电势， $E$  是电场强度， $\epsilon$  是 PZT 薄膜的介电常数。设在  $x=\lambda$  ( $0 \leq \lambda \leq L$ ) 处，电场  $E=0$ ，此时电势  $\varphi$  达到最大值。以底电极 Fermi 能级作为零电势参考点，并假定上电极施加了正电压  $V$ ，那么方程(1)的边界条件为

$$\varphi(\lambda) = 0, \quad (2)$$

$$\varphi(0) = -\varphi_{nB}, \quad (3)$$

$$\varphi(L) = V - \varphi_{nT}. \quad (4)$$

通过解方程(1)~(4)，得到下列结果：

当  $0 < V < V_{FB+}$  时，这里  $V_{FB+}$  是上电极正偏时的平带电压(图 1(d))，漏电流密度

$$J_+ = A^* T^2 \exp[q\varphi(\lambda)/kT] [1 - \exp(qV/kT)], \quad (5)$$

(5)式中  $A^*$  是有效 Richardson 常数， $q$  是电子电量， $k$  是 Boltzmann 常数， $T$  是绝对温度，且

$$\varphi(\lambda) = -\frac{qN_a}{2\epsilon}\lambda^2 - \varphi_{nB}, \quad (6)$$

$$\lambda = \frac{L}{2} - \frac{(V + \varphi_{nB} - \varphi_{nT})\epsilon}{qN_a L}, \quad (7)$$

$$V_{FB+} = \frac{qN_a L^2}{2\epsilon} - \varphi_{nB} + \varphi_{nT}. \quad (8)$$

当  $V > V_{FB+}$  时，此时电子从底电极到上电极要越过的势垒高度不再变化(图 1(e))，恒等于  $q\varphi_{nB}$ ，并且  $\lambda=0$ 。进一步增大电压  $V$ (图 1(f))，势垒宽度变窄( $\approx \varphi_{nB} \cdot L/V$ )，一般可以小于 10 nm，此时隧道电流将越来越大，直至击穿。假定电场在 PZT 中均匀分布，即  $V(x)=E \cdot x$ ，并忽略镜向力的作用，可算得隧道电流大小为<sup>[10]</sup>

$$J_{Z+} = \frac{2.2q^2V^2}{8\pi h L^2 \varphi_{nB}} \exp[-8\pi L(2mq)^{1/2} \varphi_{nB}^{3/2}/2.96hV], \quad (9)$$

(9)式中  $h$  是 Planck 常数， $m$  是电子质量。因此，当  $V > V_{FB+}$  时总的漏电流密度为

$$J_+ = A^* T^2 \exp(-q\varphi_{nB} kT) [1 - \exp(-qV/kT)] + J_{Z+} \quad (10)$$

PZT 薄膜的正向击穿电压  $V_{BD+}$  可近似认为等于(10)式右边第 1 项与第 2 项相等时所加的偏压。

以上是正偏时的漏电情况，即上电极加正电压下的情形。要算负偏时的漏电流  $J_-$ ，只要交换上面(1)~(10)式中的  $\varphi_{nB}$  和  $\varphi_{nT}$  即可得到。

## 1.2 电滞回线计算

铁电薄膜的电滞回线一般是用 Sawyer-Tower 电路来测量的。图 2 是用来计算铁电薄膜电滞回线的 Sawyer-Tower 电路简单模型。在此模型中，把实际的 PZT 电容等效成一个电流源  $J$  和一个没有漏电的理想铁电电容  $C_F$ 。其中  $J$  的值由前面全耗尽非对称双 Schottky 势垒模型计算得到。因此实际测量得到的电极化值由两部分组成，一部分是理想铁电电容的响应，另一部分是漏电流的贡献，即

$$P = P_i + P_l, \quad (11)$$

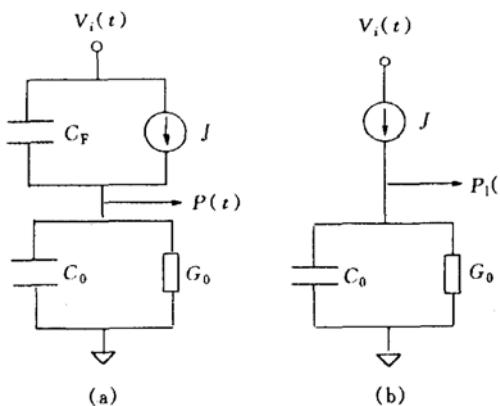


图 2 用于计算电滞回线的 Sawyer-Tower 电路简单模型

式中  $P$ ,  $P_i$ ,  $P_l$  分别代表测量到的总极化值、理想铁电电容响应和漏电流对测量值的贡献.

假定测量输入信号  $V_i(t)$  为三角波, 圆频率  $\omega$ , 图 2(b) 中的  $P_l$  可表示为

$$P_l = \frac{JC_0}{\sqrt{G_0^2 + \omega^2 C_0^2}} \exp(-j\delta t), \quad (12)$$

式中相移  $\delta = \arctan\left(\frac{\omega C_0}{G_0}\right)$  可在测试电路中补偿掉.

(11) 式中的  $P_i$  可以用 Miller<sup>[11]</sup> 等建议的方法计算得到. 考虑电荷的暂态过程, 并假设在时间  $t = t_n$  时总极化  $P = P_n$ , 在时间  $t = t_{n+1} = t_n + \Delta t$  时,  $P = P_{n+1}$ , 这里  $\Delta t$  代表一个非常短的时间间隔, 因此

$$P_{n+1} = P_n \exp(-\Delta t G_0 / C_0) + P_1(t_{n+1}) [1 - \exp(-\Delta t G_0 / C_0)], \quad (13)$$

由于  $t = 0$  时,  $J(t) = 0$ , 因此方程(13)的初始条件可以写为

$$P_0(t_0) = P_{r-}, \quad (14)$$

这里  $P_{r-}$  是负向的剩余极化值.

## 2 样品制备

非对称 Pt/PZT/Pt 铁电薄膜电容的制备过程同文献[12]. 其过程简述如下: 用 ArF 脉冲准分子激光将  $0.1 \sim 0.6 \mu\text{m}$  厚的 PZT(52/48) 薄膜沉积到  $400^\circ\text{C}$  的 Pt/Ti/SiO<sub>2</sub>/Si 衬底上, 然后经  $700^\circ\text{C}$  快速热退火使薄膜结晶成纯钙钛矿相; 上电极 Pt 在室温下沉积然后经室温到  $700^\circ\text{C}$  ( $T_{\text{top}} = 25 \sim 700^\circ\text{C}$ ) 不同温度退火以形成不同高度的上电极接触势垒.

## 3 结果与讨论

### 3.1 漏电流

图 3 是根据上述理论计算和实验测量得到的 PZT 电容的  $J-E$  曲线. 电容面积  $7.7 \times 10^{-5} \text{ cm}^2$ , PZT 厚度  $0.4 \mu\text{m}$ . 理论曲线和实验结果非常一致. 从图中可以看到, 随着上电极退火温度的提高, 反偏(即下电极加正电压)漏电流  $J_-$  逐渐增大, 最后直至与正偏漏电流( $J_+$ )接近. 说明随着热处理负担的增加, PZT/Pt 界面反应使得界面态密度增加, 导致电子势垒高度降低, 漏电流增大. 这也说明了 Pt/PZT 界面确实是 Schottky 发射为主而不是以 Poole-Frenkel 发射为主<sup>[6]</sup>. 通过对不同温度下漏电流的测量(图 4), 得到有效 Richardson 常数  $A^* \approx 1.1 \times 10^{-6}$

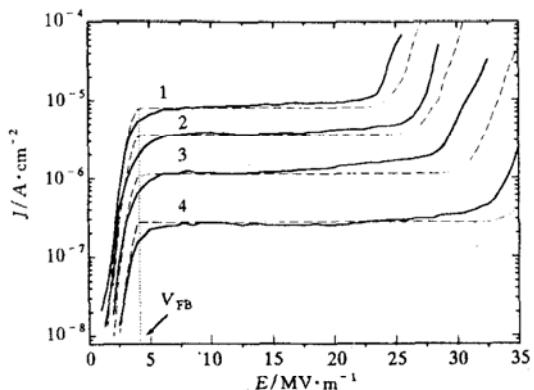


图 3 上电极不同温度退火后 Pt/PZT/Pt 电容的漏电流密度-电场( $J-E$ )关系曲线

1— $J_+$ ; 2— $J_-$ ,  $T_{\text{top}} = 500^\circ\text{C}$ ; 3— $J_-$ ,  $T_{\text{top}} = 400^\circ\text{C}$ ;  
4— $J_-$ ,  $T_{\text{top}} = 25^\circ\text{C}$ ; —— 示计算值, —— 示实验值

$\text{A}\cdot\text{cm}^{-2}\cdot\text{K}^{-2}$ . 结合公式(10), 可算得上电极没退火的样品其  $q\varphi_{nT}=0.33 \text{ eV}$ , 退火  $300^\circ\text{C}$  的样品其  $q\varphi_{nT}=0.31 \text{ eV}$ , 而退火  $700^\circ\text{C}$  的样品其  $q\varphi_{nT}=0.245 \text{ eV}$ , 已接近底电极处电子势垒 ( $q\varphi_{nB}=0.24 \text{ eV}$ ). 从漏电流的情况来看, 一般情况下正偏漏电流要大于反偏漏电流, 并且适当地降低薄膜沉积温度, 有助于形成较好的 Pt/PZT 界面, 减少漏电流.

### 3.2 平带电压 $V_{FB}$

不同厚度薄膜在正偏与反偏时的平带电压  $V_{FB+}$  和  $V_{FB-}$  如图 5 所示. 平带电压对应于  $J-E$  曲线中的第一个转折点(图 3, 另一个转折点对应于击穿电压). 根据公式(8)和实验测得的平带电压, 可以算得我们的 PZT 薄膜中施主杂质浓度约  $10^{18} \text{ cm}^{-3}$ . 如果薄膜中没有其他杂质, 那么这个浓度基本对应于铅空位的浓度. 根据图 3 曲线, 漏电流在偏压小于  $V_{FB}$  时是比较小的, 因此,

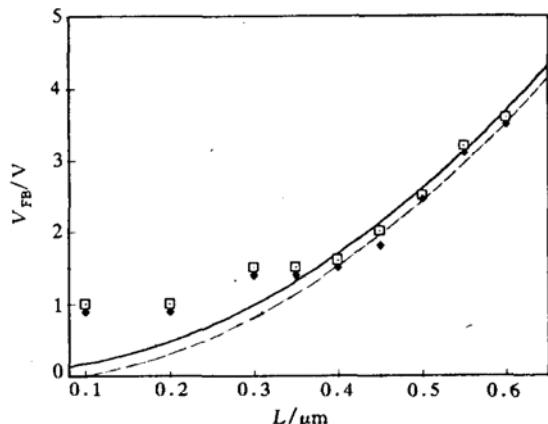


图 5 不同 PZT 厚度样品的正偏和反偏平带电压  
所有样品均为上电极未经退火;  $N_a = 10^{18} \text{ cm}^{-3}$ ,  $\epsilon_r = 900$ ;  
—  $V_{FB+}$  计算值, □  $V_{FB+}$  实验值, - - -  $V_{FB-}$  计算值,  
◆  $V_{FB-}$  实验值

### 3.3 击穿电压

与平带电压不同, 击穿电压明显地显示出不对称性. 图 6 所示为不同上电极退火样品的反偏击穿电压. 可见, 随着退火温度的增加, 上电极与 PZT 之间的界面变差, 电子势垒高度降低, 使得击穿电压也将越来越小. 因此, 适当地降低薄膜的热负担也有助于增加薄膜的击穿强度.

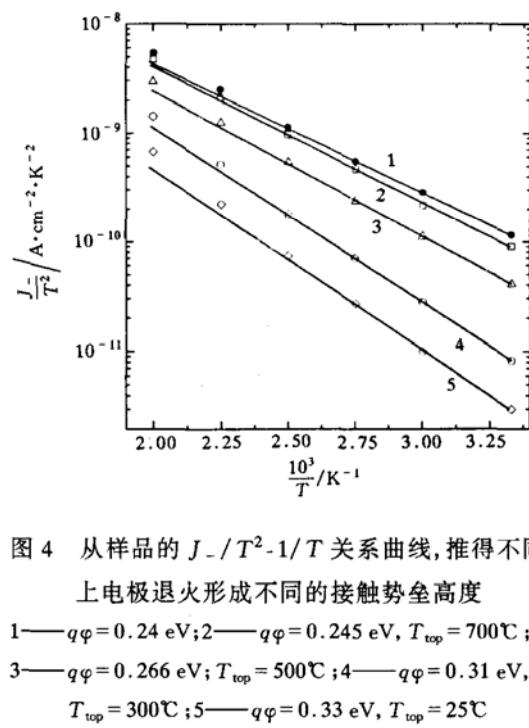


图 4 从样品的  $J_- / T^2-1/T$  关系曲线, 推得不同上电极退火形成不同的接触势垒高度  
1 —  $q\varphi = 0.24 \text{ eV}$ ; 2 —  $q\varphi = 0.245 \text{ eV}$ ,  $T_{top} = 700^\circ\text{C}$ ;  
3 —  $q\varphi = 0.266 \text{ eV}$ ;  $T_{top} = 500^\circ\text{C}$ ; 4 —  $q\varphi = 0.31 \text{ eV}$ ,  
 $T_{top} = 300^\circ\text{C}$ ; 5 —  $q\varphi = 0.33 \text{ eV}$ ,  $T_{top} = 25^\circ\text{C}$

公式(8)给出了一种降低铁电薄膜工作漏电流(一般工作电压在  $3\sim 5 \text{ V}$  下)的途径, 即增加施主浓度使  $V_{FB}$  大于器件工作电压. 由于铅空位的过度增加会使缺陷增加影响铁电薄膜质量, 因此施主浓度的增加可以通过掺杂等方法来实现. 实验已证实: 适当地掺入 La, Nb 等施主杂质确实可以降低薄膜的漏电流<sup>[13, 14]</sup>. 从图 5 中还可以发现, 在正偏和反偏时平带电压的差异是比较小的, 约  $0.098 \text{ V}$ . 其他上电极退过火的样品其差值还要小. 这说明界面的非对称性对平带电压的影响是不明显的. 图中在薄膜较厚时实验结果与理论计算吻合得很好, 在薄膜较薄时有一定的偏差. 其主要原因是我们的 PZT 薄膜在较薄时介电常数会变小<sup>[12]</sup>, 而拟合曲线采用了较厚的薄膜的参数.

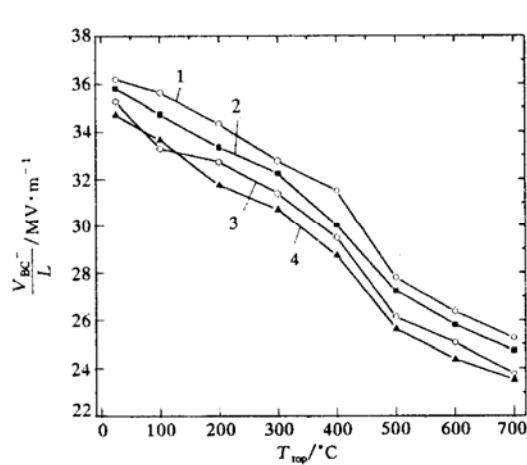


图 6 不同上电极退火处理引起薄膜反向击穿电场的变化

1—计算值, 2— $L = 0.2 \mu\text{m}$ , 3— $L = 0.4 \mu\text{m}$ ,  
4— $L = 0.6 \mu\text{m}$

### 3.4 电滞回线

根据(11)~(14)式, 计算了非对称铁电薄膜电容的电滞回线, 如图 7(a)所示。可以看到, 在界面不对称时, 电滞回线扫描一周后的结束点将不再落在初始点上, 而是往上漂移了一点, 即出现了一个缝隙(gap); 同时, 正向剩余极化和饱和极化明显大于负向剩余极化和饱和极化, 出现了电滞回线的垂直漂移。这个结果与实验观察一致, 如图 7(b)实验曲线所示, 其  $P_{r+} \approx 20 \mu\text{C}/\text{cm}^2$  而  $P_{r-} \approx 15 \mu\text{C}/\text{cm}^2$ 。为便于比较, 图 7(c)和(d)给出了具有对称势垒的铁电薄膜电容的电滞回线。可见, 当界面势垒对称时, 电滞回线也可能会出现一个缝隙(只要势垒高度和测试频率足够低), 但与前者不同, 这时电滞回线扫描一周后的结束点落在初始点之下, 并且正向剩余极化和负向剩余

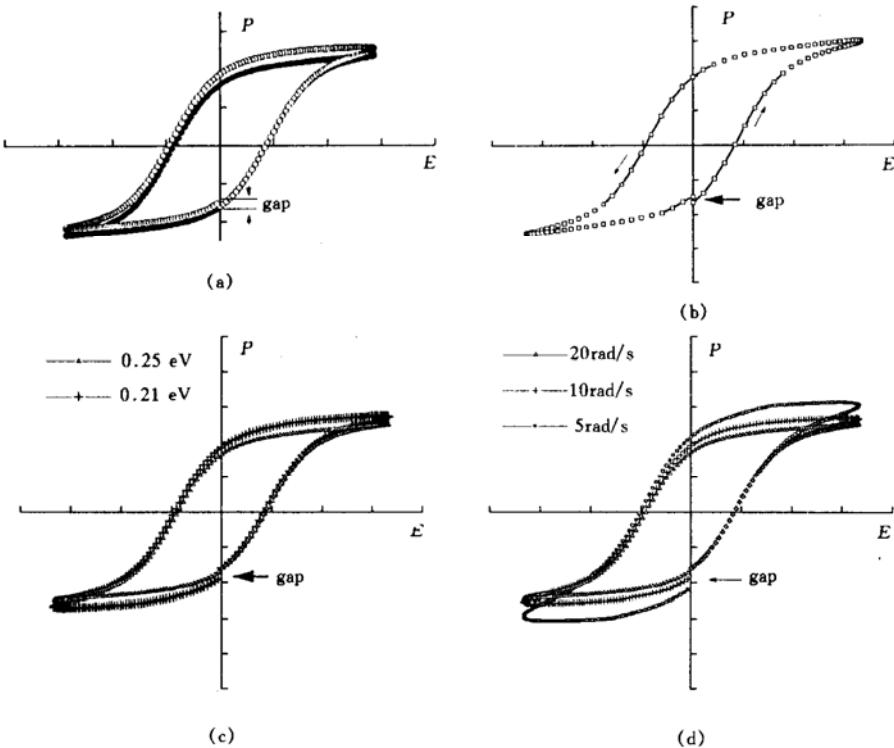


图 7 Pt/PZT/Pt 电容的电滞回线形变

(a) 理论计算, 实心点线  $q\varphi_{nB} = q\varphi_{nT} = 0.25 \text{ eV}$ , 空心圈线  $q\varphi_{nB} = 0.23 \text{ eV}$ ,  $q\varphi_{nT} = 0.3 \text{ eV}$ ; (b) 实验结果,  $T_{\text{top}} = 25^\circ\text{C}$ , (a)、(b) 为具有不对称势垒的 Pt/PZT/Pt,  $\omega = 10 \text{ rad/s}$ ; (c)  $\omega = 5 \text{ rad/s}$ , 势垒高度不同; (d) 势垒高度等于  $0.2 \text{ eV}$ , 测试频率不同; 横坐标  $E$  每格为  $50 \text{ kV/cm}$ , 纵坐标  $P$  每格为  $10 \mu\text{C}/\text{cm}^2$

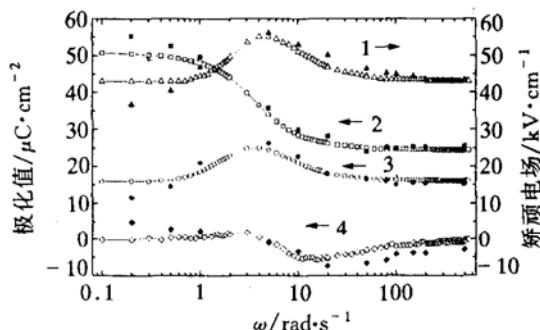


图 8 非对称铁电薄膜电容的  $P_{s+}$ ,  $P_{r+}$ ,  $E_{c-}$ ,  $W_{gap}$  随测试频率的变化

薄膜的界面势垒高度为  $q\varphi_{nB} = 0.23$  eV,  $q\varphi_{nT} = 0.31$  eV; 空心点是计算值, 实心点是实验数据;  
1— $E_{c-}$ , 2— $P_{s+}$ , 3— $P_{r+}$ , 4— $5W_{gap}$

极化基本相等, 没有垂直漂移现象. 图 8 所示是电滞回线的一些重要参数如反向矫顽电场  $E_{c-}$ 、正向饱和极化  $P_{s+}$ 、正向剩余极化  $P_{r+}$  以及电滞回线不封闭缝隙的宽度  $W_{gap}$  等随不同测试频率的变化. 计算结果与实验是比较一致的. 但计算结果认为  $\omega$  在 10 rad/s 左右电滞回线形变最为严重(除  $P_{s+}$  外), 而实验中发现  $\omega$  小于 10 rad/s 时电滞回线的形变也是比较严重的. 其原因可能是因为低频测试电压可以引起一些慢速界面陷阱电荷的移动并产生大量的 Joule 热<sup>[15]</sup>, 从而导致薄膜  $J-E$  特性的不可逆甚至使薄膜击穿. 在频率大于 10 rad/s 后, 从(12)式可以看到,  $P_1$  将急剧减小, 使得电滞回线形变减小.

## 4 结论

- (1) 在铁电薄膜电容的制作过程中, 由于下电极总是要比上电极承受更重的热处理负担, 使得界面态密度增加, 铁电薄膜电容产生不对称界面势垒.
- (2) 不对称界面势垒, 在漏电特性上, 往往表现为正向漏电流大于反向漏电流, 正向击穿电压小于反向击穿电压, 正向平带电压稍大于反向平带电压; 在电滞回线特性上, 则可能会导致电滞回线的垂直漂移.
- (3) 采用全耗尽非对称双 Schottky 势垒模型, 可以很好地解释 Pt/PZT/Pt 不对称铁电电容的漏电特性和电滞回线形变.

**致谢** 对美国耶鲁大学电气工程系 T.P.Ma 教授和德国西门子公司 W.Wersing 教授的热情帮助和有益讨论, 作者深表感谢.

## 参 考 文 献

- 1 Swartz S L, Wood V E. Ferroelectric thin films. Condensed Matter News, 1992, 1(5): 4~13
- 2 Sinharoy S, Buhay H, Lampe D R et al. Integration of ferroelectric thin films into nonvolatile memories. J Vac Sci Technol, 1992, A10(4): 1 554~1 561
- 3 Yoo I K, Desu S B, Xing J. Correlation among degradation in lead zirconate titanate thin film capacitors. Mat Res Soc Symp Proc, 1993, 310: 165~177
- 4 Yamauchi S, Tamura H, Yoshimaru M et al. Electrical and crystallographic properties of sputtered Pb(Zr, Ti)O<sub>3</sub> films treated by rapid thermal annealing. Japan J Appl Phys, 1993, 32(9B): 4 118~4 121
- 5 Lichtenwalner D J, Dat R, Auciello O et al. Effect of electrodes for the ferroelectric properties of pulsed laser ablation deposited PbZr<sub>x</sub>Ti<sub>1-x</sub>O<sub>3</sub> thin film capacitors. Ferroelectrics, 1994, 152: 97~102
- 6 Sudhama C, Campbell A C, Maniar P D et al. A model for electrical conduction in metal-ferroelectric-metal thin film capacitors. J Appl Phys, 1994, 75(2): 1 014~1 022

- 7 Scott J F, de Araujo C A P, Melnick B M *et al.* Quantitative measurement of space charge effect in lead-zirconate-titanate memories. *J Appl Phys*, 1991, 70(1): 382~388
- 8 Hu H, Krupanidhi S B. Current-voltage characteristics of ultrafine-grain ferroelectric Pb(Zr, Ti)O<sub>3</sub> thin films. *J Mater Res*, 1994, 9(6): 1 484~1 498
- 9 Wu L, Wu T S, Wei C C *et al.* The DC resistivity of modified PZT ceramics. *J Phys C*, 1983, 16(11): 2 823~2 832
- 10 Simmons J G. Generalized formula for the electric tunnel effect between similar electrodes separated by a thin insulating film. *J Appl Phys*, 1963, 34(6): 1 793~1 803
- 11 Miller S L, Schwank J R, Nasby R D *et al.* Modeling of ferroelectric capacitor switching with asymmetric nonperiodic input signals and arbitrary initial conditions. *J Appl Phys*, 1991, 70(5): 2 849~2 860
- 12 Zheng L, Chen Y, Zhang S *et al.* Characterization of Pb(Zr, Ti)O<sub>3</sub> thin films on SOI prepared by excimer laser deposition. *Integ Ferroelectrics*, 1995, 9: 63~68
- 13 Chang J F, Desu S B. Effects of dopants in PZT films. *J Mater Res*, 1994, 9(4): 955~969
- 14 Sudhama C, Kim J, Lee J *et al.* Effect of La doping on the electrical properties of sol-gel derived ferroelectric lead-zirconate-titanate for ultra-large-scale integration dynamic random access memory applications. *J Vac Sci Technol*, 1993, B11(4): 1 302~1 309
- 15 Rohrer G, Narayan S, McMillan S *et al.* A new technique for characterization of thin film ferroelectric memory devices. *J Vac Sci Technol*, 1988, A6(3): 1 756~1 758