论文

基于转移矩阵法确定高 κ 介质中泄漏电流共振隧穿机制的存在性曲成立^{①*}, 杜磊^①, 刘宇安^②, 庄奕琪^②, 陈华^①, 李晨^①, 牛文娟^①

① 西安电子科技大学技术物理学院, 西安 710071;

② 西安电子科技大学微电子学院, 西安 710071

*联系人, E-mail: qu0522@yahoo.cn

收稿日期: 2011-06-20; 接受日期: 2011-12-20; 网络出版日期: 2012-03-16

国家自然科学基金资助项目(批准号: 61076101)

摘要 栅隧穿电流已成为制约 MOS 器件继续缩小的因素之一. 为了掌握和控制高 κ 栅栈的栅电流, 必须全面了解其中存在的各种隧穿机制. 考虑高 κ 介质和二氧化硅间的界面陷阱, 建立了高 κ 栅栈 MOSFET 中沟道与栅极交换载流子的双势垒隧穿物理模型. 采用量子力学的转移矩阵方法, 计算沟道电子通过高 κ 栅栈结构的透射系数, 模拟得到的透射系数曲线随电子能量变化呈现峰谷振荡的特征. 将本文模拟结果与非平衡格林函数及 WKB 近似方法模拟结果对比, 通过论证得出电子能量低于高 κ 导带底的透射系数峰为共振隧穿机制所产生, 而能量高于高 κ 介质导带底的电子透射系数峰为直接隧穿的结论.

关键词 高 κ 介质, MOSFET, 栅电流, 共振隧穿**PACS:** 66.35.+a, 73.43.Jn, 73.40.Qv**doi:** 10.1360/132011-741

随着器件特征尺寸的持续缩小, MOSFET 隧穿栅电流已成为制约其性能和应用的主要问题之一^[1,2]. 当二氧化硅介质厚度减小到 1.5 nm 以下时, 直接隧穿引起的栅电流将激增至 10 A cm^{-2} , 超过了低功耗器件的承受极限. Intel 于 2007 年采用高 κ 介质替代二氧化硅介质、金属栅替代多晶硅栅, 栅电流降低至少 2–3 个数量级^[3]. 器件尺寸进一步缩小时, 电子隧穿机制导致高 κ 介质器件栅电流也有增大的趋势, 实验测得等效氧化层厚度(EOT)为 0.8 nm、栅压(V_G)为 1 V, 高 κ 介质隧穿栅电流又会增至 10 A cm^{-2} ^[4].

迄今普遍认为直接隧穿和陷阱辅助隧穿是隧穿栅电流形成的主要机制, 并基于这两种机制计算相应的栅电流^[5–9]. 目前采用的高 κ 介质一般为过渡金属氧化物, 体内缺陷和界面缺陷密度较高, 分布复杂. 要掌握和控制高 κ 栅栈结构中隧穿栅电流, 必须全面了解, 其中存在的各种隧穿机制. 最近, Munteanu 使用非平衡格林函数方法计算了高 κ 栅栈结构中的透射系数, 得到与 WKB 近似方法不同的结果, 透射系数随着载流子能量变化呈现峰谷振荡, 其认为是沟道电子隧穿至极值局域态处, 但其计算没有考虑高 κ

引用格式: 曲成立, 杜磊, 刘宇安, 等. 基于转移矩阵法确定高 κ 介质中泄漏电流共振隧穿机制的存在性. 中国科学: 物理学 力学 天文学, 2012, 42: 327–332
Qu C L, Du L, Liu Y A, et al. Demonstration of existence of resonant tunneling mechanism in high- κ stack dielectrics leakage current based on transform matrix method (in Chinese). Sci Sin-Phys Mech Astron, 2012, 42: 327–332, doi: 10.1360/132011-741

介质与二氧化硅界面缺陷^[10]. 本文研究表明界面缺陷可以在栅栈结构中形成共振隧穿结构, 共振特性显著, 直接证明共振隧穿机制. 由于高 κ 栅界面缺陷密度较高, 共振隧穿对于栅电流有特殊贡献. 基于典型双势垒-单势阱共振隧穿理论和模型, 结合高 κ 栅栈结构的特点, 建立沟道和栅极导带与界面缺陷能级组成的双势垒-单势阱物理模型, 模拟得到透射系数随电子能量振荡曲线; 分别分析和讨论电子能量低于和高于高 κ 介质材料势垒的两种透射系数峰, 认为其产生机制是不同的. 通过改变二氧化硅层厚度和栅压对透射系数峰的影响, 论证能量低于高 κ 介质势垒的透射系数峰为共振隧穿所致.

1 高 κ 栅栈共振隧穿结构与模拟

共振隧穿的透射系数在某一能量出现尖锐的峰值. 产生共振隧穿的典型结构为图 1 所示双势垒-单势阱结构.

转移矩阵法求得双势垒-单势阱结构透射系数为^[11]

$$T = \frac{T_L T_R}{(1 - \sqrt{R_L R_R})^2 + 4\sqrt{R_L R_R} \cos^2 \varphi}, \quad (1)$$

式中 T_L , T_R , R_L , R_R 分别是左右势垒的透射和反射系数; φ 为相位角. (1) 式中, 共振隧穿产生条件为 $\varphi = (2n+1)\frac{\pi}{2}$, 此时透射系数为

$$T_{\text{res}} = \frac{4T_L T_R}{(T_L + T_R)^2}, \quad (2)$$

电子能量与共振能级对应的能量相等时, 即发生共振隧穿. 公式推导和各参量意义详见附录.

高 κ 介质 MOSFET 中, 沟道、二氧化硅势垒(IL 层导带底)、界面缺陷形成的势阱、高 κ 势垒(HK 层导带底)和栅极导带可以组成双势垒-单势阱隧穿结构, 如图 2 所示, 基于转移矩阵方法, 利用 PCPBT

图 1 0 V 偏置双势垒-单势阱共振隧穿结构模型

Figure 1 Double barrier-single well resonant tunneling structure model at the bias of 0 V.

图 2 开启状态高 κ 栅栈隧穿结构及能级图

Figure 2 High-k gate stack tunneling structure and the energy level diagram under on-state.

TOOL 工具(<https://nanohub.org/resources/9203>), 对高 κ 栅栈结构透射系数进行模拟. 模型中 E_F 相当于电子的发射能级. 器件开启时, E_F 改变, 即电子发射能级变化. 然而, 发射能级只要在界面缺陷能级一定范围内都可以共振, 即都处于共振区域, 共振峰有一定宽度说明了在费米能级有一定分布, 也就是发射极电子分布在共振能级附近一定范围, 都可以产生共振峰.

模拟中采用与文献[10]相同的栅栈结构, 模型几何尺寸如图 2 所示. 考虑器件截止和开启状态: 器件截止 $V_G=0$ V 时, 界面缺陷的陷阱能级约为 $E_T=1.2$ eV, IL 层和高 κ 层势垒分别为 3.2 和 1.5 eV; 器件开启 $V_G=2$ V 时, IL 层、高 κ 层势垒和缺陷的陷阱能级近似按比例下降, 分别降为 2.75, 0.95 和 0.65 eV^[9].

两种状态模拟结果如图 3 和 4 所示, 透射系数曲线随着电子能量变化出现峰谷振荡. 依据峰值对应的电子能量, 称能量低于高 κ 导带底的峰为低能峰, 高于高 κ 导带底的峰为高能峰, 分别对应图 2 中 1, 2 隧穿过程.

2 模拟结果的分析与讨论

为了便于对比, 图 3 和 4 中插入 Munteanu 等人^[10]对于同样结构, 采用非平衡格林函数法和 WKB 近似法模拟的结果.

2.1 低能峰的共振隧穿产生机制

图 3 中, 电子能量为 1.1930 eV 时, 透射系数曲线出现峰值; 图 4 中, 电子能量为 0.6534 eV 时, 透射系数曲线出现峰值. 从电子的能量与缺陷能级相对对应来看, 符合共振隧穿的特性.

图 3 $V_G=0$ 时, 透射系数与电子能量关系

Figure 3 The relationship between transmission coefficient and electron energy at the bias of 0 V.

图 4 $V_G=2$ V 时, 透射系数与电子能量关系

Figure 4 The relationship between transmission coefficient and electron energy at the bias of 2 V.

图 3 与其中插图对比, Munteanu 的计算结果没有出现低于高 κ 介质势垒的透射峰, 原因是他们的模拟中没有考虑界面缺陷; 图 4 与其中插图对比, 峰出现的位置大致相同, 约 0.6 eV 处, 但峰值偏低. 下面分别讨论了 IL 层厚度和栅压对透射系数的影响.

(i) IL 层厚度变化. 改变 IL 层厚度, 不同偏置条件下, 模拟得到透射系数如图 5 和 6 所示.

从模拟结果来看, 峰值的位置不随 IL 层厚度变化. 两种栅压下随 IL 层厚度增加, 低能峰值增大: 0 V 下, 从 0.4 nm IL 厚度的 0.0078–1 nm 厚度的 0.9090, 趋于 1; 2 V 下, 从 0.4 nm IL 厚度的 0.0231–1 nm 厚度的 0.9020, 趋于 1. 而高能峰的变化规律却完全不同, 峰值下降. 由此可见, 高能峰与低能峰隧穿机制是不

图 5 $V_G=0$ V 中间层厚度对透射系数的影响

Figure 5 Effect of transmission coefficient on IL thickness at the bias of 0 V.

图 6 $V_G=2$ V 偏置下 IL 层厚度对透射系数的影响

Figure 6 Effect of transmission coefficient on IL thickness at the bias of 2 V.

相同的.

按照共振隧穿(2)式, 共振透射系数在 $T_L=T_R$ 时, 达最大值, $T_{\text{res}}=1$; 当 T_L, T_R 相差很大时, 如 $T_L \gg T_R$ 时, $T_{\text{res}}=4T_R/T_L$, 共振峰变小. 两透射系数之差变小时, 峰值增大并趋于 1. 这一结论能很好地解释模拟所得低能峰随 IL 层厚度增加时的变化规律. 两个势垒厚度接近时, 两者的透射系数接近, 显示明显的共振特性. 高能峰却与共振隧穿峰变化规律不同, 不是共振隧穿机制产生的.

(ii) 栅压变化. 改变栅压, 模拟透射系数结果如图 7 所示. 由模拟结果可知, 随着栅压增加, 低能峰位置向低能级移动. 栅压使缺陷能级下降. 从低能峰

图7 栅压对透射系数的影响

Figure 7 The dependence of transmission coefficient on the bias.

的位置变化与缺陷能级变化相对应来看,符合共振隧穿理论.

2.2 高能峰产生机制的讨论

按照量子理论,能量高于势垒的微观粒子隧穿时,仍会受势垒影响,透射系数曲线也会呈现峰谷振荡.计算电子隧穿通过单层 IL 层势垒和高 κ 层势垒的透射系数如图8所示.从模拟结果来看,能量高于高 κ 势垒的电子隧穿通过单层高 κ 势垒时,透射系数出现波动;由于单层 IL 层厚度很薄,电子隧穿通过时,透射系数较大,最终趋于透明.因此,能量高于高 κ 势垒的电子隧穿高 κ 栅栈时,相当于先隧穿几乎透明的 IL 层,波函数衰减很小,再经过高 κ 势垒,透

图8 电子隧穿单对称势垒透射系数

Figure 8 Electron transmission coefficient tunneling through single symmetry barrier.

射系数产生波动,形成高能峰.由此可见,高能透射系数峰并非共振隧穿机制产生的,这一点在 Munteanu 等人^[10]的论文中有错误的解释.

3 结论

本文建立了沟道与栅极交换载流子的双势垒结构隧穿物理模型,基于量子力学转移矩阵方法,模拟得到透射系数随载流子能量振荡曲线.本文提出低能峰的产生机制为共振隧穿机制,高能峰的产生机制为直接隧穿.减小界面缺陷密度和降低 IL 层厚度,能降低共振隧穿对栅电流的贡献,利于抑制栅电流.

参考文献

- 1 Yeo Y C, King T J, Hu C. Direct tunneling leakage current and scalability of alternative gate dielectrics. *Appl Phys Lett*, 2002, 81: 2091-2093
- 2 Hoefflinger B. International Technology Roadmap for Semiconductors. San Jose, CA: Semiconductor Industry Association, 2003
- 3 Robertson J. High dielectric constant oxides. *Eur Phys J Appl Phys*, 2004, 28(3): 265-291
- 4 Tsai W, Ragnarsson L A, Pantisano L, et al. Performance comparison of sub 1 nm sputtered TiN/HfO₂ nMOS and pMOSFETs. In: *Electron Devices Meeting. IEDM '03 Technical Digest, IEEE International*, 2003
- 5 Blank O, Reisinger H, Stengl R, et al. A model for multistep trap-assisted tunneling in thin high-k dielectrics. *J Appl Phys*, 2005, 97: 044107
- 6 Zhang Y L, Jin Z A, Wang G, et al. A quantum mechanical mobility model for scaled NMOS transistors with ultra-thin high-K dielectrics and metal gate electrodes. In: *Semiconductor Device Research Symposium, IEEE International*, 2007
- 7 Mudanai S, Fan Y Y, Ouyang Q Q, et al. Modeling of direct tunneling current through gate dielectric stacks. *Electron Dev IEEE Trans*, 2000, 47(10): 1851-1857
- 8 Zhao Y, White M H. Modeling of direct tunneling current through interfacial oxide and high-k gate stacks. *Solid State Electron*, 2004,

48(10-11): 1801-1807

- 9 Houssa M, Tuominen M, Naili M, et al. Trap-assisted tunneling in high permittivity gate dielectric stacks. J Appl Phys, 2000, 87(12): 8615-8620
- 10 Munteanu D, Autran J L, Moreau M, et al. Electron transport through high- κ dielectric barriers: A non-equilibrium Green's function (NEGF) study. J Non-Cryst Solids, 2009, 355(18-21): 1180-1184
- 11 杜磊, 庄奕琪. 纳米电子学. 北京: 电子工业出版社, 2004

附录

量子力学转移矩阵法

连接势垒两边波函数系数之间的转移矩阵法为

$$\begin{pmatrix} A \\ B \end{pmatrix} = M_T \begin{pmatrix} G \\ F \end{pmatrix}, \quad (1a)$$

$$M_T(1,1) = M_T^*(2,2)$$

$$= \begin{bmatrix} \frac{1}{2} \left(1 + \frac{k_1}{k} \right) \cosh(2\gamma a) \\ -\frac{i}{2} \left(\frac{kk_1 - \gamma^2}{k\gamma} \right) \sinh(2\gamma a) \end{bmatrix} e^{i(k+k_1)a}, \quad (2a)$$

$$M_T(2,1) = M_T^*(1,2)$$

$$= - \begin{bmatrix} \frac{i}{2} \left(\frac{kk_1 + \gamma^2}{k\gamma} \right) \sinh(2\gamma a) \\ + \frac{1}{2} \left(\frac{k_1}{k} - 1 \right) \cosh(2\gamma a) \end{bmatrix} e^{-i(k-k_1)a}, \quad (3a)$$

透射系数如下:

$$T(E) = \frac{k_1}{k} \frac{1}{|M_T(1,1)|^2}$$

$$= \frac{4kk_1\gamma^2}{(kk_1 - \gamma^2)^2 \sinh^2(2\gamma a) + \gamma^2(k+k_1)^2 \cosh^2(2\gamma a)}. \quad (4a)$$

此结构的转移矩阵为

$$M_T = M_L M_W M_R, \quad (5a)$$

A1 单势垒结构

A1 Single potential barrier diagram.

A2 双势垒-单势阱结构

A2 Double barrier-single well diagram.

透射系数可表达为

$$T(E) = \frac{k_2}{k} \frac{1}{|M_T(1,1)|^2} = \frac{T_L T_R}{1 + R_L R_R + 2\sqrt{R_L R_R} \cos \varphi}, \quad (6a)$$

T_L, T_R, R_L, R_R 为左右势垒的透射系数和反射系数, 相位角为

$$\varphi = 2k_1 b + \theta_1 + \theta_2, \quad (7a)$$

其中

$$\theta_1 = \tan^{-1} \left(\frac{\gamma(k_1 - k)}{(kk_1 + \gamma^2)} \coth(2\gamma a_L) \right)$$

$$- \tan^{-1} \left(\frac{\gamma(k_1 + k)}{(kk_1 - \gamma^2)} \coth(2\gamma a_L) \right). \quad (8a)$$

$$\theta_2 = \tan^{-1} \left(\frac{\gamma_1(k_1 - k_2)}{(k_1 k_2 + \gamma_1^2)} \coth(2\gamma_1 a_R) \right)$$

$$- \tan^{-1} \left(\frac{\gamma_1(k_1 + k_2)}{(k_1 k_2 - \gamma_1^2)} \coth(2\gamma_1 a_R) \right). \quad (9a)$$

 $\varphi = (2n+1)\pi$ 时, 对应共振情况:

$$T_{\text{res}} = \frac{4T_L T_R}{(T_L + T_R)^2}. \quad (10a)$$

满足此条件的能级称为共振能级.

Demonstration of existence of resonant tunneling mechanism in high- κ stack dielectrics leakage current based on transform matrix method

QU ChengLi^{1*}, DU Lei¹, LIU YuAn², ZHUANG YiQi², CHEN Hua¹, LI Chen¹ & NIU WenJuan¹

¹ *School of Technical Physics, Xidian University, Xi'an 710071, China;*

² *School of Microelectronic, Xidian University, Xi'an 710071, China*

Gate tunneling leakage current has become one of the factors which restrict devices to scale down continually. In order to control of high- κ gate leakage current, a comprehensive understanding of various kinds of tunneling mechanisms in the high- κ gate stack structure is necessary. With interface defects of high- κ dielectric and silicon dioxide taken into consideration, physical model of double-barrier tunneling of carrier exchange between channel and gate is established. Based on transfer matrix method, the transmission coefficient of channel electron tunneling through high- κ stack is calculated, and the transmission coefficient appears oscillation property with the change of electron energy. The simulated results are compared with those generated by non-equilibrium Green function and the WKB approximation approach, which demonstrates that, for the electron whose energy is lower or higher than high- κ conduction band, the transmission coefficient peak is generated by resonant tunneling mechanism or direct tunneling mechanism, respectively.

high- κ dielectrics, MOSFET, gate leakage current, resonant tunneling

PACS: 66.35.+a, 73.43.Jn, 73.40.Qv

doi: 10.1360/132011-741